

UNIVERSIDADE FEDERAL DO ESPÍRITO SANTO
CENTRO TECNOLÓGICO
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

RENNER SARTÓRIO CAMARGO

**DESENVOLVIMENTO MATEMÁTICO DE MMC UTILIZANDO A
ESTRATÉGIA DE CHAVEAMENTO PSCPWM**

VITÓRIA
2015

RENNER SARTÓRIO CAMARGO

**DESENVOLVIMENTO MATEMÁTICO DE MMC UTILIZANDO A
ESTRATÉGIA DE CHAVEAMENTO PSCPWM**

Dissertação apresentada ao Programa de Pós-Graduação em Engenharia Elétrica do Centro Tecnológico da Universidade Federal do Espírito Santo, como requisito parcial para obtenção do Grau de Mestre em Engenharia Elétrica.
Orientador: Prof. Dr. Lucas Frizera Encarnação.

VITÓRIA
2015

Dados Internacionais de Catalogação-na-publicação (CIP)
(Biblioteca Setorial Tecnológica,
Universidade Federal do Espírito Santo, ES, Brasil)

C172d Camargo, Renner Sartório, 1981-
Desenvolvimento matemático de MMC utilizando a
estratégia de chaveamento PSCPWM / Renner Sartório
Camargo. – 2015.
145 f. : il.

Orientador: Lucas Frizera Encarnação.
Dissertação (Mestrado em Engenharia Elétrica) –
Universidade Federal do Espírito Santo, Centro Tecnológico.

1. Análise harmônica. 2. Conversores de corrente elétrica.
3. Arranjos de lógica programável em campo. 4. Modelos
matemáticos. 5. Fourier, Transformações de. I. Encarnação,
Lucas Frizera. II. Universidade Federal do Espírito Santo. Centro
Tecnológico. III. Título.

CDU: 621.3


RENNER SARTÓRIO CAMARGO

**DESENVOLVIMENTO MATEMÁTICO DE MMC UTILIZANDO A
ESTRATÉGIA DE CHAVEAMENTO PSCPWM**

Dissertação submetida ao programa de Pós-Graduação em Engenharia Elétrica do Centro Tecnológico da Universidade Federal do Espírito Santo, como requisito parcial para a obtenção do Grau de Mestre em Engenharia Elétrica.

Aprovada em 09 de julho de 2015.

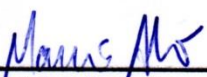
COMISSÃO EXAMINADORA



Prof. D. Sc. Lucas Frizera Encarnação - Orientador
Universidade Federal do Espírito Santo



Prof. Ph. D. Domingos Sávio Lyrio Simonetti
Universidade Federal do Espírito Santo



Prof. D. Sc. Márcio Almeida Có
Instituto Federal do Espírito Santo

“Até que o sol não brilhe, acendamos uma vela na escuridão.”
(Confúcio)

Dedico este trabalho à minha esposa Izabela, que me proveu de amparo nos momentos mais difíceis e de apoio nos instantes de glória. Dedico também à minha filha Cecília, preenchendo minha vida com a alegria e força necessária para chegar ao final, sempre extraindo o melhor de mim.

Agradecimentos

Agradeço primeiramente a Deus e Nossa Senhora da Penha pela finalização deste trabalho.

Ao meu orientador Lucas Frizera Encarnação, o qual com muita paciência e companheirismo tornou este estudo possível, dirigindo e norteando com zelo e maestria até a obtenção dos resultados.

Aos colegas Weder Tótola Nunes e Diogo Marins Dallapícula, que colaboraram imensamente com a implementação do *FPGA*, tornando possível a confecção do artigo apresentado no congresso INDUSCON IEEE 2014.

Aos colegas e professores do LEPAC, participando de forma direta ou indiretamente dos estudos, contribuindo com suas experiências e apoio.

Resumo

A maioria das dificuldades frequentemente presentes nos conversores multiníveis está vinculada ao dimensionamento de suas estruturas, principalmente referente à decisão sobre a quantidade de níveis (e, por consequência, o número de chaves a ser utilizado), sobre a frequência de chaveamento e sobre o valor do índice de modulação de amplitude que melhor se adeque à aplicação desejada.

Usualmente o dimensionamento dos conversores, incluindo os *MMCs* é primeiramente realizado por intermédio de softwares de simulação para, por exemplo, determinar o conteúdo harmônico da tensão de saída do conversor, dispendendo considerável tempo e, portanto, dificultando qualquer alteração de parâmetro para efeitos de simulação.

Dessa forma, este estudo se dedica a equacionar o conversor modular multinível em função da estratégia de chaveamento (a qual também afeta o conteúdo de distorção harmônica), do número de níveis, do nível de tensão e do conteúdo da distorção harmônica que se deseja atender. O objetivo principal é obter as equações inerentes ao conversor a fim de facilitar a manipulação do número de níveis, da frequência de chaveamento e do índice de modulação de amplitude, a fim de subsidiar a escolha do projetista sem a necessidade da modelagem e simulação de diversos conversores.

A ferramenta escolhida para a modelagem matemática foi a transformada dupla de Fourier, pois, diferente da transformada rápida de Fourier, essa permite simultaneamente a variação dos índices da portadora e da onda fundamental, possibilitando análises de harmônicos de alta e baixa frequência múltiplos da portadora de forma simultânea e com boa precisão, facilitando a obtenção dos parâmetros ótimos do conversor.

O equacionamento foi emulado em *software* matemático específico (MATLAB®) e os resultados confrontados em software de transitórios eletromagnéticos (PSCAD/EMTDC®) e implementados em *FPGA* a fim de garantir a veracidade e robustez do trabalho.

Abstract

Most often present difficulties in multilevel converters are related to the design of their structures, mainly on the decision about the amount of levels (and therefore the number of switches to be used) on the switching frequency and the value of the index amplitude modulation that best suit the desired application.

Usually, the design of the converters, including MMCs is primarily accomplished through a simulation software, for example, to determine the harmonic content of the inverter output voltage, spending considerable time, and therefore hindering any parameter change for the purpose of simulation.

Thus, this study is dedicated to mathematically model the modular multilevel converter due to switching strategy (which also affects the harmonic distortion level), the number of levels, the voltage level and required level of harmonic distortion. The main objective is to get the equations inherent to the converter to facilitate manipulation of the number of levels, the switching frequency and amplitude modulation index, in order to support the choice of the designer without the need for modeling various converters.

The tool chosen for the mathematical modeling was double Fourier transformed, as different from the fast Fourier transform, this enables simultaneous variation indexes of the fundamental wave and a carrier, enabling analysis of high and low harmonic multiple of the carrier frequency so simultaneously and with good accuracy, facilitating achievement of optimum parameters of the converter.

The equationing was emulated in specific mathematical software (MATLAB®) and the results confronted in electromagnetic transient software (PSCAD / EMTDC®) and implemented in FPGA to guarantee the accuracy and solidity of the work.

Sumário

Lista de Figuras	xii
Lista de Tabelas	i
Nomenclatura	ii
Capítulo 1: Introdução.....	6
1.1 Objetivos e Motivação do Trabalho	8
1.2 Metodologia Aplicada	8
1.3 Topologia Básica dos Conversores.....	9
1.3.1 Restrições das chaves	10
1.3.2 Chopper Bidirecional.....	12
1.3.3 Inversor Monofásico de Ponte Completa (Ponte-H)	13
1.3.4 Inversores Multiníveis	15
1.4 Proposta do Trabalho.....	16
Capítulo 2: Conversores Multiníveis	17
2.1 Topologias Tradicionais de Conversores Multiníveis	17
2.1.1 Conversor Grampeado a Diodos (<i>DCMC</i>)	17
2.1.2 Conversor Grampeado a Capacitor.....	21
2.1.3 Conversor Multinível em Cascata Simétrico.....	25
2.1.4 Conversor Multinível em Cascata Assimétrico	31
2.2 Topologia Atual de Conversores Modulares Multinível	34
2.2.1 Conversores Modulares Multinível Utilizando Módulos <i>Chopper</i>	35
2.2.2 Topologia <i>MMC</i> Trifásica	39
2.2.2.1 Módulo.....	39
2.2.2.2 Braço.....	40
2.2.2.3 Perna	40
2.2.3 Modos de Operação do Módulo	40
2.2.4 Modo A: Capacitor Inserido	40
2.2.5 Modo B: Capacitor em By-pass.....	41
2.2.6 Análise do Circuito do <i>MMC</i>	42
2.3 Análise Comparativa dos Conversores	44
Capítulo 3: Análise Matemática do <i>PSCPWM</i> aplicado a <i>MMC</i>	51
3.1 <i>Phase Shifted Carrier Pulse Width Modulation - PSCPWM</i>	52
3.2 Análise do Sinal de Referência e da portadora triangular	53
3.3 Lógica de Chaveamento	55
3.4 A Transformada Dupla de Fourier.....	56
3.4.1 Nível Médio CC.....	57
3.4.2 Componente Fundamental e Harmônicos de Baixa Frequência.....	58

3.4.3	Harmônicos de Alta Frequência Múltiplos da Portadora	59
3.4.4	Combinação de Harmônicos.....	60
3.4.5	Função Analítica Completa	61
3.5	Resultados.....	63
Capítulo 4: Validação do Desenvolvimento Matemático		65
4.1	Relação do Índice de Modulação com DTT	65
4.1.1	O Índice de Modulação de Amplitude.....	65
4.1.2	O DTT pelo Prodist - ANEEL.....	68
4.1.3	Resultados Parciais	69
4.2	Relação do Índice de Modulação e da Frequência da Onda Portadora com DTT...	76
Capítulo 5: Implementação em <i>Hardware FPGA</i>		81
5.1.1	Descrição dos Trabalhos.....	82
5.1.2	Diagrama de blocos	83
5.1.3	Resultados.....	85
Capítulo 6: Conclusão		95
6.1	Propostas de Continuidade	96
Referências Bibliográficas.....		97
Apêndice 1: Representação de uma Forma de Onda de Dupla Variável Através de Séries de Fourier.....		103
Apêndice 2: Relações entre as Funções de Jacobi-Anger e a Função de Bessel 110		
A4.1	Expansões de Jacobi-Anger.....	110
A4.2	Relação entre a Função Integral de Bessel	112
Apêndice 3: Fluxograma do programa para <i>FPGA</i>		115
Apêndice 4: Técnicas de Chaveamento.....		116
A4.1	Modulação por Degrau	116
A4.2	Eliminação Seletiva de Harmônicos.....	117
A4.3	<i>Pulse Width Modulation (PWM)</i>	119
A4.4	<i>Space Vector Pulse Width Modulation (SVPWM)</i>	122
Apêndice 5: Artigo INDUSCON/2014 - Análise Harmônica de <i>PSCPWM</i> Aplicada a <i>MMC</i> Utilizando Transformada Dupla de Fourier.....		124

Lista de Figuras

Figura 1-1 - MMC de sete níveis com destaque para célula básica [6].	7
Figura 1-2 - Categorização dos conversores [8].	10
Figura 1-3 - Células básicas de comutação usadas em conversores de potência (a)chaves bidirecionais e (b) e (c) chaves unidirecionais [8].	11
Figura 1-4 – Conversor CC/CC básico implementado com uma célula básica de chaveamento (a) <i>step-down</i> , (b) <i>step-up</i> , e (c) <i>chopper up-down</i> [8].	12
Figura 1-5 – <i>Chopper</i> bidirecional utilizando um <i>chopper-up</i> e um <i>chopper-down</i> [8].	13
Figura 1-6 – Inversor monofásico em meia ponte [8].	13
Figura 1-7 – Inversor monofásico em ponte completa (ponte-H) [8].	14
Figura 1-8 – Conversor de (a) dois níveis, (b) três níveis e (c) n níveis.	15
Figura 2-1 – Conversor grampeado a diodo de três níveis [3]	18
Figura 2-2 – Forma de onda típica de um conversor de três níveis grampeado a diodo.	18
Figura 2-3 – Conversor multinível grampeado a diodo de sete níveis [11].	20
Figura 2-4 – Forma de onda típica de um conversor de sete níveis grampeado a diodo.	21
Figura 2-5 - Conversor grampeado a capacitor de três níveis [11].	21
Figura 2-6 – Forma de onda típica de um conversor grampeado a capacitor de três níveis.	22
Figura 2-7 - Conversor grampeado a capacitor trifásico de três níveis [11]	22
Figura 2-8 – Conversor grampeado a capacitor de sete níveis [11].	24
Figura 2-9 – Forma de onda típica de um conversor grampeado a capacitor de sete níveis.	25
Figura 2-10 – Conversor de cinco níveis em cascata simétrico [11].	26
Figura 2-11 – Forma de onda de um conversor em cascata simétrico com cinco níveis e os instantes de chaveamento dos módulos.	28
Figura 2-12 - Conversor de sete níveis em cascata simétrico [11].	29
Figura 2-13 - Forma de onda de um conversor em cascata simétrico com sete níveis e os instantes de chaveamento dos módulos.	30
Figura 2-14 - Conversor de sete níveis em cascata assimétrico [11].	31
Figura 2-15 - Forma de onda de um conversor em cascata assimétrico com sete níveis e os instantes de chaveamento dos módulos.	32
Figura 2-16 – Uma perna do conceito de MMC utilizando células <i>chopper</i> [26].	36
Figura 2-17 – Módulo básico <i>chopper</i> de um MMC.	37
Figura 2-18 – MMC de três níveis [2].	38
Figura 2-19 - Forma de onda típica de um MMC de três níveis.	38
Figura 2-20 – Topologia de um MMC trifásico.	39
Figura 2-21 – Módulo do MMC em operação no Modo A: Capacitor inserido [26].	41

Figura 2-22 - Módulo do <i>MMC</i> em operação no Modo B: Capacitor em <i>by-pass</i> [26].	41
Figura 2-23 – <i>MMC</i> de sete níveis [6].	43
Figura 2-24 – Gráfico de evolução de DTT em função da quantidade de níveis.	45
Figura 2-25 – Evolução da quantidade de diodos com o incremento de níveis de diferentes topologias de conversores.	47
Figura 2-26 - Evolução da quantidade de interruptores com o incremento de níveis de diferentes topologias de conversores.	47
Figura 2-27 - Evolução da quantidade de capacitores com o incremento de níveis de diferentes topologias de conversores.	48
Figura 3-1 - Divisão das estratégias de chaveamento dos inversores multiníveis [11].	51
Figura 3-2 - Sinal de saída de um <i>MMC</i> de sete níveis com <i>PSCPWM</i> aplicado.	53
Figura 3-3 - Forma de onda senoidal (referência) e triangular (portadora) [6].	54
Figura 3-4 – Forma de onda da portadora triangular [6].	54
Figura 3-5 - Equacionamento em MATLAB® de tensão de fase para conversor de dezessete níveis.	64
Figura 3-6 - Simulação no PSCAD® de tensão de fase para conversor de dezessete níveis.	64
Figura 3-7 – Sobreposição da onda gerada pelo equacionamento no MATLAB® com a onda gerada pela simulação no PSCAD®.	64
Figura 4-1 – <i>MMC</i> de 9 níveis com <i>ma</i> igual a 1,0 (a), 0,8 (b), 0,75 (c) e 0,5 (d).	67
Figura 4-2 - DTT versus <i>ma</i> (Inversores de vários níveis – Equação no MATLAB®).	70
Figura 4-3 - DTT versus <i>ma</i> (Figura 4-2 ampliada na zona alvo).	70
Figura 4-4 – Comparativo entre o espectro harmônico de <i>MMC</i> de 17 níveis via MATLAB® e via PSCAD®.	75
Figura 4-5 - Comparativo entre o espectro harmônico de <i>MMC</i> de 17 níveis via MATLAB® e via PSCAD® - ampliação da zona alvo.	75
Figura 4-6 - DTT versus índice de modulação (<i>ma</i>) versus múltiplo da frequência de portadora (<i>mf</i>) - Conversor de 17 níveis – MATLAB®.	78
Figura 4-7 - DTT de <i>MMC</i> de 5 níveis.	79
Figura 4-8 - DTT de <i>MMC</i> de 7 níveis.	79
Figura 4-9 - DTT de <i>MMC</i> de 9 níveis.	79
Figura 4-10 - DTT de <i>MMC</i> de 11 níveis.	80
Figura 4-11 - DTT de <i>MMC</i> de 13 níveis.	80
Figura 4-12 - DTT de <i>MMC</i> de 15 níveis.	80
Figura 5-1 - <i>FPGA</i> utilizado na implementação do <i>MMC</i> .	81
Figura 5-2 - Tela do <i>software</i> ISE.	83
Figura 5-3 - Esquema de conexão para coleta de resultados.	84
Figura 5-4 - Montagem do <i>FPGA</i> para coleta dos resultados.	85
Figura 5-5 - Ondas sintetizadas - Osciloscópio	87

Figura 5-6 – Comparação de DTT versus índice de modulação (ma) versus frequência de portadora (mf) - Conversor de 17 níveis.....	92
Figura 5-7 – Comparação dos DTT de MMC de 5 níveis.	93
Figura 5-8 – Comparação dos DTT de MMC de 7 níveis.	93
Figura 5-9 – Comparação dos DTT de MMC de 9 níveis.	93
Figura 5-10 – Comparação dos DTT de MMC de 11 níveis.	94
Figura 5-11 – Comparação dos DTT de MMC de 13 níveis.	94
Figura 5-12 – Comparação dos DTT de MMC de 15 níveis.	94
Figura A2-1 - Funções de Bessel $J_n\xi$ para $n = 0, 1, \dots, 6$	114
Figura A4-1 – Forma de onda característica de um conversor com modulação por degrau [11].	116
Figura A4-2 – Forma de onda de saída típica de um conversor genérico de sete níveis com eliminação seletiva dos harmônicos de 5 ^a e 7 ^a ordens.	119
Figura A4-3 – Tensão de saída utilizando PWM como estratégia de chaveamento [6].....	120
Figura A4-4 – Estratégias de chaveamento <i>PD</i> (a), <i>APOD</i> (b), <i>POD</i> (c) e <i>PSCPWM</i> (d).....	122
Figura A4-5 – Diagrama dos vetores de tensão <i>SVPWM</i> para um conversor de cinco níveis [11].....	123

Lista de Tabelas

Tabela 2-1 - Lógica de chaveamento do conversor grampeado a diodo de três níveis [11]. ...	17
Tabela 2-2 - Lógica de chaveamento do conversor grampeado a capacitor de três níveis [11].	23
Tabela 2-3 - Lógica de chaveamento do conversor em cascata simétrico de cinco níveis [11].	27
Tabela 2-4 - Lógica de chaveamento do conversor em cascata assimétrico de cinco níveis [11].	33
Tabela 2-5 - Lógica de chaveamento do módulo chopper de um <i>MMC</i> [25].	37
Tabela 2-6 - Análise do DTT em função da quantidade de níveis.	45
Tabela 2-7 - Análise da quantidade de componentes em função do número de níveis.	46
Tabela 3-1 – Regiões limites para chaveamento de uma célula chopper [6].	56
Tabela 4-1 – Mínimo índice de modulação de amplitude por nível de tensão.	67
Tabela 4-2 – DTT de um MMC de 9 níveis.	68
Tabela 4-3 - Valores de referência globais das distorções harmônicas totais.	69
Tabela 4-4 – Valores de DTT e erros entre MATLAB® e PSCAD®.	73
Tabela 4-5 - Comparativo entre DITH PRODIST e DITH de um conversor de 17 níveis equacionado em MATLAB®.	74
Tabela 5-1 - Especificações do <i>FPGA</i> utilizado na implementação do <i>MMC</i>	82
Tabela 5-2 - DTT <i>MMC</i> 5 Níveis.	88
Tabela 5-3 – DTT <i>MMC</i> 7 Níveis.	88
Tabela 5-4 - DTT <i>MMC</i> 9 Níveis.	88
Tabela 5-5 - DTT <i>MMC</i> 11 Níveis.	89
Tabela 5-6 – DTT <i>MMC</i> 13 Níveis.	89
Tabela 5-7 - DTT <i>MMC</i> 15 Níveis.	89
Tabela 5-8 – DTT <i>MMC</i> 17 Níveis.	90

Nomenclatura

Símbolos métricos

Símbolo	Descrição	Unidade do SI
C	Capacitância	F
E	Tensão elétrica contínua	V
f	Frequência	Hz
I, i	Corrente elétrica	A
L, l	Indutância	H
V	Tensão elétrica	V
V_C	Tensão do capacitor	V
V_{cc}	Tensão no elo de corrente contínua	V
x	Eixo x de um sistema de coordenadas ortogonais	m
y	Eixo y de um sistema de coordenadas ortogonais	m
z	Eixo z de um sistema de coordenadas ortogonais	m
θ	Defasamento angular	rad
ω	Velocidade angular	rad/s

Outras Unidades

Unidade	Descrição	Nome
$^\circ$	Posição angular	Graus
\cos	Cosseno de determinado índice	Cosseno
Hz	Frequência ou velocidade angular	Hertz
\sin	Seno de determinado índice	Seno

Letras Gregas

Símbolo	Descrição	Unidade
θ	Defasamento angular	rad
(ξ)	Determinada função algébrica	-
π	Número “pi” no valor de 3,14159...	-
ω	Velocidade angular	rad/s

Outros símbolos

Símbolo	Descrição	Exemplo
$\sum()$	Somatório	$\sum(f)$
$\sum\sum()$	Somatório duplo	$\sum\sum(f)$
a, b, c, n	Fases a, b, c e neutro	-
D	Diodo	-
$\frac{\partial v}{\partial t}$	Derivada da tensão em relação ao tempo	-
e	Número de Euler; exponencial	$e^{-i\omega t}$
$f()$	Função algébrica	$f(t)$
J	Função de Bessel	J_0
N	Número de níveis de tensão	-
m_a	Índice de modulação de amplitude	
m	Índice multiplicador de frequência da onda triangular	$m\omega_c$
n	Índice multiplicador de frequência da onda de referência	$n\omega_o$
OFF	Desligado	-
ON	Ligado	-
MOD	Módulo	-
S	Chave semicondutora	-

Símbolos sobrepostos

Símbolo	Descrição	Exemplo
$()'$	Variação ou derivada	i'
$\int()$	Integral de função algébrica	$\int(f)$
\sim	Erro	\tilde{V}
\wedge	Valor Estimado	\hat{f}

Símbolos subscritos

Símbolo	Descrição	Exemplo
-	Braço negativo	E_-
+	Braço positivo	E_+
c	Referente à portadora triangular	θ_c
CC	Corrente Contínua	V_{CC}
CA	Corrente alternada	V_{CA}
ent	Entrada	V_{ent}
i, j	Número de identificação ou índices	$V_{i,j}$
k	Iteração	i_k
max	Máximo	V_{max}
min	Mínimo	V_{min}
ref	Referência	V_{ref}
$saída$	Saída	$V_{saída}$
MOD	Módulo	V_{MOD}
tri	Triangular	V_{tri}

Siglas

Símbolo	Descrição
$APOD$	<i>Alternative Phase Opposition Disposition</i>
DIT_h	<i>Distorção Harmônica Individual de Tensão de Ordem h</i>
DTT	<i>Distorção harmônica Total de Tensão</i>
CA	<i>Corrente Alternada</i>
CC	<i>Corrente Contínua</i>
$CCMC$	<i>Capacitor Clamped Multilevel Converter</i>
$DCMC$	<i>Diode Clamped Multilevel Converter</i>
$FPGA$	<i>Field Programmable Gate Array</i>
MMC	<i>Modular Multilevel Converter</i>
$MATLAB^{\circledR}$	<i>Software de Cálculo Numérico</i>

Siglas (continuação)

Símbolo	Descrição
<i>PD</i>	<i>Phase Disposition</i>
<i>POD</i>	<i>Phase Opposition Disposition</i>
<i>PSCAD®</i>	<i>Software de Transitórios Eletromagnéticos</i>
<i>PSCPWM</i>	<i>Phase Shifted Carrier Pulse Width Modulation</i>
<i>PWM</i>	<i>Pulse Width Modulation</i>
<i>MOD</i>	<i>Módulo</i>

Capítulo 1: Introdução

Ultimamente a utilização de equipamentos de alta potência como acionamento de motores, laminadores, bombas, ventiladores, compressores, entre outros, vem crescendo nos parques industriais chegando à ordem dos megawatts. Devido aos altos níveis de potência, é necessária a elevação dos níveis de tensão envolvidos, atingindo, assim, o limite físico das chaves semicondutoras, dificultando o acionamento destes equipamentos com um único dispositivo (ou conversores convencionais) conectado diretamente à média tensão.

Devido a essa barreira tecnológica, diversos estudos foram realizados objetivando o desenvolvimento de conversores específicos para atender à crescente demanda dos equipamentos de alta potência. Esse déficit tecnológico despertou o interesse da comunidade de eletrônica de potência, que identificou nos conversores multiníveis uma grande potencialidade para o rompimento da barreira tecnológica dos semicondutores na utilização em equipamentos chaveados diretamente na média tensão [1].

Os conversores multiníveis apresentam inúmeras vantagens sobre os conversores convencionais, tais como: capacidade de sintetizar níveis de tensões de saída maiores, utilização de dispositivos semicondutores de menor potência, apresentação de maior número de níveis na tensão de saída resultando assim numa forma de onda com um conteúdo harmônico reduzido, redução do estresse de tensão nas chaves semicondutoras e redução de frequência de chaveamento em cada componente [2].

Entre as topologias de conversores multiníveis mais difundidas na literatura estão os conversores grampeados a diodo (*diode clamped multilevel converter - DCMC*) [3], os conversores grampeados a capacitor (*capacitor clamped multilevel converter - CCMC*) [4] e os conversores multiníveis em cascata ou modulares (*modular multilevel converter - MMC*) [5].

Os conversores multiníveis modulares apresentam uma estrutura monofásica baseada em células independentes que, teoricamente, não apresentam limites de modularização, podendo atingir altos níveis de tensão e potência sem a necessidade da utilização dos transformadores de acoplamento. Uma grande vantagem desse tipo de conversor é o crescimento adequado da quantidade de componentes em detrimento ao que ocorre nas outras topologias citadas anteriormente. Dessa maneira, o número de componentes do circuito aumenta linearmente com o número de níveis desejados na saída do conversor, sendo vantajoso perante as outras topologias, as quais têm um aumento exponencial do número de chaves.

O conversor modular multinível é composto por células monofásicas chopper associadas em séries de meia ponte. A fim de ilustrar a construção deste tipo de conversor, a Figura 1-1 apresenta uma célula básica que compõe tal conversor.

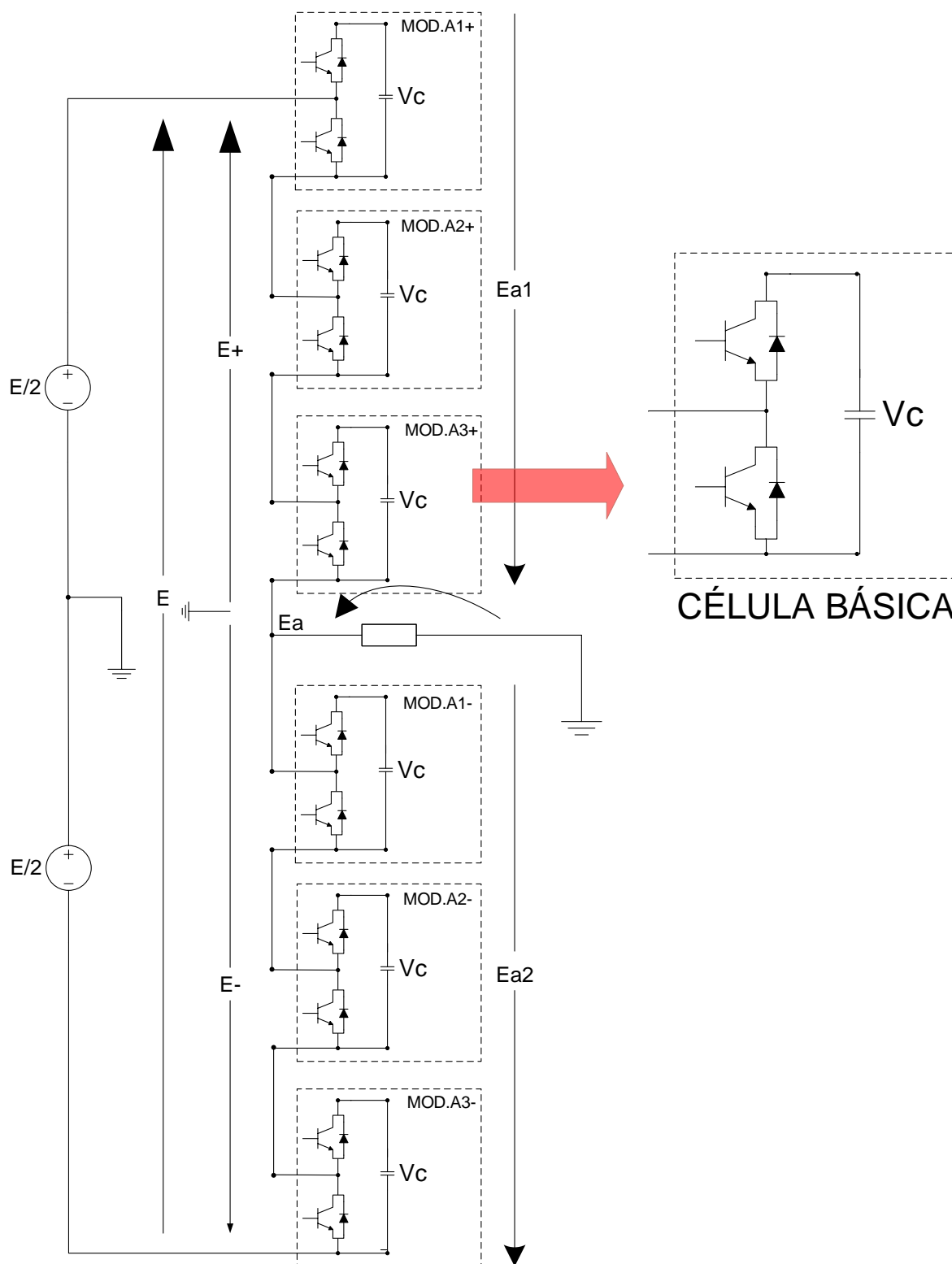


Figura 1-1 - MMC de sete níveis com destaque para célula básica [6].

1.1 Objetivos e Motivação do Trabalho

A maioria das dificuldades frequentemente presentes nos conversores multiníveis está ligada ao dimensionamento de suas estruturas, principalmente no que se refere à decisão sobre a quantidade de níveis, e por consequência no número de chaves a ser utilizado, sobre a frequência de chaveamento e sobre o valor do índice de modulação de amplitude que melhor se adeque à aplicação desejada.

Usualmente o dimensionamento dos conversores é, primeiramente, realizado por intermédio de softwares de simulação para, por exemplo, determinação do conteúdo harmônico da tensão de saída do conversor, demandando considerável tempo e, portanto, dificultando qualquer alteração de parâmetro, para efeitos de simulação.

Dessa forma, este estudo se dedica a equacionar o conversor modular multinível em função da estratégia de chaveamento (a qual também afeta o conteúdo de distorção harmônica), número de níveis, nível de tensão e conteúdo da distorção harmônica que se deseja atender. O objetivo principal é obter as equações inerentes ao conversor a fim de facilitar a manipulação do número de níveis, da frequência de chaveamento e do índice de modulação de amplitude, permitindo subsidiar a escolha do projetista sem a necessidade da modelagem e simulação de diversos conversores.

A ferramenta escolhida para a modelagem matemática foi a transformada dupla de Fourier, pois diferente da transformada rápida de Fourier, essa permite simultaneamente a variação dos índices da portadora e da onda fundamental, possibilitando análises de harmônicos de alta e baixa frequência múltiplos da portadora de forma simultânea e com boa precisão, facilitando a obtenção dos parâmetros ótimos do conversor.

1.2 Metodologia Aplicada

Inicialmente escolheu-se a estratégia de chaveamento a ser utilizada no conversor, a qual está intrinsecamente ligada à topologia escolhida (*MMC*). Para este caso decidiu-se pela estratégia de modulação por largura de pulso baseada em múltiplas portadoras defasadas (*phase shifted carrier pulse width modulation - PSCPWM*), pois esta é mais adequada para aplicações de conversores multiníveis, uma vez que este método necessita de apenas um sinal de referência, simplificando, assim, a lógica de controle. Esta estratégia facilita o manuseio de cada portadora de forma independente, permitindo criar defasagens, frequências e amplitudes diferentes entre si, além de possuir menores níveis de DTT (distorção harmônica total de tensão)

em comparação aos chaveamentos deslocados por nível, como por exemplo *POD* (*phase opposition disposition*), *APOD* (*alternative phase opposition disposition*) e *PD* (*phase disposition*) [7].

A fim de determinar um conversor *MMC* com o menor número de níveis que atenda a determinados parâmetros, foi desenvolvido um modelo matemático tendo como ferramenta principal a transformada dupla de Fourier. O equacionamento foi emulado em *software* matemático específico (MATLAB®) e os resultados confrontados em *software* de transitórios eletromagnéticos (PSCAD/EMTDC®) e implementados um circuito lógico programável (*FPGA*) a fim de garantir a veracidade e robustez do trabalho, comparando-se a simulação computacional com a implementação em *hardware*.

1.3 Topologia Básica dos Conversores

Os conversores eletrônicos de potência são uma família de circuitos elétricos que transformam energia elétrica de apenas um nível de tensão, corrente ou frequência em outra forma de onda, com diferentes níveis, utilizando eletrônica baseada em chaves semicondutoras. A característica essencial deste tipo de circuito consiste na operação das chaves em somente dois estados – completamente ligado (ON) ou completamente desligado (OFF), dissemelhante a outros tipos de circuitos elétricos, onde os componentes são operados na região ativa linear (ou próximo dela). Com o desenvolvimento da indústria de eletrônica de potência, várias famílias de conversores foram desenvolvidas, em sua maioria relacionadas a topologias de chaveamento multinível.

O processo de chaveamento dos componentes eletrônicos de um conversor de potência é chamado de modulação e o desenvolvimento de estratégias otimizadas para implementação destes processos foram alvos de intensa pesquisa internacional nos últimos trinta anos [8].

Cada família de conversores de potência possui estratégias de modulação associadas que melhor se adequam aos objetivos de aperfeiçoar a operação dos circuitos conforme a aplicação. Parâmetros como frequência de chaveamento, distorção, perdas e geração de harmônicos, e velocidade de resposta são questões típicas que devem ser consideradas quando em desenvolvimento de estratégias de modulação para determinada família de conversores.

A Figura 1-2, apresenta a categorização dos conversores de potência conforme as famílias e seus tipos de conversão. Os conversores que mudam a energia para corrente alternada (CA) envolvem processos muito mais complexos do que os conversores que a transformam para corrente contínua (CC).

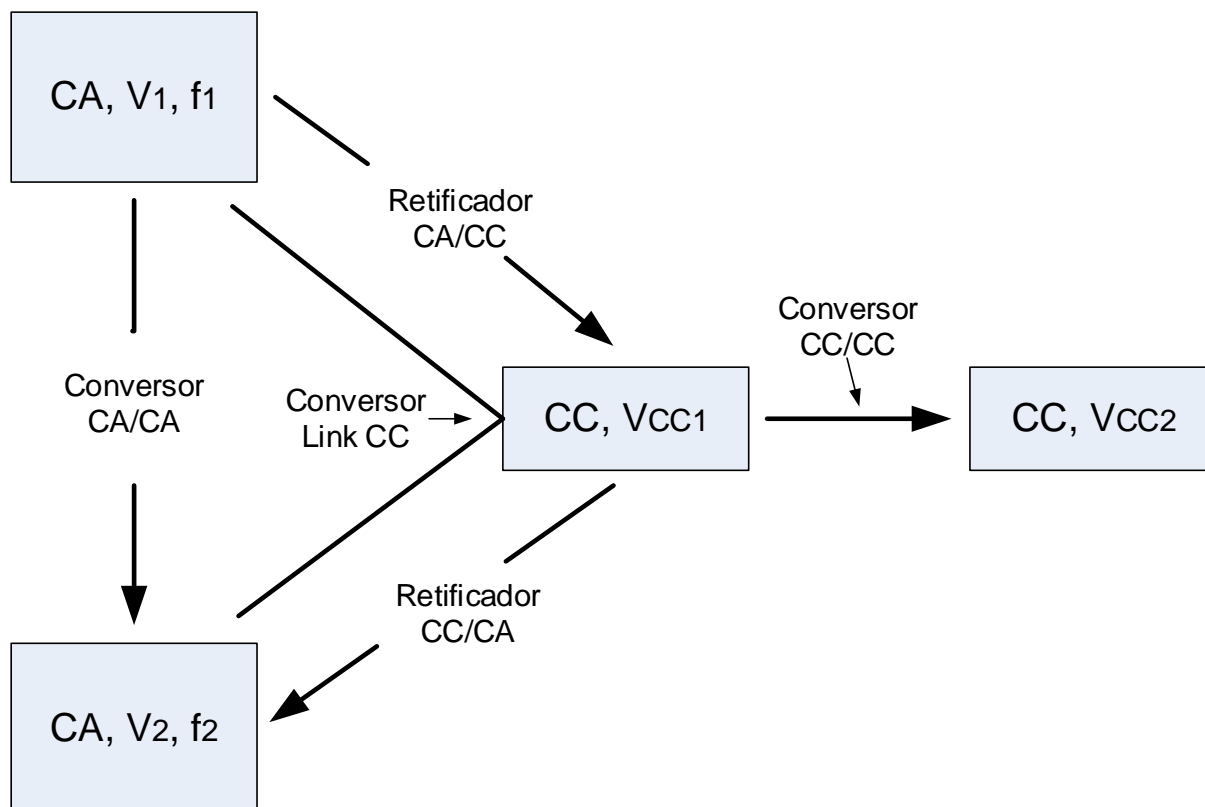


Figura 1-2 - Categorização dos conversores [8].

1.3.1 Restrições das chaves

A chave transistorizada usada para conversão de potência pode ser aproximada por uma resistência que se aproxima de zero ou infinito, dependendo do estado da chave (fechado ou aberto, respectivamente). No entanto, independentemente do local no circuito onde estiver instalada tal chave, as leis de Kirchhoff para tensão e corrente deverão ser obedecidas. Em termos práticos, estas leis dão origem a dois princípios básicos do comportamento de chaveamento [9]:

- A chave não pode estar localizada no mesmo ramo que uma fonte de corrente (i.e., uma indutância), caso contrário a tensão sobre indutor (e consequentemente sobre a chave) tenderá ao infinito quando a mesma desligar. Dessa afirmação depreende-se que pelo menos um dos elementos em ramos ligados através de um nó a outro ramo que contenha uma chave deve ser não indutivo;
- A chave não pode estar localizada em paralelo com uma fonte de tensão (i.e., uma fonte verdadeira ou um capacitor), caso contrário a corrente sobre a chave será infinita quando a mesma estiver ligada. Dessa afirmação depreende-se que

se mais de um ramo formar um ciclo contendo o ramo da chave, pelo menos um dos componentes destes ramos deverá não ser uma fonte de tensão.

Como a finalidade da chave é auxiliar no processo de transferência de energia da fonte para a carga, então a chave deve ser conectada de maneira a chavear entre duas fontes de entrada ou cargas consumidoras de energia. Esse requisito resulta na presença de dois ramos entregando energia para um terceiro ramo de saída. A presença de três ramos em interposição em um circuito simples implica em um nó de conexão entre esses ramos.

Um dos três ramos pode conter uma indutância (uma fonte de corrente equivalente frequentemente resultante de uma carga ou fonte indutiva), mas os outros ramos conectados ao mesmo nó não podem ser indutivos, ou o primeiro princípio básico será violado. No entanto, quando o capacitor estiver conectado entre a fonte de tensão de entrada ou saída e a carga, será violado o segundo princípio. A única possibilidade restante é que seja considerada como uma resistência.

Porém, na prática o uso de uma resistência finita deve ser descartado, uma vez que o circuito deve ser desenvolvido para a máxima eficiência possível, de modo que a única possibilidade é um resistor com resistência zero ou infinita, isto é, uma segunda chave. Esta chave só pode ser ligada quando a primeira chave estiver desligada, ou vice-versa, de modo a não violar a lei de Kirchhoff para corrente. Para o caso mais comum de fluxo de corrente unidirecional, será usada uma chave que permita fluxo apenas em uma direção, inibindo o contrário. Essa ação complementar se faz necessária devido à indutância presente no outro ramo, podendo-se utilizar um diodo simples. De forma alternativa, essa ação de comutação pode ser obtida com uma segunda chave unidirecional [10] [8]. Os circuitos resultantes estão ilustrados na Figura 1-3 e são consideradas como células básicas de chaveamento da eletrônica de potência. Nas chaves estão desenhadas setas que indicam o fluxo da corrente nos componentes.

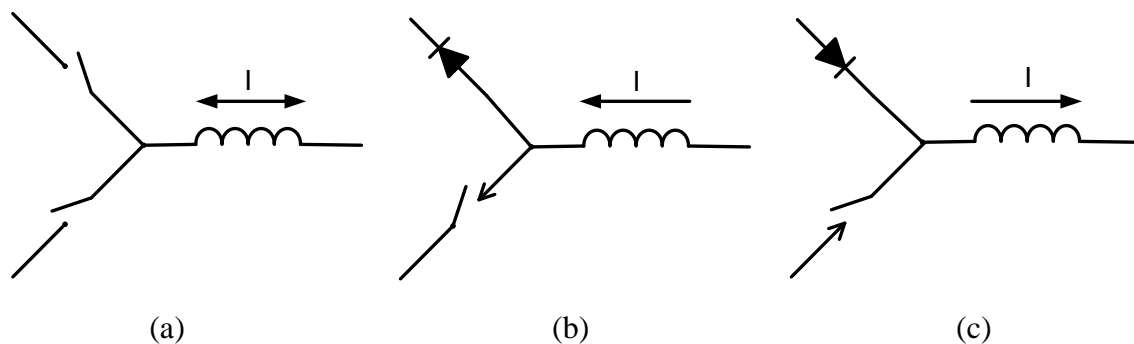


Figura 1-3 - Células básicas de comutação usadas em conversores de potência

(a) chaves bidirecionais e (b) e (c) chaves unidirecionais [8].

No *chopper step-down*, conforme ilustrado na Figura 1-4 (a), o circuito está conectado de modo que a fonte de corrente (indutância) esteja conectada à carga e o diodo à fonte, esta topologia é conhecida como *chopper step-down*, ou *buck*. Se o fluxo de energia for da fonte de tensão para a fonte de corrente (carga) será um caso de conversor *step-down*, caso o fluxo seja da fonte de corrente para a fonte de tensão (carga), será um caso de conversor *step-up* ou *boost*.

Quando a chave está na posição fechada, o diodo ficará reversamente polarizado e assim permanecerá enquanto persistir tal estado da chave, desta maneira a corrente fluirá através do indutor (carga). Quando a chave é aberta, a corrente da carga começa a decrescer, induzindo no indutor uma tensão de polaridade oposta, polarizando diretamente o diodo e proporcionando um caminho para circulação da corrente. Por outro lado, no *chopper step-up*, conforme ilustrado na Figura 1-4 (b), a soma da tensão da chave mais diodo é igual à tensão de saída, então a corrente de entrada é desviada por intermédio da chave, o que ocasiona redução da corrente.

Ao se conectar a fonte de corrente à entrada e à saída, cria-se uma configuração de *chopper up-down*, conforme exibido na Figura 1-4 (c). Nesse caso, a chave deve ser conectada à entrada para controle do fluxo de energia através da fonte de corrente. Uma vez que o valor médio da tensão através do indutor deve ser igual a zero, a média de tensão sobre a chave deve ser igual à tensão de entrada, enquanto a tensão média sobre o diodo deve ser igual à tensão de saída. Valores de entrada e saída maiores ou menores que a unidade podem ser conseguidos dispendendo mais ou menos que metade do tempo em que a chave fica fechada durante o ciclo de chaveamento [8].

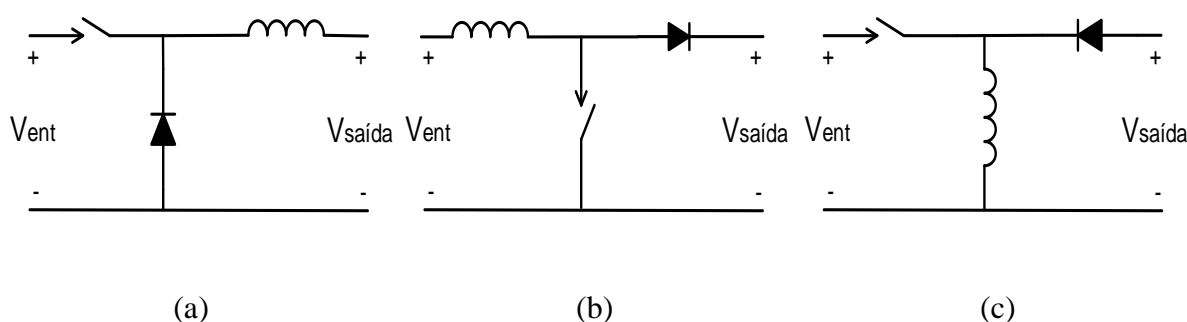


Figura 1-4 – Conversor CC/CC básico implementado com uma célula básica de chaveamento (a) *step-down*, (b) *step-up*, e (c) *chopper up-down* [8].

1.3.2 Chopper Bidirecional

Em casos onde o fluxo de potência deve ocorrer em ambas as direções, a combinação de um *chopper step-down* e um *chopper step-up* com reversão de polaridade pode ser usada,

como exposto na Figura 1-5. Para a combinação eficaz das duas funções, introduzem-se diodos em antiparalelo com as chaves, solução que é bem difundida na eletrônica de potência. Quando a potência flui da esquerda para a direita o *chopper* age como *step-down*. Quando o fluxo de potência flui da direita para a esquerda o *chopper* age como *step-up*. [10] [8].

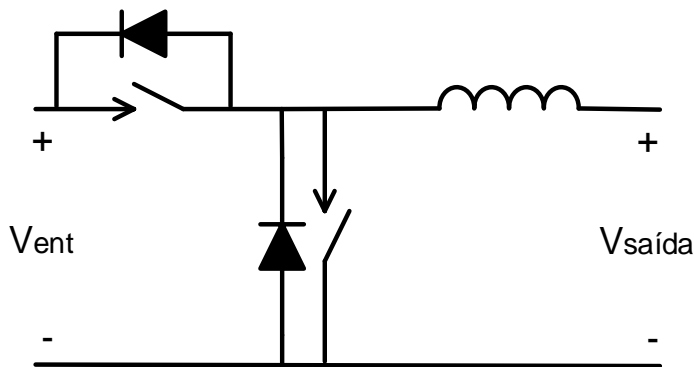


Figura 1-5 – *Chopper* bidirecional utilizando um *chopper-up* e um *chopper-down* [8].

1.3.3 Inversor Monofásico de Ponte Completa (Ponte-H)

Na Figura 1-5 o arranjo *chopper up-down* suporta fluxo bidirecional na fonte de corrente (carga). Na Figura 1-6 considera-se essa carga como uma fonte de corrente CA e o circuito montado em meia ponte. Nota-se que nessa situação a tensão de entrada é normalmente dividida em duas fontes CC iguais, $V_{CC1} = V_{CC2} = V_{CC}$, de modo a produzir uma fonte de tensão CA simétrica. A tensão total sobre a entrada CC é de $2V_{CC}$. A combinação entre a chave unidirecional e o diodo antiparalelo formam na prática o primeiro tipo de inversor chaveado.

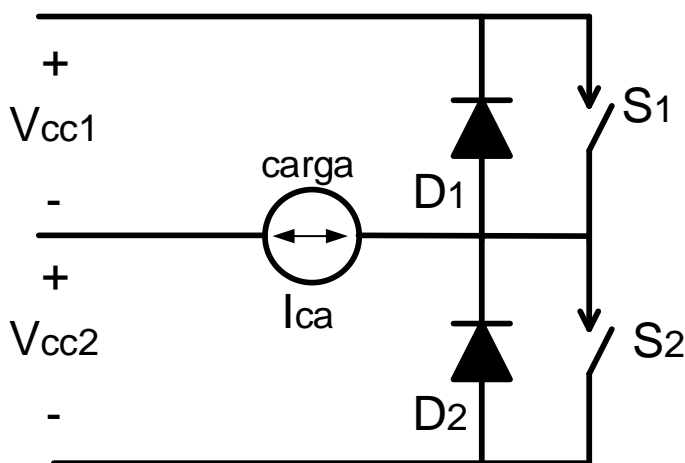


Figura 1-6 – Inversor monofásico em meia ponte [8].

É importante notar que em muitos circuitos o ponto central da fonte de tensão CC grampeado, como mostrado na Figura 1-6, não poderá ser implementado. Contudo, este ponto é comumente usado como ponto real de aterramento e em inversores mais elaborados é utilizado como referência para múltiplas tensões para circuitos secundários.

A estrutura monofásica de um inversor de ponte completa, também conhecido como inversor de Ponte-H, está ilustrado na Figura 1-7. Esse inversor consiste em duas pernas de inversores monofásicos do mesmo tipo da Figura 1-6 e geralmente é o preferido em aplicações de alta potência. Observa-se que o índice CC será novamente definido como $2V_{CC}$. Com esse arranjo, a tensão máxima de saída deste inversor é o dobro daquela presente no inversor de meia ponte. Isso implica que, para a mesma faixa de potência, a corrente de saída e a corrente sobre as chaves serão metade daquelas do inversor de meia ponte. Para aplicações com elevados níveis de potência esta configuração representa clara vantagem, uma vez que requer menos dispositivos em paralelo. Também para altas tensões é preferido, vez que o custo dos condutores será reduzido, bem como as perdas de condução para a maioria das cargas devido à diminuição do fluxo de corrente [10] [8].

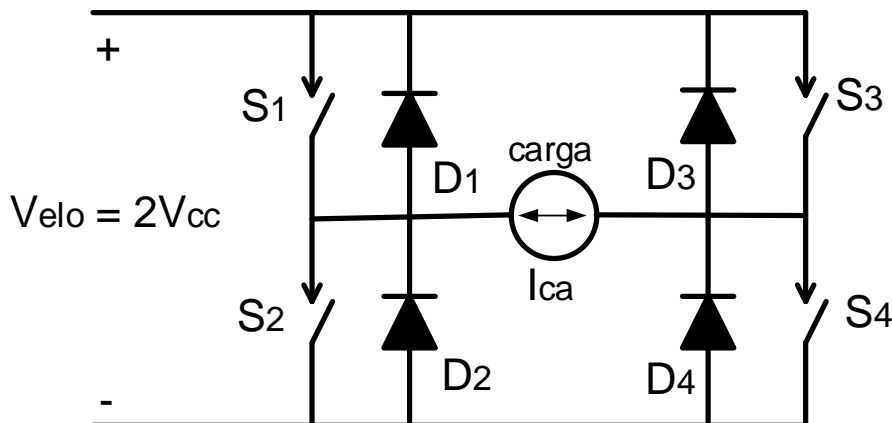


Figura 1-7 – Inversor monofásico em ponte completa (ponte-H) [8].

Geralmente as configurações de inversores presentes na Figura 1-6 e na Figura 1-7 suportam fluxo bidirecional de potência. Em casos onde a potência é destinada a fluir de CC para CA os circuitos são chamados de inversores, enquanto os mesmos circuitos são designados como retificadores quando o fluxo de potência deve fluir de CA para CC [8].

1.3.4 Inversores Multiníveis

Com a elevação da potência dos equipamentos, cada vez necessita-se de maior elevação da tensão para alimentação destes, principalmente nos parques industriais, uma vez que o incremento do nível de tensão permite transportar maior quantidade de energia elétrica reduzindo os custos com condutores. Porém tal solução dificulta o acionamento destas máquinas, principalmente pelo limite físico das chaves semicondutoras presentes nos conversores de energia.

Devido a tal barreira tecnológica, a fim de atender equipamentos de alta potência, a comunidade de eletrônica de potência identificou nos conversores multiníveis um grande potencial para o acionamento nessas condições adversas.

Os conversores multiníveis têm a capacidade de sintetizar o sinal de saída em mais de dois níveis por meio de comutação de chaves de potência, acrescentando ou subtraindo fontes CC (nestes casos, capacitores). A Figura 1-8 apresenta de forma resumida e didática um conversor monofásico com dois e três níveis de tensão, e um com “ n ” níveis de tensão, respectivamente [11].

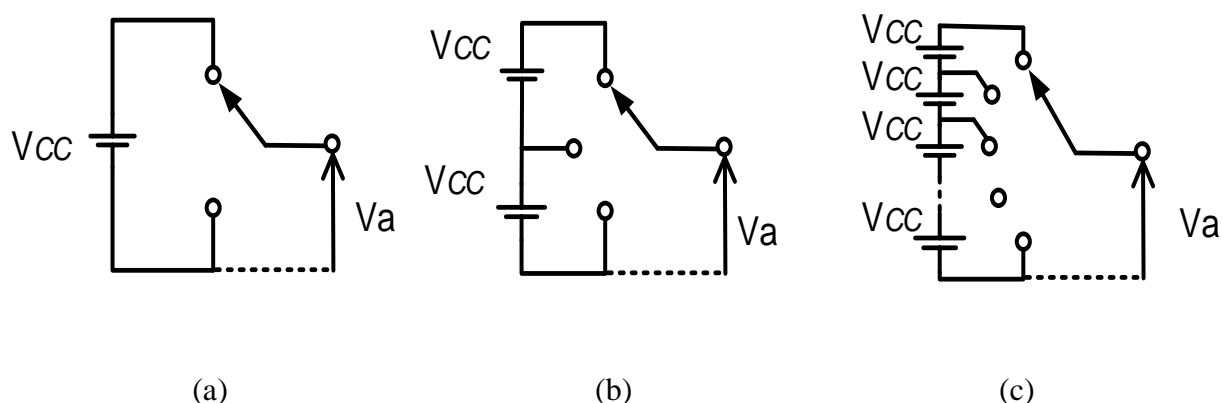


Figura 1-8 – Conversor de (a) dois níveis, (b) três níveis e (c) n níveis.

Os conversores multiníveis apresentam inúmeras vantagens sobre os conversores convencionais, tais como: capacidade de sintetizar níveis de tensões de saída maiores, utilização de dispositivos semicondutores de menor potência, apresentação de maior número de níveis na tensão de saída resultando assim numa forma de onda com um conteúdo harmônico reduzido, menores derivadas de tensão dv/dt , redução do estresse de tensão nas chaves semicondutoras e redução de frequência de chaveamento em cada componente.

Para casos em potências elevadas, costumeiramente associam-se chaves semicondutoras em série e/ou paralelo a fim de que este conjunto de componentes execute a função de uma única chave de maior potência a fim de suportar os valores envolvidos. Porém, tais arranjos não representam uma solução otimizada, além de utilizar elevado número de dispositivos, não apresentam as vantagens da topologia multiníveis [12] [13].

Conforme mencionado no capítulo anterior, entre as topologias de conversores multiníveis mais difundidas na literatura estão os conversores grampeados a diodo (*diode clamped multilevel converter - DCMC*), os conversores grampeados a capacitor (*capacitor clamped multilevel converter - CCMC*) e os conversores multiníveis em cascata ou modulares (*modular multilevel converter - MMC*) [11].

1.4 Proposta do Trabalho

O trabalho tem como intuito o auxílio ao projetista de conversores modulares multinível (*MMC*) a fim de encontrar, de maneira simples, a melhor configuração do mesmo.

Desta maneira, são exibidos no Capítulo 2 diversas topologias inerentes aos conversores multiníveis, incluindo a modularidade presente em algumas.

No Capítulo 3 é desenvolvida a análise matemática de um conversor modular multinível utilizando como estratégia de chaveamento o *PSCPWM* (*phase shifted carrier pulse width modulation*) com propósito de construção de uma função que sintetize a forma de onda oriunda de um *MMC* e represente com boa precisão seu conteúdo harmônico.

A validação do desenvolvimento matemático se dá no Capítulo 4, onde são comparados os valores obtidos pelo equacionamento proposto e pela simulação de um conversor em *software* de análise de transitórios eletromagnéticos.

De maneira suplementar, o Capítulo 5 aborda a implementação do referido conversor em *hardware* programável (*FPGA*) com o intuito de se obter mais um referencial acerca da usabilidade da porposição deste trabalho.

Por fim, o Apêndice 1 e o Apêndice 2 apresentam de forma detalhada as ferramentas matemáticas utilizadas (transformada dupla de Fourier e funções de Bessel, respectivamente), o Apêndice 3 ilustra o fluxo de trabalho do *software* desenvolvido para o *FPGA*, e o Apêndice 4 versa acerca de várias técnicas de chaveamento utilizadas na literatura.

Capítulo 2: Conversores Multiníveis

Neste capítulo serão comparadas as topologias tradicionais mais comumente utilizadas na literatura e a topologia constituída por células *chopper*.

2.1 Topologias Tradicionais de Conversores Multiníveis

2.1.1 Conversor Grampeado a Diodos (DCMC)

O conversor grampeado a diodos surgiu na década de 1970, sendo introduzido por Baker em 1975 [14], sendo desenvolvido e aprimorado por Nabae, Takahashi e Akagi em 1981 [3]. Este tipo de conversor é comumente utilizado na configuração grampeada em seu ponto neutro. A característica dominante de um *NPC* (*Neutral Point Clamped*) ao ser comparado com um conversor genérico de três níveis é a adição de duas chaves e de dois diodos de grampeamento, possibilitando a sintetização de até três níveis de tensão em sua saída, dessa forma, os diodos limitam as tensões das chaves que não estão em condução (OFF).

A estrutura básica de um *NPC* a três níveis está exibida na Figura 2.2, sendo composta por dois pares de chaves com diodos ligados em antiparalelo e dois capacitores, dessa maneira permitindo a sintetização dos três níveis de tensão do barramento CC em cada fase. O ponto de neutro divide igualmente a tensão do lado CC do conversor entre os capacitores conectados em série, dessa maneira tal conversor possibilita a obtenção do vetor contendo os valores $-V_{cc}$, 0 e $+V_{cc}$ [11], conforme ilustrado na Figura 2-2.

A Tabela 2-1 exibe a lógica de chaveamento para o circuito proposto. As chaves de índice par e as de índice ímpar são complementares entre si, significando que ambas não podem possuir o mesmo valor lógico simultaneamente, isto é, se S_1 e S_3 estiverem fechadas, S_2 e S_4 obrigatoriamente tem que estar abertas.

Tabela 2-1 - Lógica de chaveamento do conversor grampeado a diodo de três níveis [11].

S_1	S_2	S_3	S_4	V_{an}
1	1	0	0	$+V_{cc}$
0	1	1	0	0
0	0	1	1	$-V_{cc}$

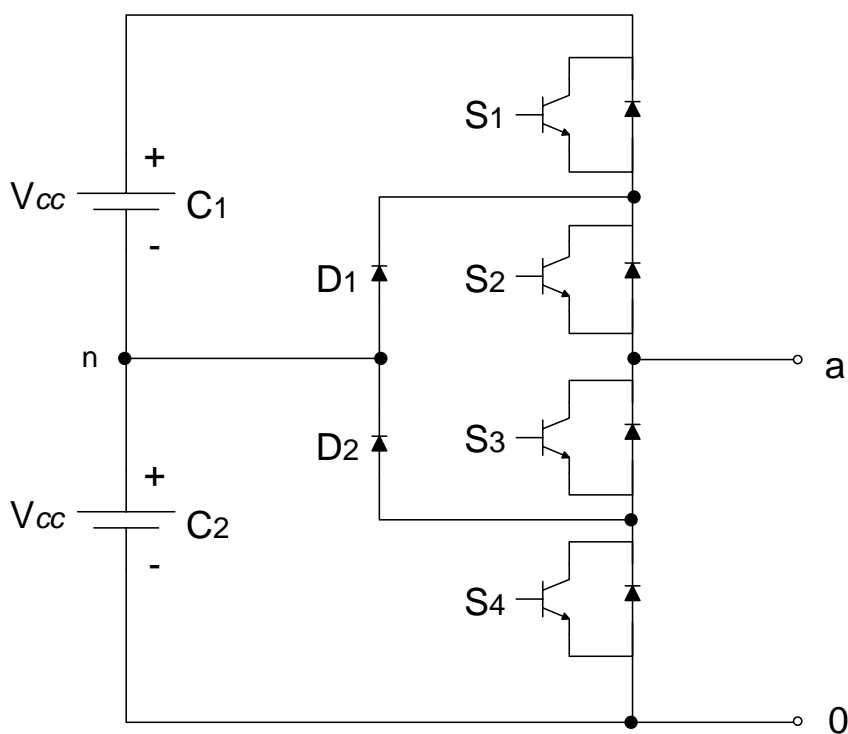


Figura 2-1 – Conversor grampeado a diodo de três níveis [3]

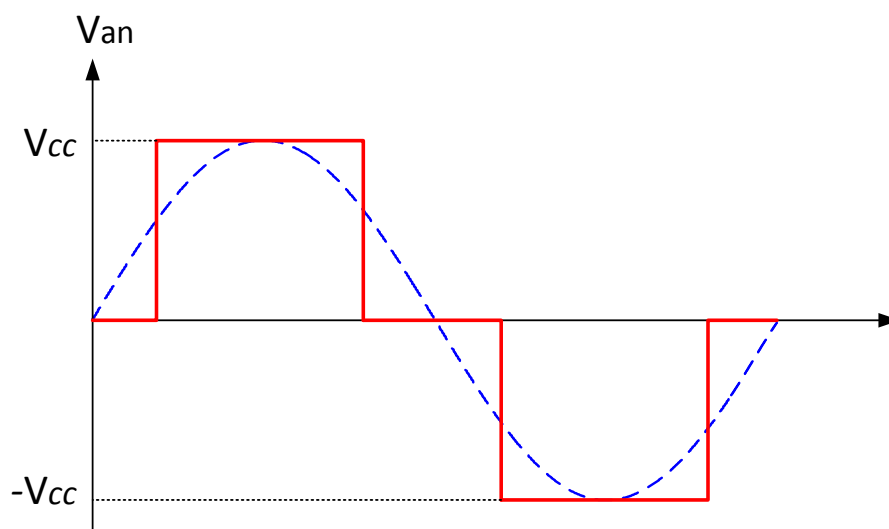


Figura 2-2 – Forma de onda típica de um conversor de três níveis grampeado a diodo.

Assim, caso as chaves S_1 e S_2 estejam conduzindo (ON), a tensão entre os terminais “a” e 0 será de $2V_{cc}$. Dessa maneira o diodo D_2 irá manter a tensão sobre S_4 em V_{cc} . O mesmo efeito é observado entre D_1 e S_3 . Assim, não há a necessidade de resistores de equalização, comumente presentes em conversores convencionais, uma vez que os diodos sempre grampearão a tensão sobre as chaves, mantendo-as em V_{cc} [11].

Caso determinada aplicação demande elevada potência, fazendo-se necessário elevar o número de níveis da saída do conversor e o total de componentes utilizados no arranjo também crescerá. De modo geral, o *NPC* de m níveis de tensão é composto por $2(m - 1)$ chaves semicondutoras $2(m - 1)$ diodos em antiparalelo, $(m - 1)$ capacitores e $(m - 1) \cdot (m - 2)$ diodos de grampeamento. A Figura 2-3 representa um *NPC* de sete níveis de tensão [11] [12].

A quantidade de componentes de potência utilizados no conversor se eleva linearmente com o acréscimo de níveis de tensão. Porém a quantidade de diodos grampeadores envolvidos no equipamento aumenta quase quadraticamente, inviabilizando a implementação de *NPCs* com elevado número de níveis. O excessivo incremento da quantidade de diodos dessa topologia se faz necessário devido aos diferentes limites de bloqueio de tensão reversa dos diodos de grampeamento.

Por exemplo, para o *NPC* de sete níveis, dependendo do ponto de conexão do diodo e da combinação do chaveamento, pode ocorrer uma situação em que um diodo de grampeamento possua uma tensão cinco vezes maior que outro diodo em determinado ponto do conversor, como por exemplo, quando as chaves S_7 , S_8 , S_9 , S_{10} , S_{11} e S_{12} estão fechadas (ON), a tensão sobre o diodo D_2 é de $5V_{cc}$, enquanto sobre o diodo D_{10} é de somente V_{cc} . Se todos os componentes do circuito estiverem dimensionados para os mesmos limites de tensão, então o diodo D_2 deverá ser construído por um arranjo de cinco diodos em série, conforme sugerido na Figura 2-3 [15] [16].

As vantagens de se utilizar o *NPC* em aplicações de elevada potência compreendem a redução do conteúdo harmônico e a redução da frequência de chaveamento, uma vez que se aumenta a quantidade de níveis da tensão de saída, além de possuir uma topologia *back-to-back* para aplicações onde haja necessidade de injeção de potência ativa na regulação do elo CC [17].

As desvantagens inerentes desse tipo de conversor estão ligadas à complexidade do controle de tensão dos capacitores do elo CC, uma vez que as lógicas de chaveamento utilizadas nesses conversores não possuem redundância de combinações que possibilitem produzir o mesmo nível de saída, e o excessivo incremento da quantidade de componentes conforme se eleva o número de níveis [12] [13]. A Figura 2-4 ilustra a forma de onda característica desse tipo de conversor com sete níveis de tensão.

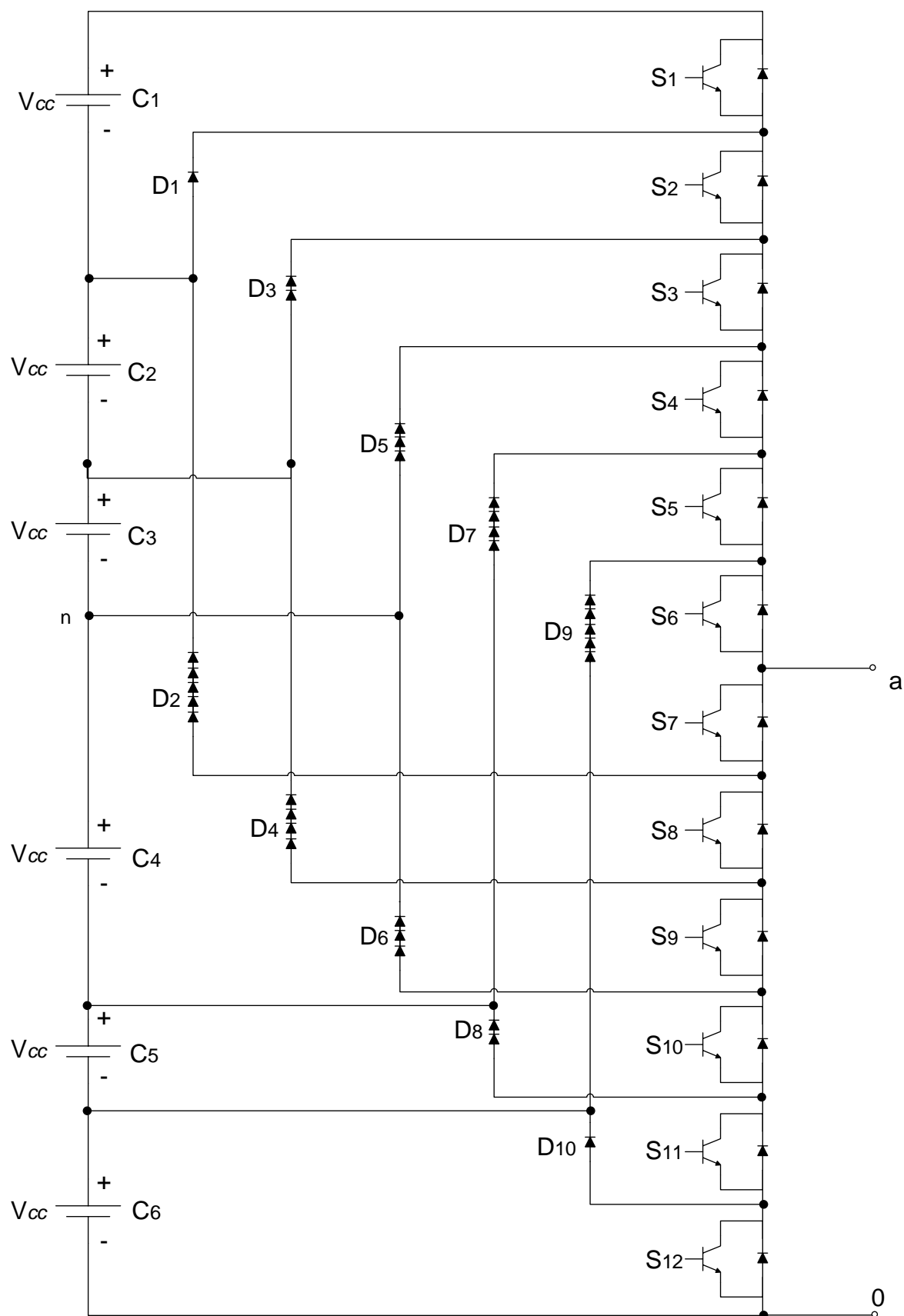


Figura 2-3 – Conversor multinível grampeado a diodo de sete níveis [11].

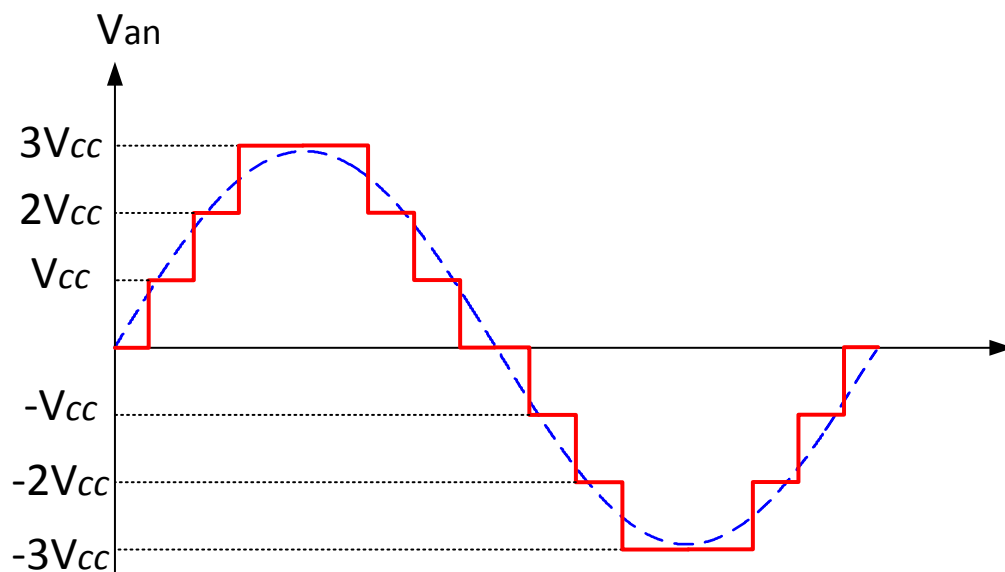


Figura 2-4 – Forma de onda típica de um conversor de sete níveis grampeado a diodo.

2.1.2 Conversor Grampeado a Capacitor

Os conversores grampeados a capacitor também são conhecidos na literatura como conversores com capacitores flutuantes e foram primeiramente propostos por Meynard e Foch em 1992 [4] [18] como alternativa aos conversores grampeados a diodo. Como consequência, ambas topologias possuem diversas vantagens e desvantagens comuns. A Figura 2-5 exibe um conversor grampeado a capacitor com três níveis de tensão e a Figura 2-6 ilustra a sua forma de onda característica.

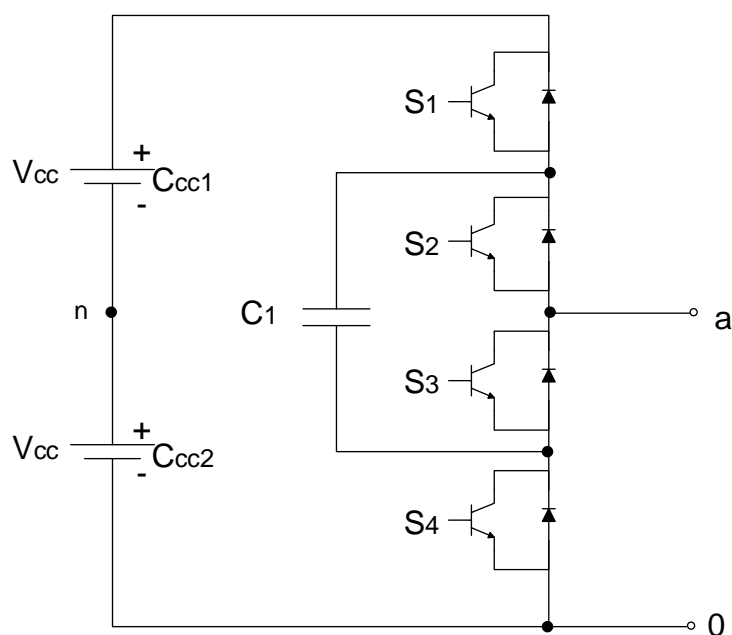


Figura 2-5 - Conversor grampeado a capacitor de três níveis [11].

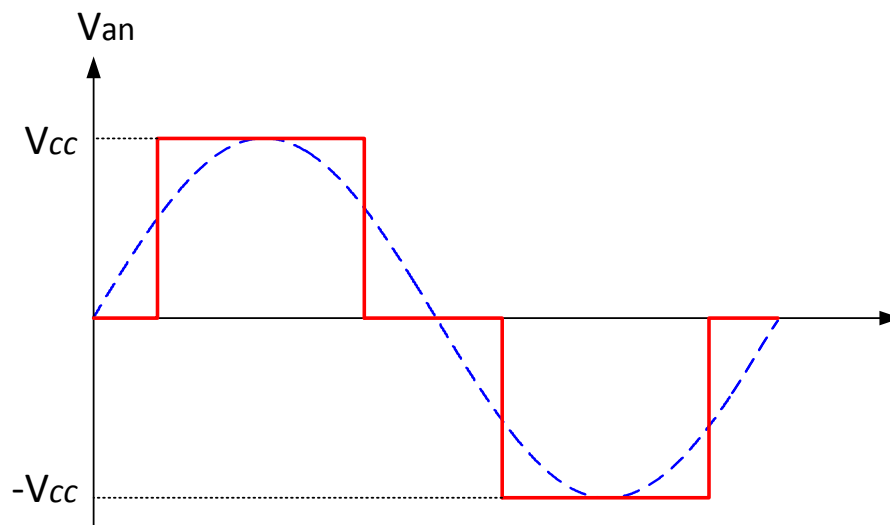


Figura 2-6 – Forma de onda típica de um conversor grameado a capacitor de três níveis.

Os conversores grameados a capacitor com três níveis de tensão são compostos por quatro chaves semicondutoras (S_1, S_2, S_3 e S_4), dois capacitores principais (C_{cc1} e C_{cc2}), um capacitor flutuante (C_1) e quatro diodos em antiparalelo com as chaves.

Salienta-se que os capacitores principais se encontram no ramo CC do conversor, isto é, havendo a necessidade de maior número de fases na saída, basta inserir mais ramos na estrutura, pois essa topologia permite tal intervenção. Todavia, os capacitores principais serão comuns para todas as fases de acordo com o ilustrado na

Figura 2-7. Considerando que todos os capacitores possuem o mesmo nível de tensão (V_{cc}), o sinal de saída será dado pela quantidade de capacitores ligados em série.

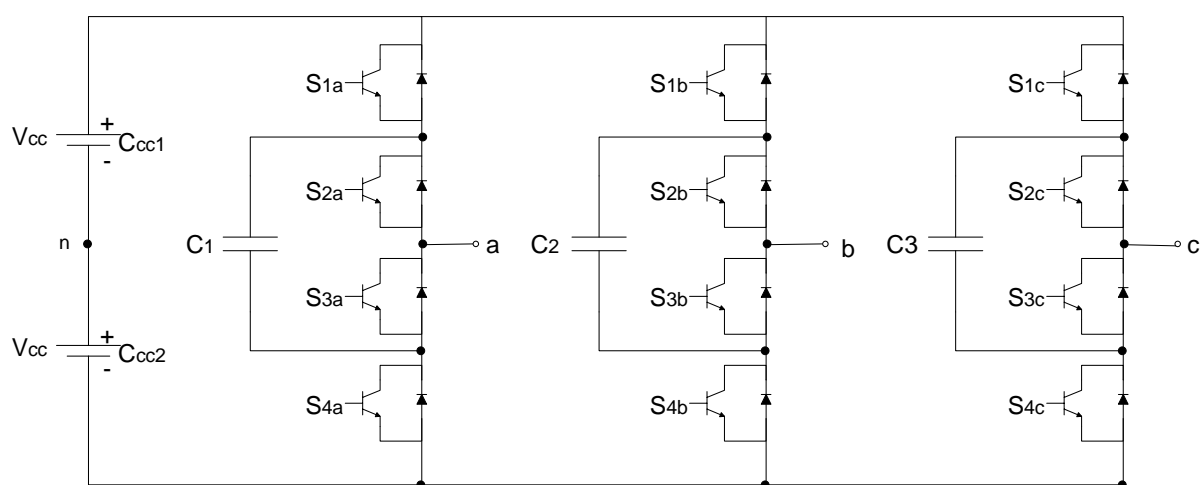


Figura 2-7 - Conversor grameado a capacitor trifásico de três níveis [11]

Os conversores em questão possuem maior flexibilidade do que os conversores grampeados a diodo, pois possibilitam o controle da tensão dos capacitores, obtidos através de redundâncias presentes na lógica de chaveamento para obtenção de determinados níveis de tensão de saída sem afetar o conteúdo harmônico do mesmo. Dessa forma, tais conversores apresentam lógicas mais eficientes do que os conversores grampeados a diodo [12] [13].

Em contrapartida, a regulação da tensão dos capacitores responsáveis por limitar a tensão sobre as chaves criam condições de restrições na técnica de chaveamento a ser implementada.

A Tabela 2-2 exibe as combinações das chaves dos respectivos níveis de tensão de saída para um conversor grampeado a capacitor de três níveis. Para esta configuração obtém-se redundância para obtenção do nível zero.

Tabela 2-2 - Lógica de chaveamento do conversor grampeado a capacitor de três níveis [11].

S_1	S_2	S_3	S_4	V_{an}
1	1	0	0	$+V_{cc}$
1	0	1	0	0
0	1	0	1	0
0	0	1	1	$-V_{cc}$

Dessa maneira, o ciclo de carga e descarga do capacitor C_1 pode ser efetuado de forma a comprometer menos o conteúdo harmônico em relação aos conversores grampeados a diodo, possibilitando uma combinação de chaves fechadas (S_1 e S_3) para os instantes de carga, e outra combinação (S_2 e S_4) para descarga. Salienta-se que para ambas as combinações o nível de saída é mantido em zero.

Havendo a necessidade de elevar os níveis de tensão de saída do conversor, basta aumentar o número de componentes assim como nos conversores grampeados a diodo. Dessa maneira, um conversor grampeado a capacitor de m níveis de tensão é composto por $2(m - 1)$ chaves semicondutoras, $2(m - 1)$ diodos em antiparalelo, $(m - 1)$ capacitores do elo CC e $\frac{(m-1)(m-2)}{2}$ capacitores com tensão flutuante [12].

A fim de ilustrar a evolução do crescimento do número de componentes, a Figura 2-8 apresenta um conversor multinível grampeado a capacitor de sete níveis. A quantidade de dispositivos de potência e capacitores do elo CC (os $C_{cc}'s$), progride de forma linear com o

acréscimo de níveis de saída, contudo, para os capacitores com níveis flutuantes de tensão (os $C's$), o seu número aumenta quase de forma quadrática.

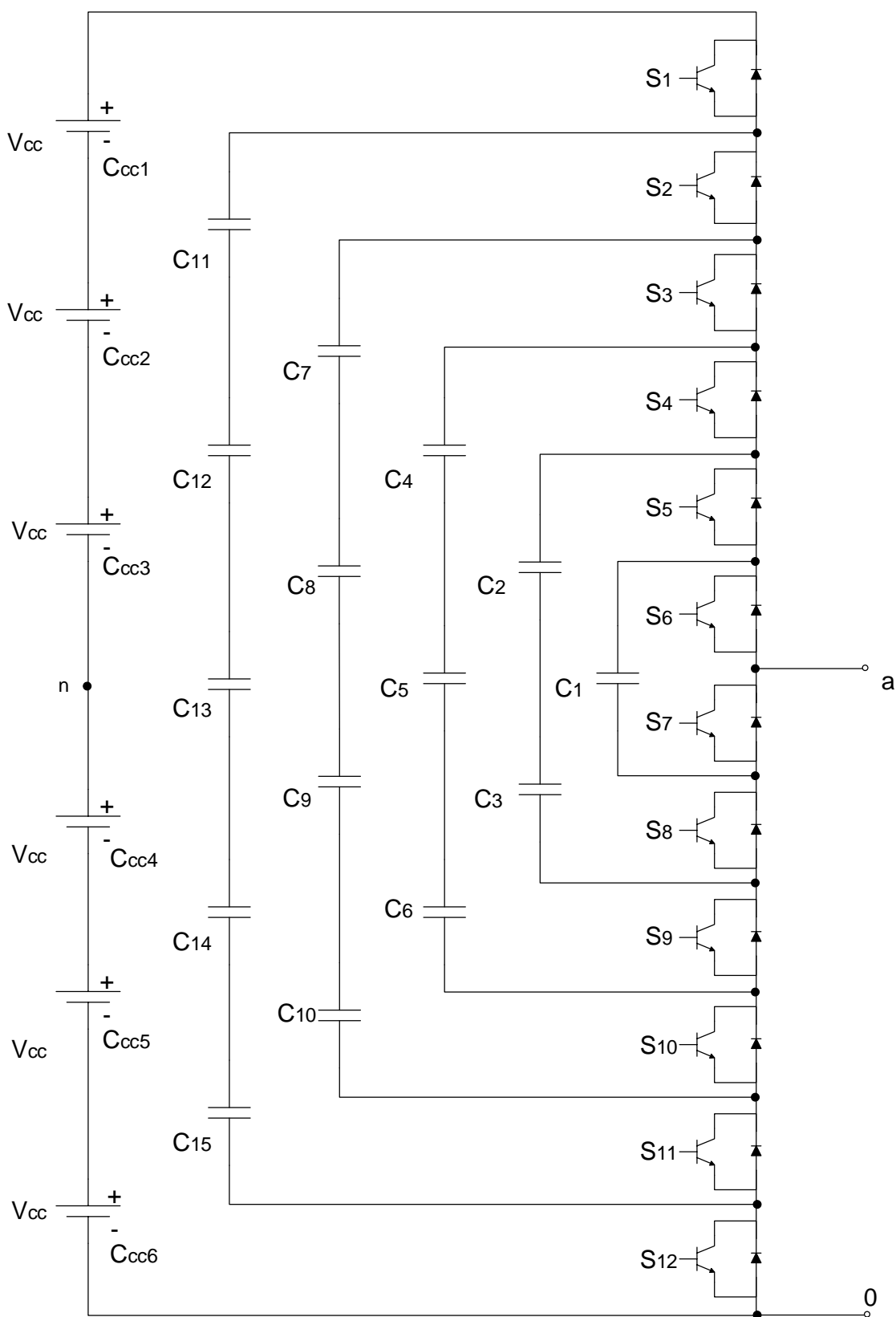


Figura 2-8 – Conversor grampeado a capacitor de sete níveis [11].

De forma semelhante aos conversores grampeados a diodo, os capacitores também estão submetidos a diferentes valores de tensão, dessa forma seria necessária a combinação em série de capacitores de mesma potência para que o conjunto possa suportar o elevado nível de tensão a que estarão submetidos. Tal assertiva visualiza-se na Figura 2-8 perante os capacitores $C_{11}, C_{12}, C_{13}, C_{14}$ e C_{15} , por exemplo. Dessa maneira, torna-se praticamente inviável a construção de conversores nessa configuração com elevado número de níveis de tensão de saída. A Figura 2-9 ilustra a forma de onda característica do conversor em questão.

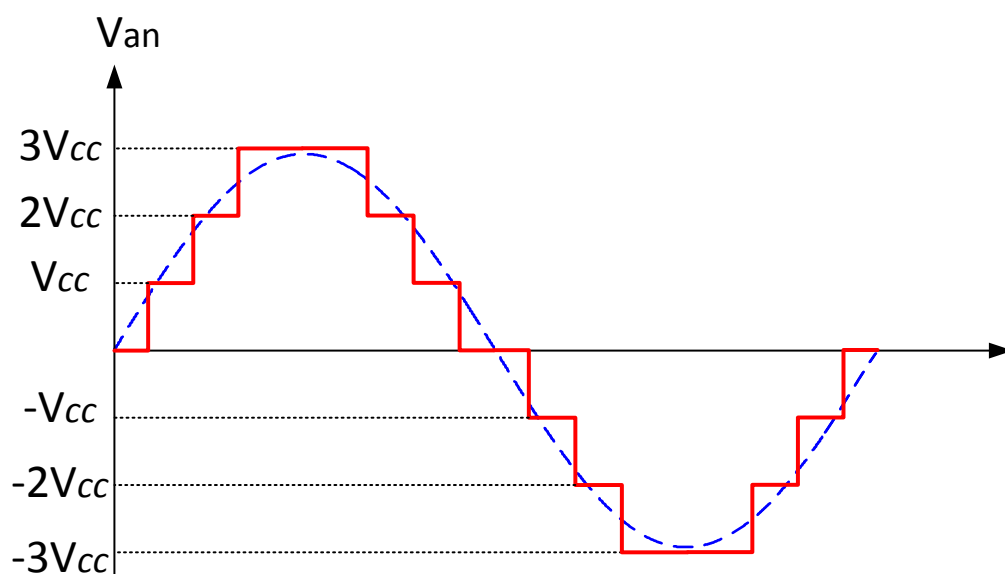


Figura 2-9 – Forma de onda típica de um conversor grampeado a capacitor de sete níveis.

De maneira resumida, tais conversores possuem como vantagens o reduzido conteúdo harmônico, bem como da frequência de chaveamento, e a possibilidade de conexão *back-to-back* (analogamente aos conversores grampeados a diodo). Ainda apresentam a vantagem de possuir lógica de chaveamento redundante e flexível para regulação de tensão dos capacitores.

Entretanto, as desvantagens de utilizar essa topologia de conversores são o elevado número de capacitores flutuantes para grande número de níveis de tensão de saída, lógica de controle muito complexa para altas potências e altas frequências necessárias para o circuito de chaveamento a fim de controlar a potência ativa [13].

2.1.3 Conversor Multinível em Cascata Simétrico

Os conversores multiníveis inicialmente propostos foram do tipo cascata simétricos devido a suas características serem mais apropriadas a aplicações em média tensão. Tal

topologia é constituída por dois ou mais conversores monofásicos em ponte completa e com capacitores isolados de mesma tensão (V_{cc}) conectados em série. A Figura 2-10 ilustra um conversor multinível em cascata simétrico de cinco níveis [19], [20].

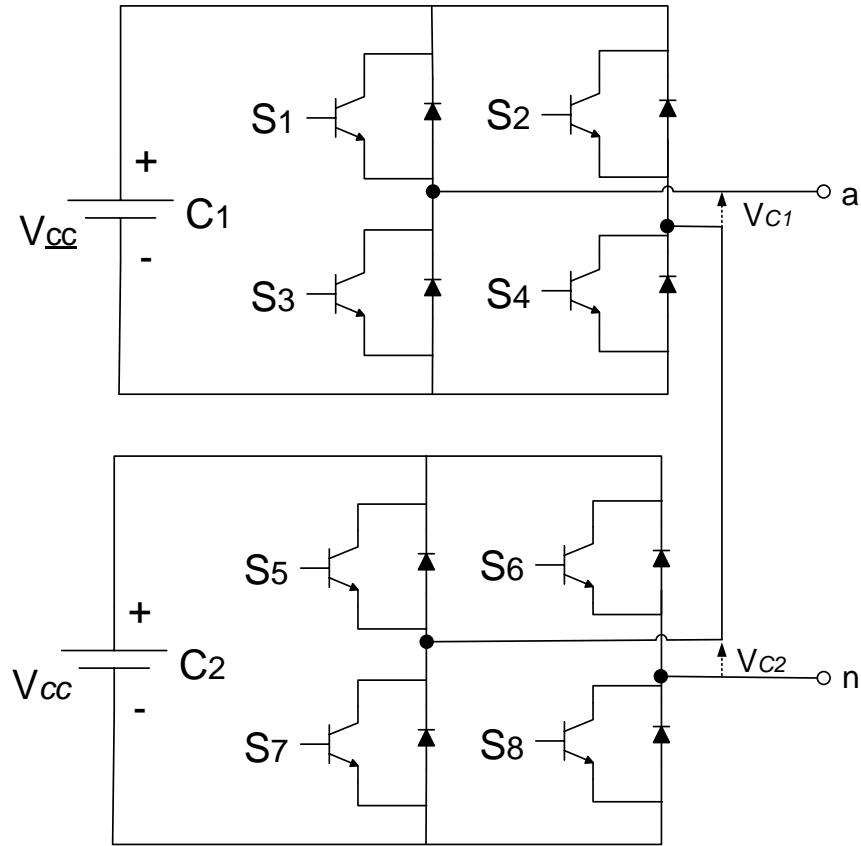


Figura 2-10 – Conversor de cinco níveis em cascata simétrico [11].

Para esse tipo de topologia, pode-se utilizar o entendimento de módulos independentes, que contém quatro chaves semicondutoras (S_1, S_2, S_3 e S_4), quatro diodos em antiparalelo e um capacitor (C_1). Dessa maneira, cada módulo pode produzir três níveis de tensão ($-V_{cc}, 0$ e $+V_{cc}$), como resultado, as tensões de saída são compostas pela soma das tensões produzidas pelos módulos. A fim de ilustrar esse comportamento, utiliza-se como exemplo o conversor de cinco níveis proposto na Figura 2-10, assim, pode-se depreender que quando as chaves S_1 e S_3 estiverem na posição fechada e S_2 e S_4 estiverem na posição aberta, a tensão do primeiro módulo (V_{c1}) será $+V_{cc}$. Adotado o mesmo procedimento para o segundo módulo (V_{c2}), a tensão deste também será $+V_{cc}$. Portanto, segundo premissa acerca desta topologia, a tensão de saída do conversor deverá ser de $+2V_{cc}$, isto é, o resultado da soma dos valores de saída do primeiro e do segundo módulos.

A Tabela 2-3 exibe as outras combinações de chaves possíveis para este arranjo, bem como os valores de tensão de saída do conversor. A Figura 2-11 ilustra a forma de onda característica deste tipo de conversor e os instantes de chaveamento de cada módulo.

Tabela 2-3 - Lógica de chaveamento do conversor em cascata simétrico de cinco níveis [11].

S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	V_{an}
1	0	1	0	1	0	1	0	$+2V_{cc}$
1	0	1	0	1	1	0	0	$+V_{cc}$
1	0	1	0	0	0	1	1	$+V_{cc}$
1	1	0	0	1	0	1	0	$+V_{cc}$
0	0	1	1	1	0	1	0	$+V_{cc}$
1	1	0	0	1	1	0	0	0
1	1	0	0	0	0	1	1	0
0	0	1	1	1	1	0	0	0
0	0	1	1	0	0	1	1	0
1	0	1	0	0	1	0	1	0
0	1	0	1	1	0	1	0	0
0	1	0	1	1	1	0	0	$-V_{cc}$
0	1	0	1	0	0	1	1	$-V_{cc}$
1	1	0	0	0	1	0	1	$-V_{cc}$
0	0	1	1	0	1	0	1	$-V_{cc}$
0	1	0	1	0	1	0	1	$-2V_{cc}$

A principal vantagem desse tipo de topologia é que, em caso de necessidade de aumento do número de níveis, a quantidade de componentes não cresce de forma excessiva quando comparada a outros tipos de conversores apresentados. Outra vantagem do conversor em cascata simétrico é sua estrutura modular, bastando, de forma simplória, acrescentar módulos, sem a necessidade de alteração de circuitos de grampeamento de tensão. Essas situações são possíveis porque as tensões às quais estão submetidas as chaves são definidas pelas tensões dos capacitores presentes em cada módulo, não precisando de circuito de grampeamento para dividir a tensão. Assim, admitindo-se que todos os capacitores possuam a mesma tensão, pode-se definir os demais equipamentos para a mesma potência, conferindo assim caráter modular a este tipo de conversor e facilitando a sua instalação e manutenção.

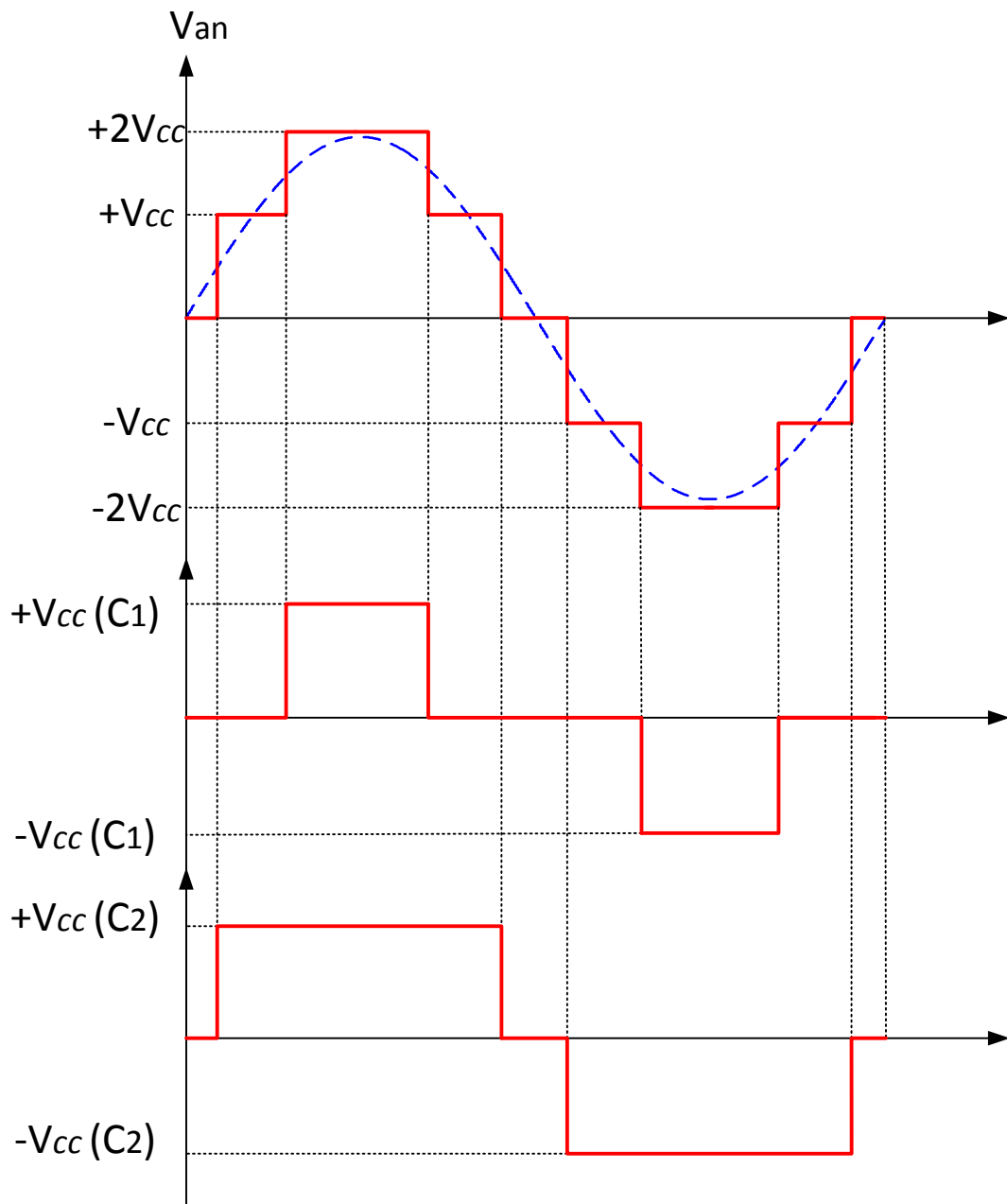


Figura 2-11 – Forma de onda de um conversor em cascata simétrico com cinco níveis e os instantes de chaveamento dos módulos.

A quantificação dos componentes desta topologia aumenta linearmente com o número de níveis na saída do conversor. De forma genérica, o conversor em cascata simétrico de m níveis de tensão possui $2(m - 1)$ chaves semicondutoras, $2(m - 1)$ diodos principais e $\frac{(m-1)}{2}$ capacitores do elo CC [21]. A Figura 2-12 ilustra um conversor de sete níveis a fim de ilustrar a evolução do número de componentes para um elevado número de níveis de tensão de saída.

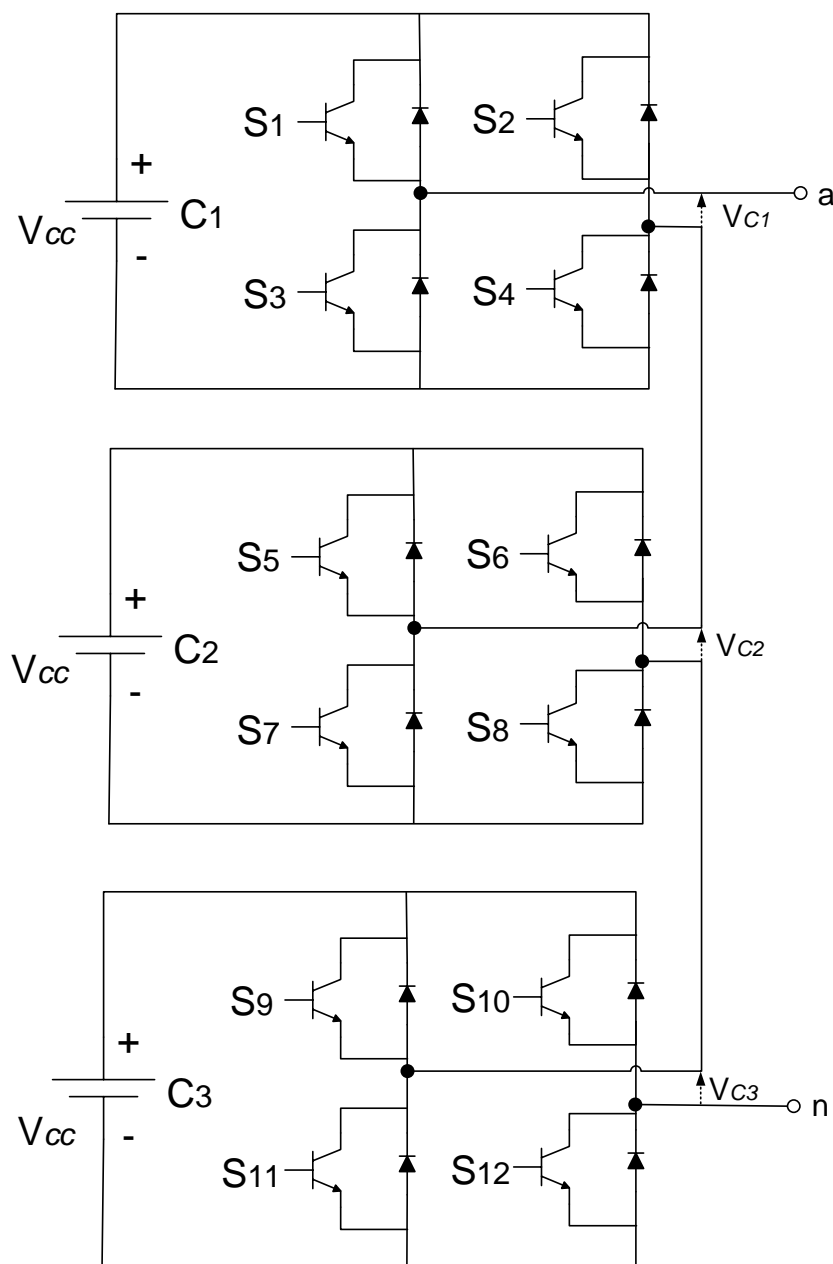


Figura 2-12 - Conversor de sete níveis em cascata simétrico [11].

Este tipo de conversor possui capacitores isolados, o que dificulta a regulação de tensão dos mesmos e limita o uso para determinadas aplicações. Como exemplo, havendo a necessidade de utilização de conversores ligados em *back-to-back*, isto é, alternar o sentido do fluxo de energia, será preciso um estudo de sincronismo no chaveamento a fim de evitar indesejáveis curtos-circuitos entre os capacitores, fato que poderia comprometer a forma de onda da tensão gerada, além de causar danos a alguns componentes [22]. A maioria das técnicas de controle de um conversor modular multinível baseiam-se no controle do fluxo de energia através do valor eficaz das correntes, na rede, por exemplo, o que impossibilita a definição do

sentido do fluxo de energia, sendo para tanto necessário utilizar um controle de fluxo de potência ativa e reativa [23].

Porém, apesar das desvantagens citadas, esta topologia se apresenta atrativa para aplicações em média tensão e níveis de potência à, uma vez que produz reduzido conteúdo harmônico e frequência de chaveamento, apresentando ainda a facilidade de instalação, manutenção e expansão do mesmo devido a sua característica modular. Possui ainda lógica simples de chaveamento. A Figura 2-13 exibe a forma de onda característica deste tipo de conversor com sete níveis de tensão, bem como os instantes de chaveamento de seus módulos.

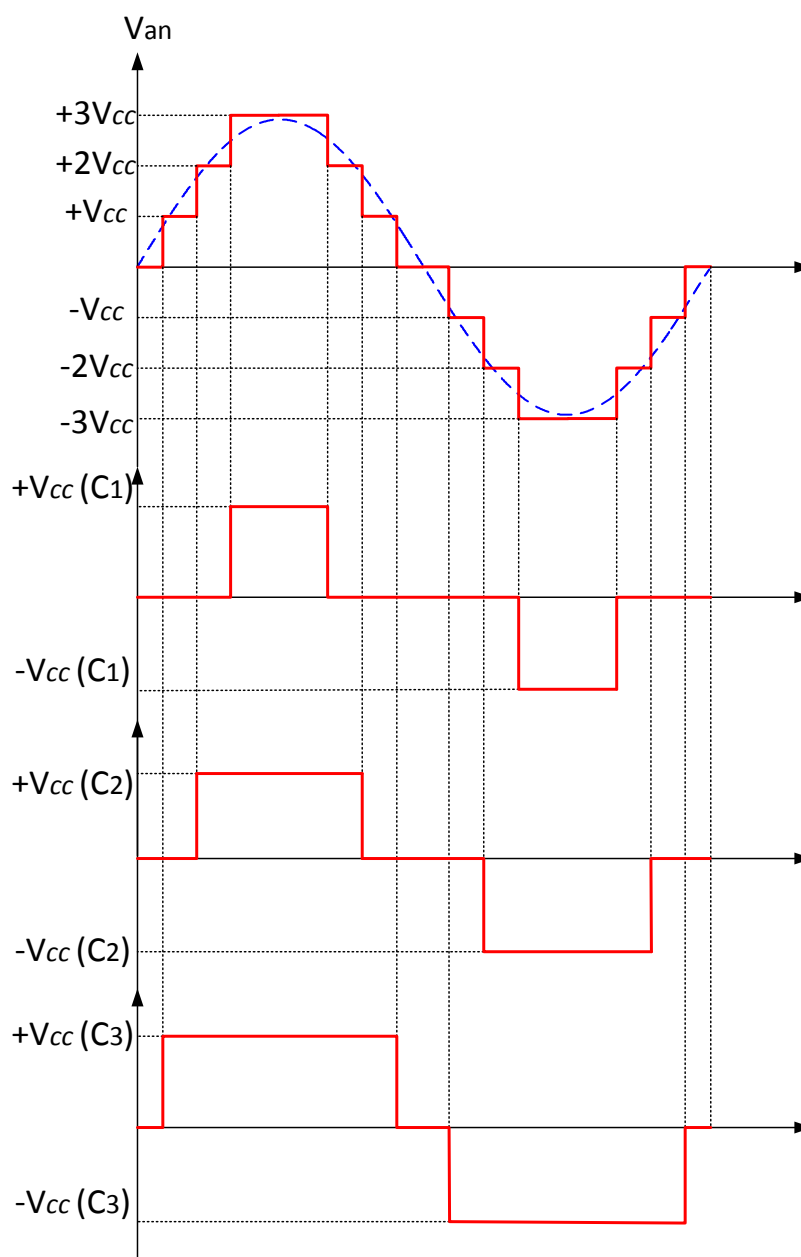


Figura 2-13 - Forma de onda de um conversor em cascata simétrico com sete níveis e os instantes de chaveamento dos módulos.

2.1.4 Conversor Multinível em Cascata Assimétrico

O estudo do conversor modular multinível simétrico gerou algumas topologias variantes do mesmo. De uma dessas modificações desenvolveram-se os conversores modulares multinível em cascata assimétricos, que são constituídos da mesma estrutura que seus ascendentes simétricos, entretanto, as tensões aplicadas aos capacitores em cada um dos elos CC são diferentes, provocando, assim, a assimetria constante em sua denominação [24] - [25].

Como cada componente em cada um dos módulos possui diferentes tensões e potências em relação aos outros, surgiu a possibilidade de construir um conversor com dispositivos semicondutores distintos em cada módulo. Assim, cada um desses componentes pode ser escolhido de forma apropriada, reduzindo o número de componentes total do conversor.

Por esta característica de várias combinações com diversos dispositivos semicondutores, essa topologia também é conhecida como conversor híbrido. A Figura 2-14 ilustra um conversor multinível em cascata assimétrico de sete níveis.

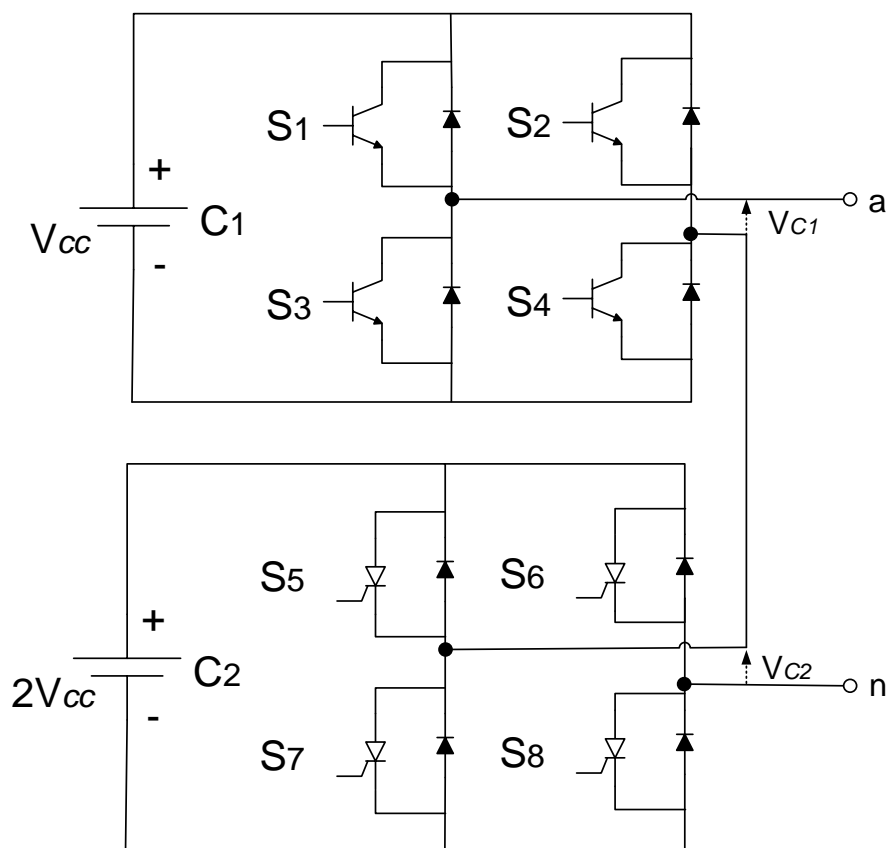


Figura 2-14 - Conversor de sete níveis em cascata assimétrico [11].

Na ilustração adotou-se que a tensão do capacitor C_2 é o dobro da tensão do capacitor C_1 . Dessa maneira, V_{c1} e V_{c2} são respectivamente V_{cc} e $2V_{cc}$, possibilitando que cada módulo

apresente tensões de saída $-V_{cc}$, 0 e $+V_{cc}$, no primeiro módulo, e $-2V_{cc}$, 0 e $+2V_{cc}$ no segundo módulo.

Como a tensão de saída deste conversor é a soma da tensão de saída dos módulos, o conversor híbrido em questão possui sete valores possíveis de saída ($-3V_{cc}$, $-2V_{cc}$, $-V_{cc}$, 0 , $+V_{cc}$, $+2V_{cc}$, $+3V_{cc}$). A Figura 2-15 exibe a forma de onda típica desse tipo de conversor, bem como os instantes de chaveamento dos seus módulos.

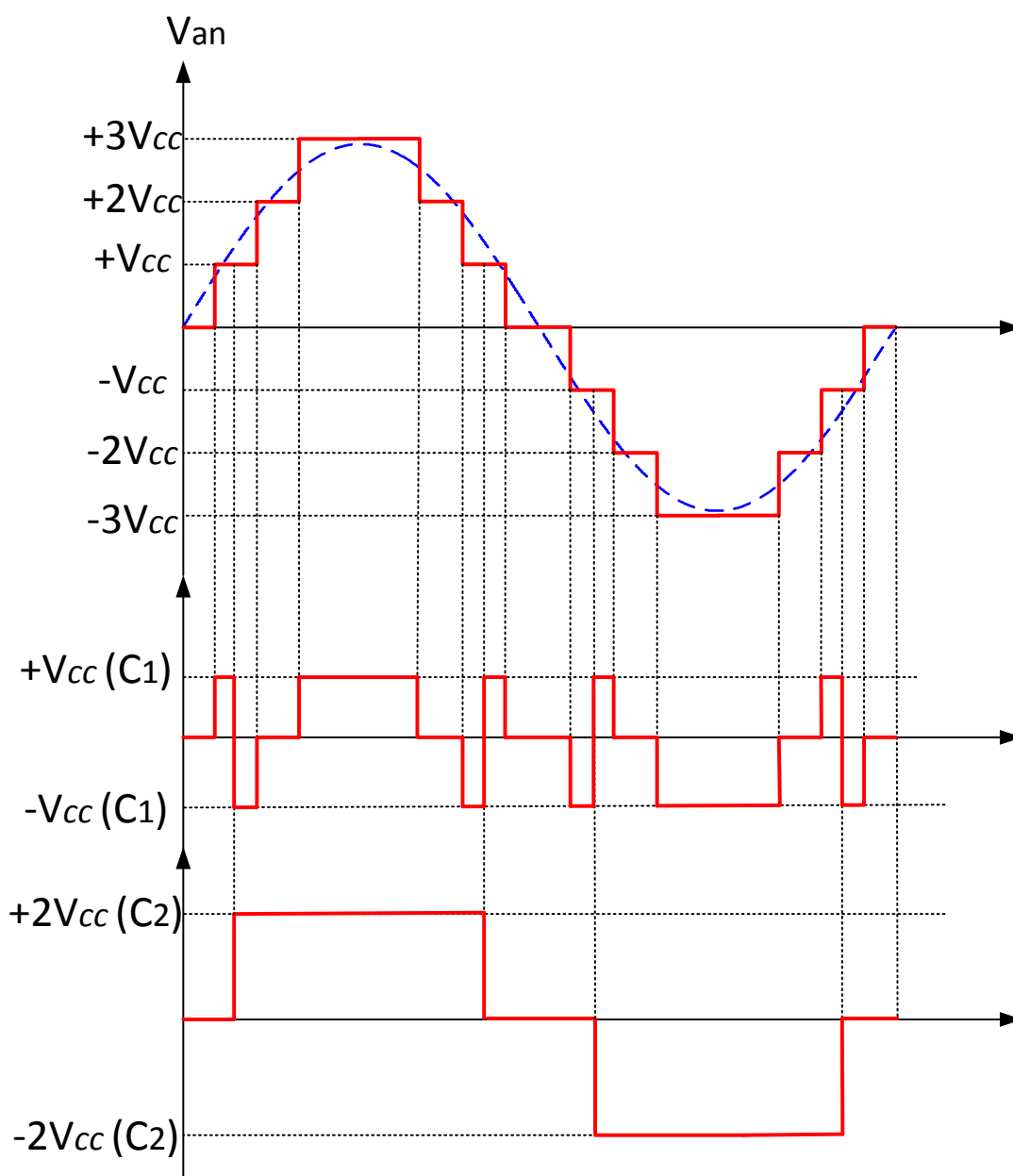


Figura 2-15 - Forma de onda de um conversor em cascata assimétrico com sete níveis e os instantes de chaveamento dos módulos.

A grande peculiaridade dessa topologia é a possibilidade de obtenção de maiores níveis de tensão utilizando a mesma quantidade de componentes em relação aos conversores simétricos. Por exemplo, o conversor utilizado na Figura 2-10 possui a mesma quantidade de módulos, dois, e apenas cinco níveis. Em comparação, a Figura 2-14 possui sete níveis.

Porém, a diferença de potências relacionadas a cada módulo impossibilita sua utilização modular idêntica àquela utilizada nos conversores simétricos, fazendo com que haja a obrigação do dimensionamento de dispositivos com potências distintas entre si.

Contudo, a utilização de componentes diferentes proporciona o uso de frequências de chaveamento diversas em cada módulo, reduzindo, assim, as perdas por chaveamento e o estresse de tensão nas chaves semicondutoras.

A Tabela 2-4 apresenta as combinações possíveis e os valores de saída do conversor constante na Figura 2-14.

Tabela 2-4 - Lógica de chaveamento do conversor em cascata assimétrico de cinco níveis [11].

S_1	S_2	S_3	S_4	S_5	S_6	S_7	S_8	V_{an}
1	0	1	0	1	0	1	0	$+3V_{cc}$
1	1	0	0	1	0	1	0	$+2V_{cc}$
0	0	1	1	1	0	1	0	$+2V_{cc}$
0	1	0	1	1	0	1	0	$+V_{cc}$
1	0	1	0	1	1	0	0	$+V_{cc}$
1	0	1	0	0	0	1	1	$+V_{cc}$
1	1	0	0	1	1	0	0	0
1	1	0	0	0	0	1	1	0
0	0	1	1	1	1	0	0	0
0	0	1	1	0	0	1	1	0
0	1	0	1	1	1	0	0	$-V_{cc}$
0	1	0	1	0	0	1	1	$-V_{cc}$
1	0	1	0	0	1	0	1	$-V_{cc}$
1	1	0	0	0	1	0	1	$-2V_{cc}$
0	0	1	1	0	1	0	1	$-2V_{cc}$
0	1	0	1	0	1	0	1	$-3V_{cc}$

O crescimento adequado da quantidade de componentes semicondutores torna-se a principal vantagem deste conversor, apresentando uma relação genericamente logarítmica em relação à elevação do número de níveis. Os demais conversores exibidos apresentaram crescimento linear ou até mesmo quadrático do número de componentes.

De forma geral, o conversor em cascata assimétrico de m níveis de tensão é composto por $4\log_3(m)$ chaves semicondutoras, $4\log_3(m)$ diodos principais, $\log_3(m)$ capacitores do elo CC [11].

Além das vantagens presentes nos conversores simétricos, os conversores assimétricos ainda apresentam como vantagem a menor quantidade de componentes para sintetizar o mesmo número de níveis de tensão, reduzindo de forma considerável o custo e aumentando a confiabilidade do equipamento.

Porém, ao utilizar capacitores com diferentes níveis de tensão, esse conversor impossibilita o seu uso como módulos, vez que cada um desses módulos possuiria potência nominal distinta, resultando em maior complexidade na implementação de topologia *back-to-back*, e na regulação da tensão dos capacitores.

2.2 Topologia Atual de Conversores Modulares Multinível

Com a desregulamentação dos mercados energéticos internacionais e com a necessidade de geração de energia de forma descentralizada, a demanda por avançados sistemas de eletrônica de potência está aumentando de maneira consistente. Para esse domínio de aplicações, os conversores multiníveis com elevado número de níveis de tensão aparecem como as soluções mais adequadas devido a combinação das conexões de chaves semicondutores em série com a baixa distorção harmônica produzida [26].

Além desses pontos, uma série de outros aspectos importantes devem ser levados em conta para essas aplicações. Os principais aspectos técnicos e econômicos para o desenvolvimento dos conversores multiníveis são:

- Modularização:
 - Adaptável a diferentes potências e níveis de tensão;
 - Tecnologia de ponta para o desenvolvimento de dispositivos rápidos de potência;
- Forma de onda multinível:
 - Expansível para qualquer número de níveis;

- Baixa distorção harmônica total;
- Divisão dinâmica de tensão para dispositivos de potência;
- Alta eficiência:
 - Uso de dispositivos aprovados;
 - Operação redundante;
- Gerenciamento de falhas:
 - Operações seguras em caso de falhas de dispositivos;
 - Proteção contra destruição mecânica (altas correntes magnéticas, forças e arcos);
- Investimento e vida útil:
 - Componentes padrão;
 - Construção modular.

2.2.1 Conversores Modulares Multinível Utilizando Módulos

Chopper

A fim de cumprir os requisitos anteriormente mencionados, um pré-requisito era que o sistema conversor fosse unicamente composto de um número qualquer de módulos idênticos. Por uma questão de filosofia modular e possibilidade de ser escalonável, a adição de componentes centrais (conectando os módulos entre si) deve ser evitada. Os capacitores do elo CC dos conversores de tensão convencionais apresentam um exemplo de um desses componentes – independente da sua construção com capacitores conectados em série ou não. Os subsistemas do novo conceito possuem dois terminais e os módulos são compostos de chaves e um capacitor como elo CC. Não é necessária nenhuma conexão externa adicional ou de transmissão de energia para os módulos para plena operação nos quatro quadrantes [26].

A Figura 2-16 ilustra uma perna de um inversor que consiste de n módulos em cada braço. Num primeiro momento os módulos podem ser considerados como uma fonte de tensão controlada. Independente do sinal de corrente $i_{a,i}$, a tensão $V_{x,i}$ de cada módulo pode ser chaveada para dois valores: V_C ou $0V$. Para fácil explanação, para todas as tensões V_C dos capacitores será considerado o valor V_0 . Dessa maneira, pelo chaveamento de um número de módulos no braço positivo e negativo do conversor, a tensão V_{CC} é ajustada. De modo similar, a tensão V_{CA} pode ser ajustada para um valor desejado.

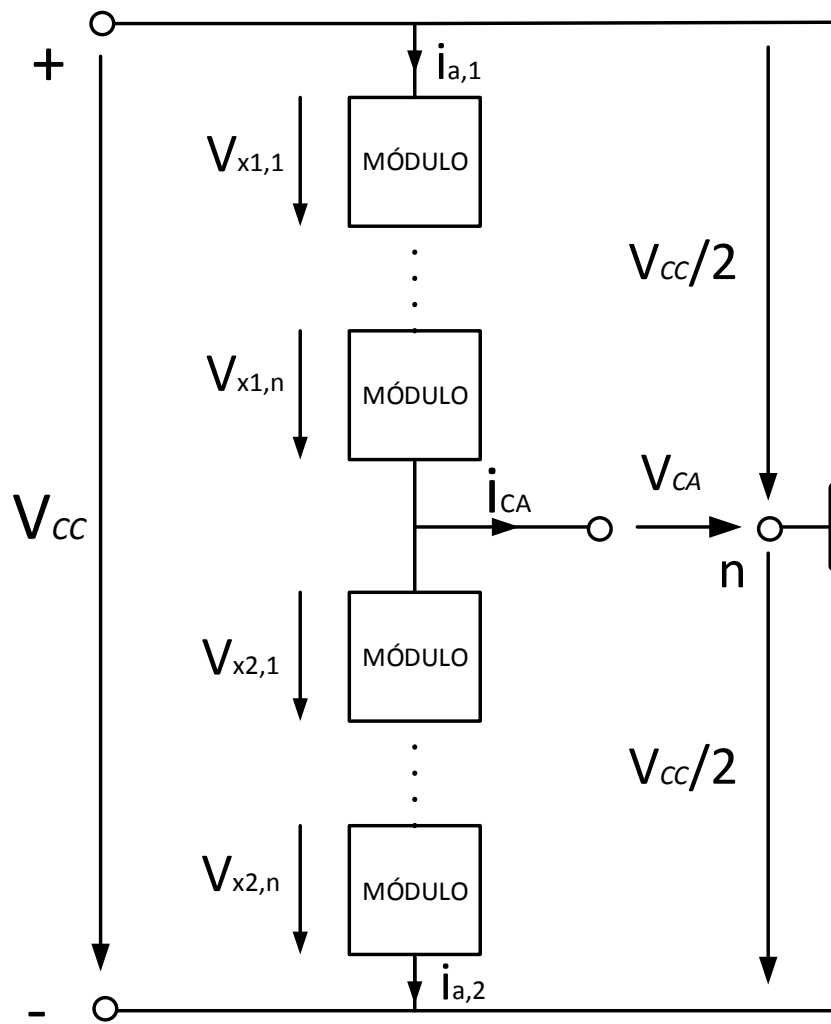


Figura 2-16 – Uma perna do conceito de *MMC* utilizando células *chopper* [26].

Conforme (1), fica demonstrada a limitação das tensões $V_{CC}(t)$ e $V_{CA}(t)$ correspondentes ao número de módulos por braço:

$$V_{CC}(t) + |2 \cdot V_{CA}| \leq 2 \cdot n \cdot V_0 \quad (1)$$

Considerando $V_{CC}(t) = \text{constante}$ e:

$$V_{CC} = n \cdot V_0 \quad (2)$$

Então a amplitude da tensão de saída está restrita a:

$$|\hat{V}_{CA}| \leq n \cdot V_0 \quad (3)$$

Uma concretização adequada e mais simples do módulo é ilustrada pela Figura 2-17, ilustrando uma célula *chopper*, isto é, um conversor em meia-ponte-H. A interface é composta unicamente de dois terminais elétricos e um sinal de controle duplo (para cada chave

semicondutora). Desta forma se reduzem os custos de fabricação e manutenção. A tensão de qualquer módulo pode ser controlada livremente via *software* e as tensões individuais de cada módulo podem ser diferentes. Essa solução pode ser utilizada para aumentar o número de níveis da tensão de saída (por exemplo em uma operação utilizando *PWM*). Ao contrário dos conversores de tensão tradicionais um capacitor central e comum é dispensável no conceito de *MMC*. Essa vantagem facilita a proteção do conversor contra destruição mecânica no caso de um significativo curto-circuito. Além disso, um módulo defeituoso pode ser substituído por um módulo redundante no braço por sinais de controle e sem chaves mecânicas, aumentando assim a segurança e a disponibilidade do conversor [26].

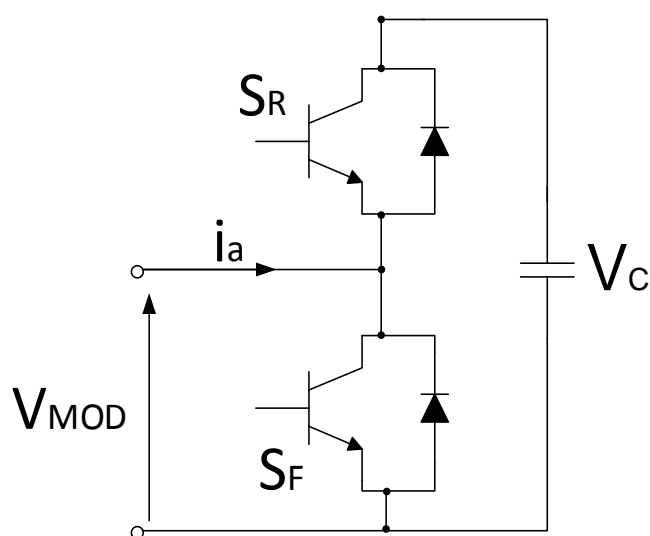


Figura 2-17 – Módulo básico chopper de um *MMC*.

A Tabela 2-5 exibe os estados de controle comumente utilizados em um módulo em funcionamento e livre de falhas. Quando a chave S_F está fechada, a tensão $V_{MOD} = 0$. Para aplicar a tensão V_C aos terminais, a chave S_R deve ser fechada. Caso ambas as chaves estejam abertas, a tensão de saída para os dispositivos de potência será limitada pela tensão do capacitor V_C .

Tabela 2-5 - Lógica de chaveamento do módulo chopper de um *MMC* [26].

S_F	S_R	i_a	V_{SM}	$\frac{dV_C}{dt}$
0	1	>0	V_C	>0
0	1	<0	V_C	<0
1	0	>0	0	0
1	1	<0	0	0

A Figura 2-18 ilustra um *MMC* utilizando células *chopper* com tensão de saída de três níveis e a Figura 2-19 exibe a forma de onda característica deste tipo de conversor, que possui várias características em comum com os conversores usuais em cascata simétrico, que em sua maioria são construídos utilizando células em ponte-H.

Entretanto as maiores diferenças entre essas duas configurações se referem à quantidade de módulos da topologia *MMC* em questão, que é o dobro das daquela, porém a quantidade de chaves destas células *chopper* é a metade das constantes nos módulos de um conversor em cascata simétrico convencional, resultando no mesmo número de chaves semicondutoras. O número de componentes é ligeiramente maior no *MMC* com células *chopper*, possuindo, assim, duas vezes mais capacitores do elo CC.

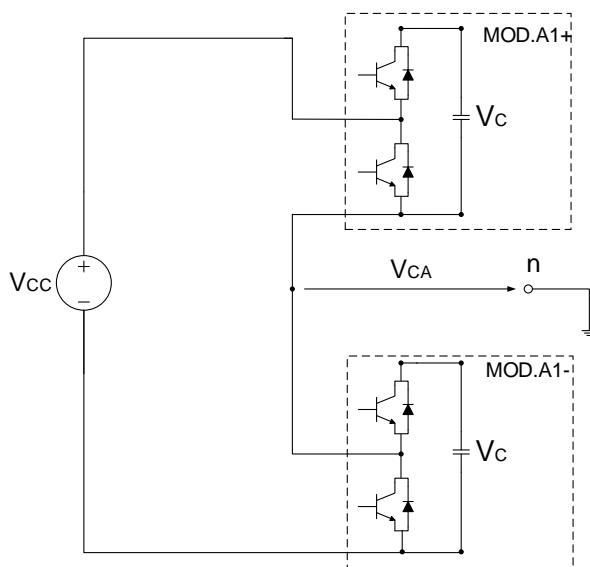


Figura 2-18 – *MMC* de três níveis [2].

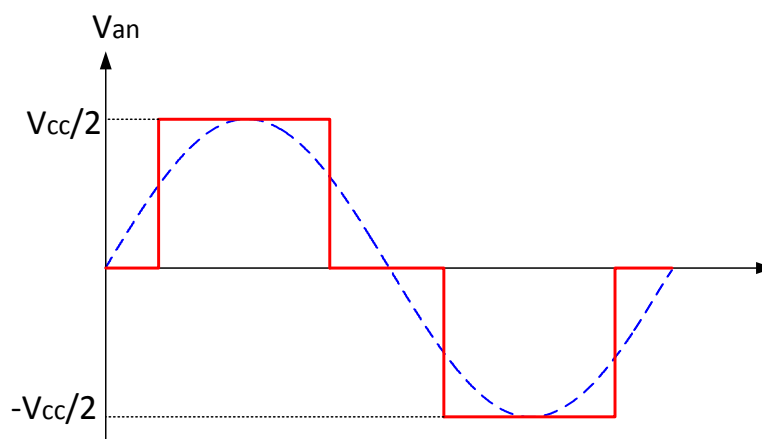


Figura 2-19 - Forma de onda típica de um *MMC* de três níveis.

2.2.2 Topologia MMC Trifásica

De forma a facilitar o entendimento, a construção do conversor foi separada em três blocos: módulo, braço e perna [27]. A Figura 2-20 ilustra um MMC trifásico, com a indicação dos blocos em questão.

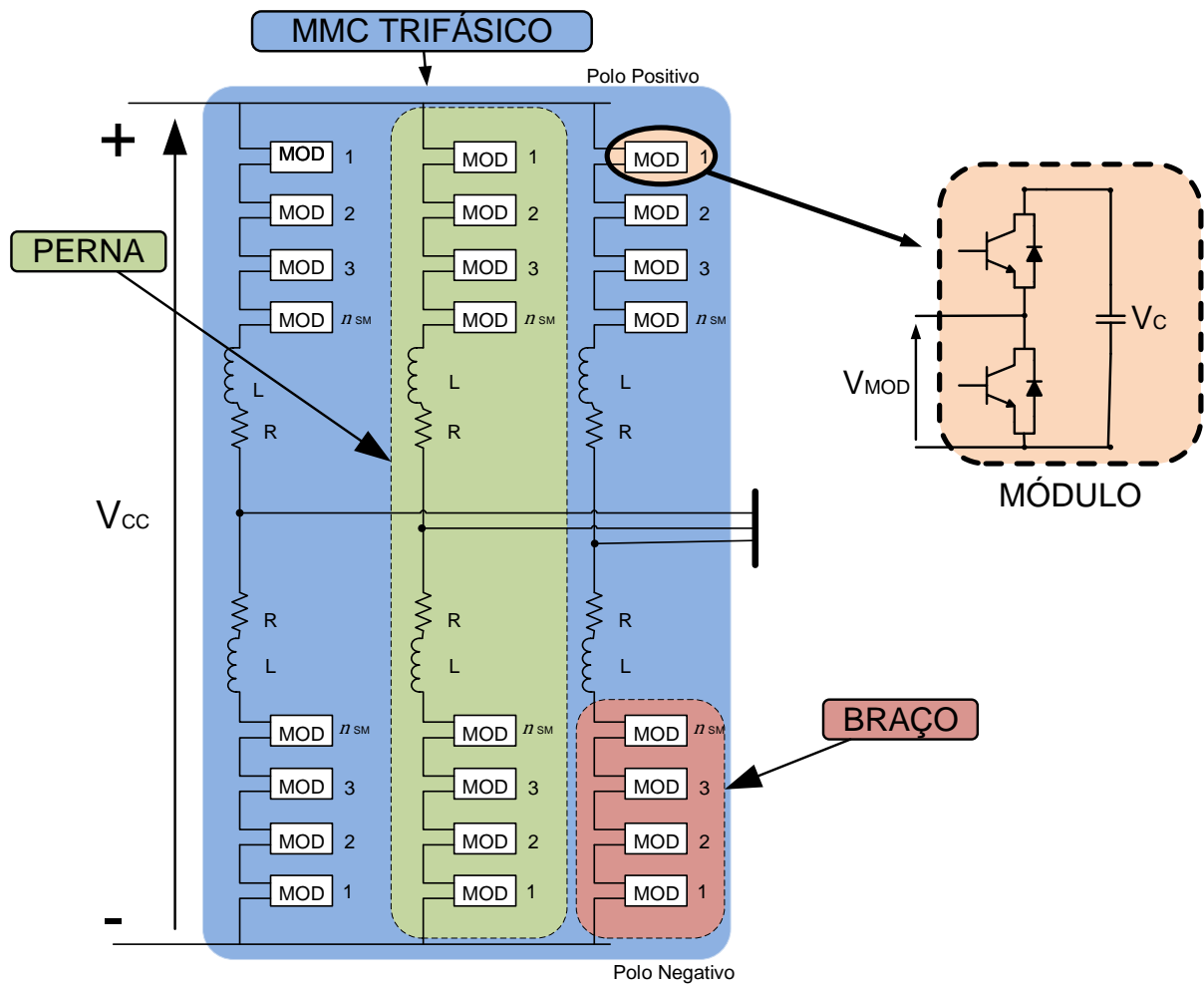


Figura 2-20 – Topologia de um MMC trifásico.

2.2.2.1 Módulo

O módulo do MMC é a célula básica da constituição do conversor, sendo composta por módulo *chopper* em meia-ponte H com duas chaves semicondutoras de potência e diodos em antiparalelo.

2.2.2.2 Braço

O braço do *MMC* é constituído por n módulos conectados em série a fim de apresentar determinado índice de tensão (positivo ou negativo). O braço superior está ligado entre o terminal positivo do elo CC e o terminal CA de determinada fase, e o braço inferior está conectado entre o terminal CA de determinada fase e o terminal negativo do elo CC do conversor.

2.2.2.3 Perna

Da união do braço superior com o inferior forma-se uma perna do *MMC*, apresentando um conjunto de chaves por fase do conversor. Como cada braço é constituído por n módulos, cada perna possuirá $2n$ módulos e um *MMC* trifásico possuirá $6n$ módulos.

A quantidade de módulos por braço é definida pela quantidade de níveis de tensão CA desejados. Dessa maneira, considerando n a quantidade de módulos por braço, a quantidade de níveis possível de se conseguir é $(2n + 1)$. Uma outra forma de se especificar um *MMC* é no que tange o nível de tensão V_{CC} , uma vez que a tensão de saída do conversor é dada pela soma da tensão dos n capacitores dos módulos da perna, devendo ser igual à tensão V_{CC} [28] [29].

Os indutores e resistores ilustrados na Figura 2-20, representam o indutor de braço e as perdas neste mesmo indutor respectivamente. Entretanto, tais componentes não serão utilizados nos cálculos por não fazerem parte do detalhamento proposto por este trabalho.

2.2.3 Modos de Operação do Módulo

Analisando a topologia utilizada no módulo do *MMC* e os seus dispositivos, observam-se dois distintos modos de operação, que são exibidos na Figura 2-21 e na Figura 2-22. O Modo A, chamado de capacitor inserido e o Modo B, ou de capacitor em *by-pass* [27].

2.2.4 Modo A: Capacitor Inserido

Durante este modo de operação, a chave S_1 é mantida fechada de modo a conduzir corrente em determinado sentido, e a chave S_2 permanece aberta, fazendo com que a corrente elétrica circule pelo capacitor nos dois sentidos, de acordo com o ilustrado na Figura 2-21 (a) e (b). Dessa maneira, a corrente do braço é assinalada como i_{+k} , de forma que k é a representação das fases (a , b ou c). Assim, quando a corrente i_{+k} polariza inversamente a chave S_1 , esta flui pelo diodo que está ligado em antiparalelo, podendo o capacitor estar em um ciclo de carga ou descarga. A tensão do módulo será igual à tensão do capacitor.

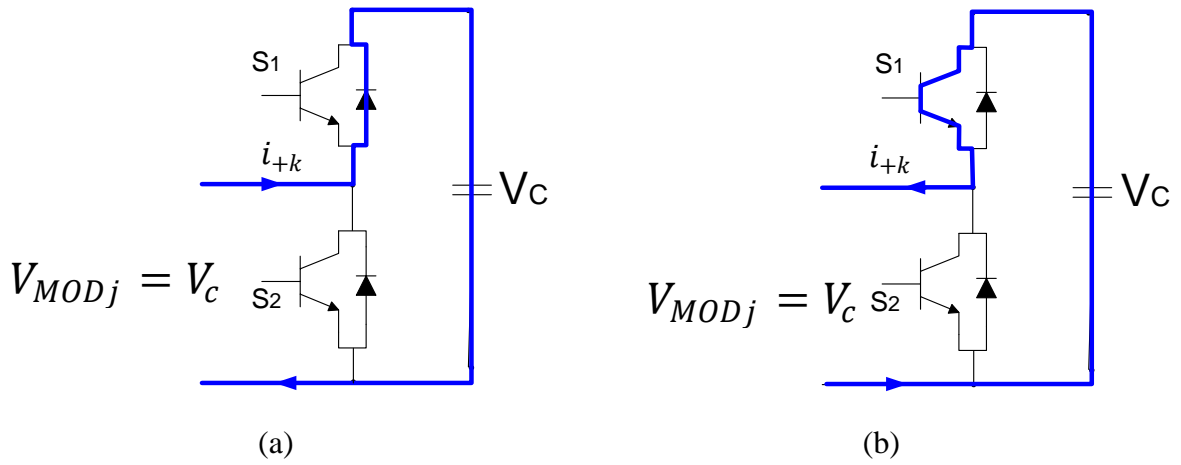


Figura 2-21 – Módulo do MMC em operação no Modo A: Capacitor inserido [27].

2.2.5 Modo B: Capacitor em *By-pass*

Durante este modo de operação, a chave S_2 é mantida fechada de modo a conduzir corrente em determinado sentido e a chave S_1 permanece aberta, fazendo com que a corrente elétrica circule sobre a chave S_2 ou pelo diodo em antiparalelo, não passando pelo capacitor do módulo, possibilitando, assim, que a tensão nos terminais seja de valor zero e que o capacitor permaneça com carga constante. A Figura 2-22 (a) e (b) ilustra o funcionamento descrito.

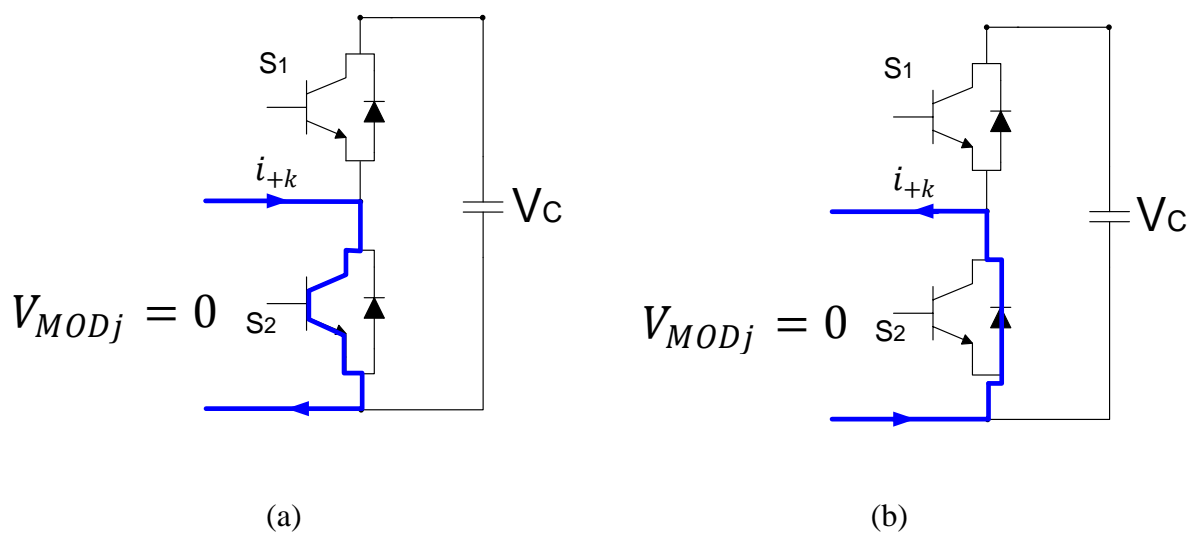


Figura 2-22 - Módulo do MMC em operação no Modo B: Capacitor em *by-pass* [27].

A fim de facilitar a identificação do modo de operação no qual o módulo se encontra, considera-se que s_j seja uma função de chaveamento que assuma os valores 0 (zero) ou 1 (um)

em função do j – ésimo módulo. Dessa forma, se s_j possuir valor 0 (zero), o módulo opera no Modo B (*by-pass*), e assim, a tensão nos terminais do módulo será igual a 0 (zero).

De forma a padronizar o funcionamento do módulo, caso as chaves recebam sinal lógico de disparo igual a 0 (zero), esta chave permanecerá aberta. Se receber o sinal de nível 1 (um) a mesma estará fechada.

Caso s_j possua valor 1 (um), o módulo estará operando no Modo A (capacitor inserido) e a tensão dos terminais deste módulo será dada pelo valor V_{cj} , que é o valor da tensão no capacitor j . De maneira analítica, estas situações podem ser representadas por:

$$V_{MODj} = s_j V_{cj} \quad (4)$$

$$i_{cj} = s_j i_{+k} \quad (5)$$

Onde V_{MODj} é a tensão do módulo j , V_{cj} é a tensão do capacitor do módulo j . As correntes i_{cj} e i_{+k} (ou i_{-k}) são as correntes no capacitor e no braço j , respectivamente, sendo que k representa as fases a, b e c .

2.2.6 Análise do Circuito do MMC

A Figura 2-23 exibe de forma mais simples um MMC (sem a indutância e a resistência) para facilitar a análise das correntes e tensões do conversor e apresenta uma fase de um conversor MMC de 7 níveis composto pela conexão em série de 6 células *chopper*. Cada módulo pode ser interpretado como uma célula independente, podendo chavear tensões com valores $+V_{CC}$ e 0 ou 0 e $-V_{CC}$, dependendo do braço em que se encontra (positivo ou negativo). A tensão de saída, para o MMC de 7 níveis, sintetiza um vetor de saída $[-3V_{CC}, -2V_{CC}, -V_{CC}, 0, +V_{CC}, +2V_{CC}, +3V_{CC}]$ isto é, a soma de cada módulo por ramo.

Usualmente um conversor de n pares de módulos conectados em série pode gerar $(n + 1)$ níveis por fase [6] [8] [30] [31].

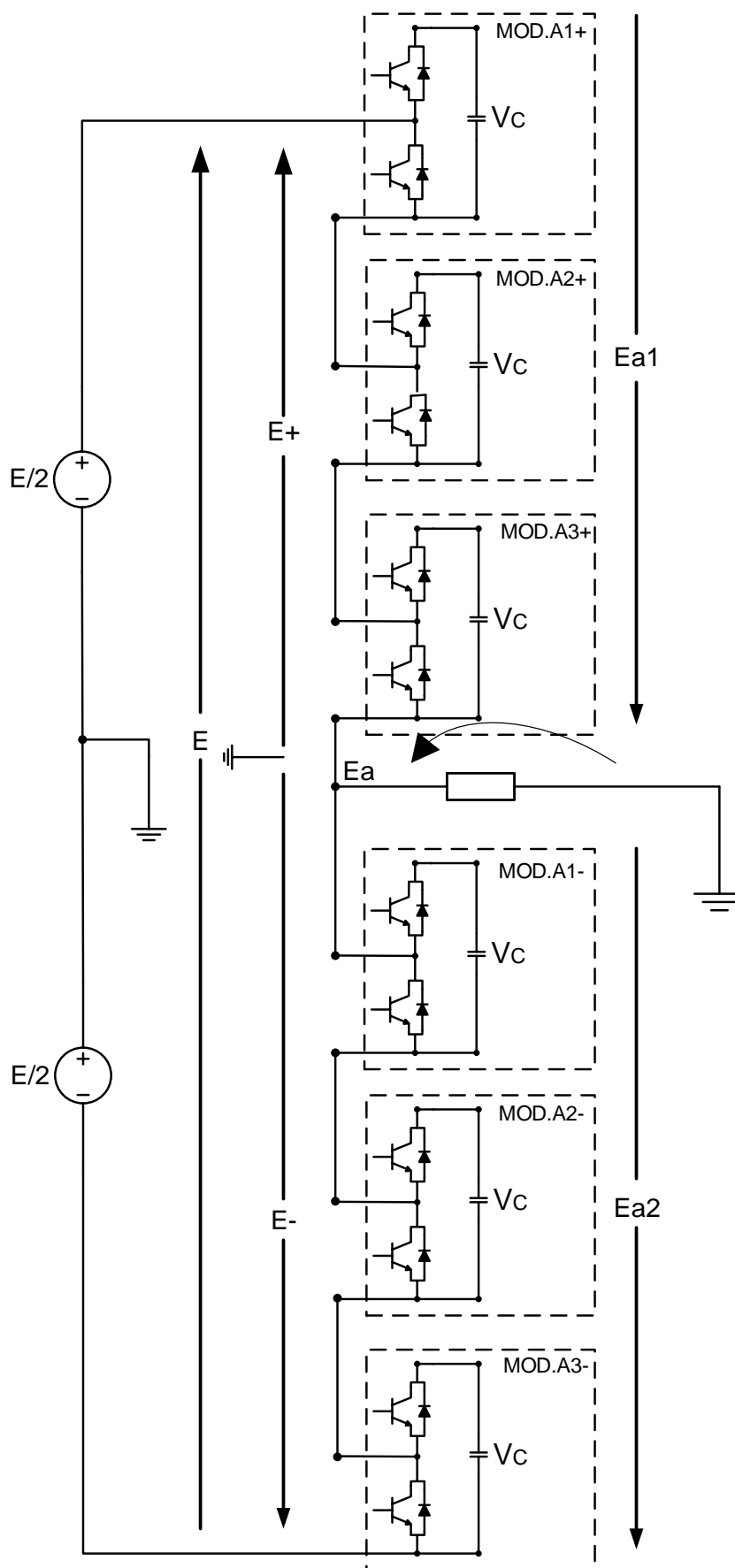


Figura 2-23 – MMC de sete níveis [6].

Ao efetuar a análise da Figura 2-23, aplicando-se a lei de Kirchhoff para tensão ao conversor *MMC*, obtém-se:

$$E_{a1} = E_+ - E_a \quad (6)$$

$$E_{a2} = E_- - E_a \quad (7)$$

$$E = E_{a1} + E_{a2} \quad (8)$$

$$E_a = \frac{E_{a2} - E_{a1}}{2} - \frac{E_- - E_+}{2} \quad (9)$$

A tensão do link CC para terra (ou referência) pode ser expressa por:

$$E_+ = E_- = \frac{E}{2} \quad (10)$$

Substituindo (6) e (7) em (8), a tensão de fase de saída do conversor *MMC* pode ser reescrita como [6]:

$$E_a = \frac{E_- - E_+}{2} \quad (11)$$

2.3 Análise Comparativa dos Conversores

A seguir serão demonstradas e comparadas diversas vantagens e desvantagens das topologias de conversores multiníveis descritas nas seções anteriores, contudo tais informações possuem caráter didático, uma vez que este trabalho está focado apenas a título de desenvolvimento e aprofundamento dos *MMC*'s compostos por células *chopper*.

O grande interesse desse comparativo refere-se à quantidade de elementos e conexões necessárias à obtenção de determinados níveis de tensão na saída do conversor. Não há que se tratar, por enquanto, do conteúdo harmônico e distorção harmônica total (DTT), uma vez que tal índice está intrinsecamente ligado às técnicas de chaveamento utilizadas. Dessa maneira, cada conversor, aliado à técnica de chaveamento que melhor se adapte à sua topologia, determina a aplicação mais pertinente a cada conjunto. Assim, este comparativo se concentrará

apenas na evolução de componentes conforme se elevam os números de níveis, além das vantagens e desvantagens pertinentes a cada conversor.

Inicialmente parte-se da premissa de que quanto maior a quantidade de níveis de tensão, mantidas as características de chaveamento, menor é o conteúdo harmônico desenvolvido por este conversor, isto é, menor o DTT do mesmo. Por exemplo, para determinada aplicação, utilizando o *PSCPWM* (*phase shifted carrier pulse width modulation*) como técnica de chaveamento, mantendo-se a frequência de onda portadora em valor dez vezes superior à frequência de referência, tem-se os seguintes DTT's para determinadas quantidades de níveis conforme exhibe a Tabela 2-6.

Tabela 2-6 - Análise do DTT em função da quantidade de níveis.

Número de Níveis	mf	DTT [%]
3	10	47,0
5	10	24,3
7	10	15,7
9	10	10,9
11	10	8,5
13	10	7,1
15	10	4,4
17	10	2,6

A seguir, com os dados obtidos pela Tabela 2-6, gerou-se a Figura 2-24.

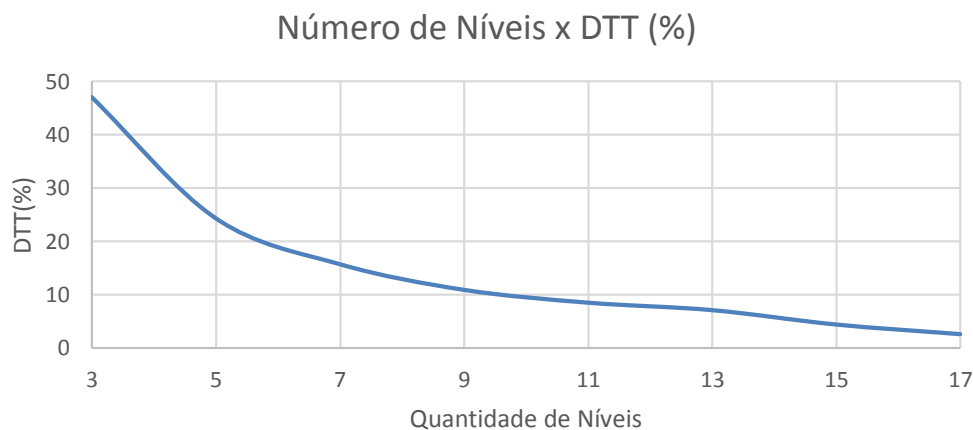


Figura 2-24 – Gráfico de evolução de DTT em função da quantidade de níveis.

Pode-se depreender do gráfico da Figura 2-24, que quanto maior o número de níveis, menor o DTT do conversor (tal comportamento é inerente a todos os conversores testados), uma vez que quanto mais degraus de saída, mais a forma de onda se parecerá com o sinal de referência, reduzindo de forma considerável o DTT final.

Atualmente, existem dois padrões de conteúdo harmônico de tensão a serem adotados:

- a) Recomendação prática do IEEE para controle de harmônicos nos sistemas de energia elétrica [32].
- b) Norma de Procedimentos de Distribuição (PRODIST) estabelecida pela ANEEL [33].

Este trabalho versará acerca da norma da ANEEL para a média tensão e será tratado em capítulos posteriores.

Quanto ao número dos principais componentes semicondutores presentes nos conversores, como citado anteriormente, pode-se comparar a peculiaridade de cada topologia ilustrada na Tabela 2-7.

Tabela 2-7 - Análise da quantidade de componentes em função do número de níveis.

<i>CONVERSOR</i>	<i>Chaves Controladas</i>	Capacitores do elo <i>CC</i>	Capacitores Flutuantes	Diodos em Antiparalelo	Diodos de Grampeamento
Grampeado a Diodo	$2(m - 1)$	$(m - 1)$	0	$2(m - 1)$	$(m - 1) \cdot (m - 2)$
Grampeado a Capacitor	$2(m - 1)$	$(m - 1)$	$\frac{(m - 1) \cdot (m - 2)}{2}$	$2(m - 1)$	0
Cascata Simétrico	$2(m - 1)$	$\frac{(m - 1)}{2}$	0	$2(m - 1)$	0
Cascata Assimétrico	$4 \log_3(m)$	$\log_3(m)$	0	$4 \log_3(m)$	0
MMC (células <i>chopper</i>)	$2(m - 1)$	$(m - 1)$	0	$2(m - 1)$	0

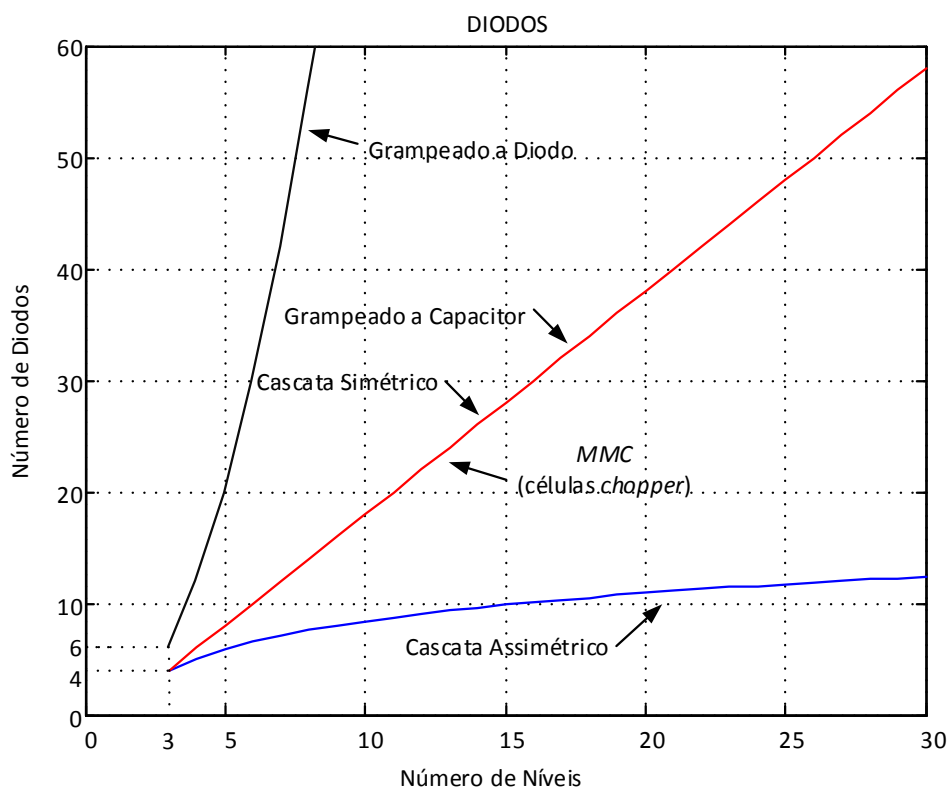


Figura 2-25 – Evolução da quantidade de diodos com o incremento de níveis de diferentes topologias de conversores.

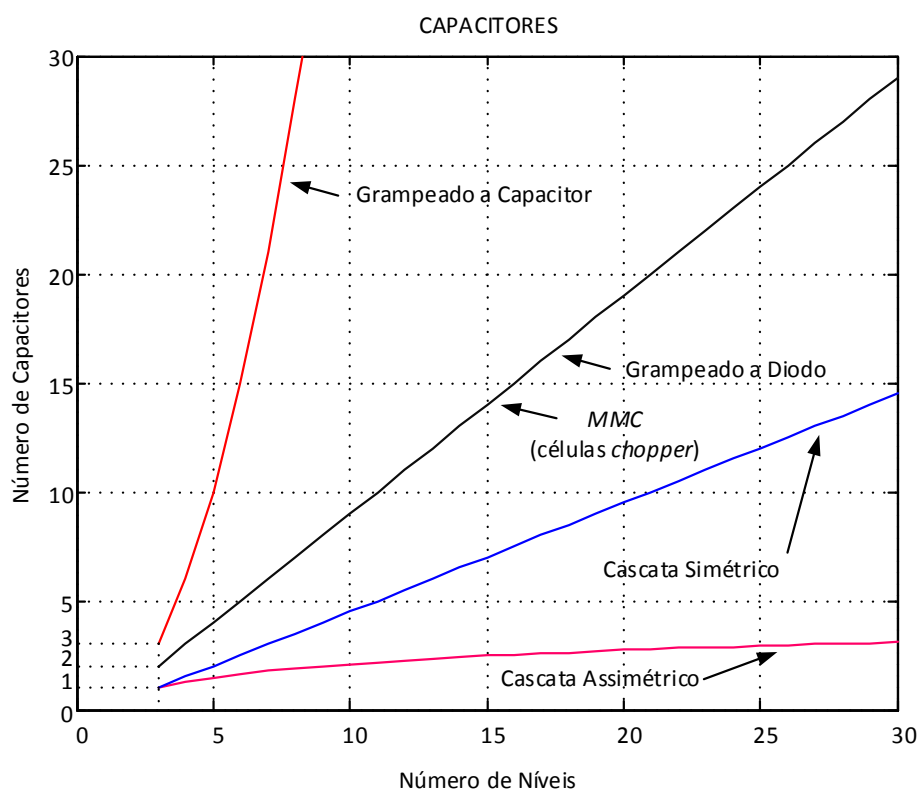


Figura 2-26 - Evolução da quantidade de interruptores com o incremento de níveis de diferentes topologias de conversores.

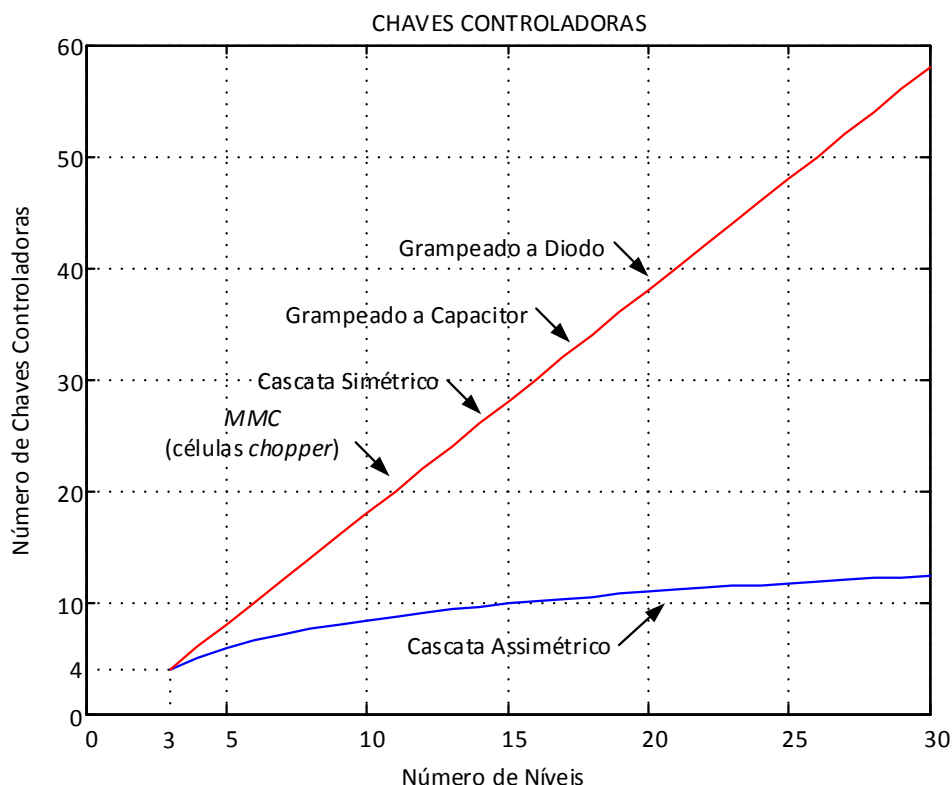


Figura 2-27 - Evolução da quantidade de capacitores com o incremento de níveis de diferentes topologias de conversores.

A Figura 2-25, a Figura 2-26 e a Figura 2-27 ilustram graficamente a evolução do número de determinados componentes pelo aumento dos níveis de tensão. Por esse critério, a quantidade de dispositivos semicondutores dos conversores assimétricos torna-se um grande atrativo devido ao baixo incremento. Porém, a complexidade de controle de cada topologia deve ser levada em consideração e analisada com o intuito de apresentar a melhor relação custo/benefício para implementação de um conversor com elevado número de níveis.

Dentre as topologias apresentadas anteriormente, o conversor grampeado a diodo apresenta a mais simples entre as lógicas de controle; entretanto, apresenta dificuldades na implementação de controle de equalização das tensões dos elos CC. Os conversores grampeados a capacitor apresentam uma lógica de controle bastante complexa pela existência de grande quantidade de capacitores e, por consequência, da regulação de tensão destes [11].

Os conversores em cascata normalmente não possuem lógica de controle complexa que limite a sua implementação. Contudo apesar de os conversores em cascata assimétricos possuírem uma lógica de controle mais simples devido à menor quantidade de componentes comparados aos conversores simétricos, a topologia em cascata assimétrica impossibilita o uso de células modulares, uma vez que cada módulo possui potência nominal distinta.

De maneira resumida:

- O conversor grampeado a diodo fornece vários níveis de tensão por intermédio de conexão das fases a um banco de capacitores em série, conforme ilustrado na Figura 2-1. De acordo com a proposição original [21], o número de níveis pode ser elevado pelo acréscimo de capacitores. Contudo, devido à dificuldade de balancear a tensão no divisor capacitivo, na maioria das aplicações são utilizados somente dois capacitores em série, de forma que seja possível aplicar três níveis de tensão [34] [35] [36]. Um grande problema do conversor grampeado a diodo é o desequilíbrio das tensões no divisor capacitivo [37]. Esse desequilíbrio é responsável por distorções na forma de onda da tensão de saída, piorando seu conteúdo espectral, além de não distribuir igualmente a tensão aplicada nas chaves do mesmo braço.
- O conversor grampeado a capacitor, ilustrado na Figura 2-5, apresenta como uma das vantagens mais importantes desta topologia, o fato de dispensar o uso de filtros e controlar o fluxo de potência ativa e reativa através de redundâncias nas tensões aplicadas [38]. Por outro lado, quando o número de capacitores de grampeamento aumenta se torna difícil controlar o seu nível de tensão [34];
- O conversor em cascata simétrico, exibido na Figura 2-10, possui como principal vantagem a característica modular, simplificando sua lógica de controle. Contudo, quando ligado na configuração *back-to-back* é necessário um estudo de sincronismo no chaveamento a fim de evitar indesejáveis curtos-circuitos entre os capacitores, fato que poderia comprometer a forma de onda da tensão gerada, além de causar danos a alguns componentes [22];
- O conversor em cascata assimétrico se assemelha bastante com o conversor em cascata simétrico, porém o crescimento do número de componentes é mais comedido que neste. As desvantagens também se assemelham, porém agravadas pela de maior dificuldade na lógica de controle e utilização de diferentes tipos de interruptores, isto é, não conferindo a esta topologia uma característica de modularidade;
- A topologia *MMC* proposta, com uso de células *chopper*, além de possuir as vantagens de um conversor em cascata simétrico, apresenta baixos níveis de perda por chaveamento quando chaveados a frequência da rede CA, podendo ser aplicado em transmissão de energia da ordem de giga watts de potência. Essa

topologia possui como desvantagem a utilização de mais capacitores que os conversores em cascata simétricos convencionais em ponte-H.

Este trabalho tem o intuito de estudar um conversor multinível otimizado com um elevado número de níveis de tensão de saída a fim de eliminar a necessidade de filtros passivos na saída, reduzindo a quantidade de dispositivos e reduzindo perdas desnecessárias.

Tomando como base as comparações anteriormente elencadas, a escolha do *MMC*, por apresentar vantagens de maximizar os níveis de saída em função dos dispositivos do conversor, de aumentar a confiabilidade, apresentar uma lógica simples de controle e ser uma topologia moderna, é a mais interessante do ponto de vista de aplicações de grandes potências em média tensão, aliada ao fato de essa topologia ser bastante difundida nos meios comerciais em aplicações da atualidade.

A configuração de *MMC* proposta, utilizando células chopper, é utilizada por grandes empresas de desenvolvimento de tecnologias para o setor elétrico e mundial, como, por exemplo, a Siemens e a ABB, que utilizam esta topologia com os nomes comerciais de HVDC PLUS® [39] e HVDC LIGHT® [40], respectivamente. Sendo assim, diante da tendência mercalógica no presente momento, optou-se pelo estudo do *MMC* utilizando células *chopper*, doravante denominado apenas *MMC*.

No capítulo seguinte é desenvolvida a análise matemática de um *MMC* utilizando células *chopper* com *PSCPWM* como técnica de chaveamento.

Capítulo 3: Análise Matemática do PSCPWM aplicado a MMC

Devido à crescente demanda e utilização dos conversores multiníveis na indústria, uma grande variedade de estudos e pesquisas foram desenvolvidos acerca do assunto, principalmente no que tange à técnicas de chaveamentos aplicadas a cada uma das topologias multiníveis a fim de melhorar o desempenho e funcionamento dos conversores, uma vez que o desenvolvimento de um conversor multinível está ligado intrinsecamente ao tipo de conversor e à estratégia de chaveamento utilizada, aliando as vantagens de cada uma dessas variáveis.

De forma generalista, os principais objetivos do conjunto “topologia-estratégia de chaveamento” de um conversor multinível estão ligados à minimização do conteúdo harmônico das tensões e correntes de linha, minimização da frequência de chaveamento e das interferências eletromagnéticas, a confiabilidade de um chaveamento uniforme em todos os dispositivos semicondutores e o balanceamento e controle de tensão dos capacitores do elo CC [1] [11].

Pode-se visualizar as estratégias de modulação dos inversores multiníveis na Figura 3-1, onde estão classificadas conforme a frequência de chaveamento [12] [41] [42].

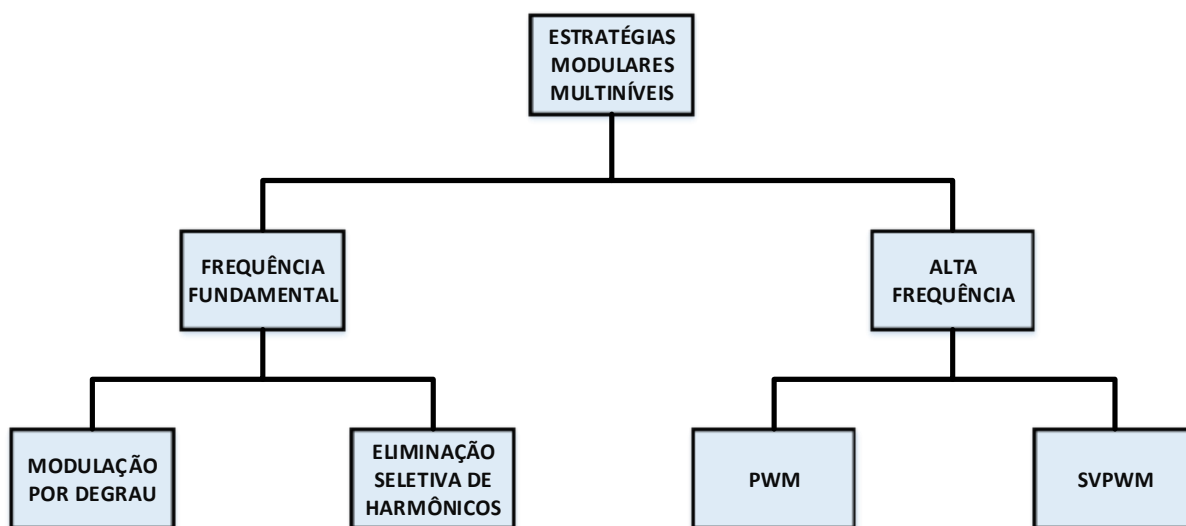


Figura 3-1 - Divisão das estratégias de chaveamento dos inversores multiníveis [11].

Ao citar as estratégias de modulação que utilizam alta frequência no chaveamento dos dispositivos semicondutores, surgem muitas alterações de estado das chaves durante um ciclo de onda, enquanto as estratégias que trabalham com baixa frequência de chaveamento, que

normalmente são conhecidas por chaveamento na frequência fundamental, apresentam uma ou duas alterações de estado nas chaves semicondutoras durante um ciclo de onda.

As estratégias de modulação de alta frequência mais utilizadas nos meandros das indústrias é o *PWM* (*Pulse Width Modulation*), usualmente aplicado para redução dos conteúdos harmônicos das tensões das cargas, e o *SVPWM* (*Space Vector Pulse Width Modulation*), aplicado em sua maioria nos conversores de três níveis [41], [43] - [44].

Para as estratégias de modulação de baixa frequência, ou de frequência fundamental, destacam-se a modulação por degrau (*Staircase Modulation*) [13] e a eliminação seletiva dos harmônicos (*Selective Harmonic Elimination*) [45] [46].

O Apêndice 4 exhibe as estratégias de chaveamento mais comumente utilizadas para aplicações em conversores multiníveis, exibindo vantagens e desvantagens de cada uma, assim como nas suas aplicações. Deste modo, as estratégias foram apresentadas e comparadas a fim de se escolher a que melhor atendesse a uma aplicação de *MMC*, que é o foco deste trabalho.

Ao se comparar todas as estratégias de chaveamento, a que apresentou melhores resultados de desempenho para aplicação em *MMC* foi a modulação *PWM* configurada como *PSCPWM*. Desta maneira, cada onda portadora corresponderá a um módulo por braço do conversor, produzindo valores semelhantes entre cada um deles, uma vez que as ondas portadoras estão defasadas no tempo e não em níveis, produzindo a sintetização de uma onda multinível na saída com baixo valor de DTT.

A seguir, será feita uma análise matemática da estratégia *PSCPWM* aplicada a *MMC* com o intuito de se produzir uma equação genérica para esta combinação conversor-estratégia de modulação.

3.1 Phase Shifted Carrier Pulse Width Modulation - PSCPWM

Após análise, escolheu-se a estratégia de chaveamento a ser utilizada no conversor, a qual está intrinsecamente ligada à topologia escolhida (*MMC*). Para este caso decidiu-se pela estratégia de modulação por largura de pulso baseada em múltiplas portadoras defasadas (*phase shifted carrier pulse width modulation - PSCPWM*), pois esta é mais adequada para aplicações de conversores multiníveis, uma vez que este método necessita de apenas um sinal de referência, simplificando, assim, a lógica de controle. Esta estratégia facilita o manuseio de cada portadora de forma independente, permitindo criar defasagens, frequências e amplitudes diferentes entre si, além de possuir menores níveis de DTT em comparação aos chaveamentos deslocados por nível, como por exemplo *POD* (*phase opposition disposition*), *APOD* (*alternative phase opposition disposition*) e *PD* (*phase disposition*) [7].

O defasamento de cada onda portadora triangular no *PSCPWM* aplicado ao *MMC* é calculado dividindo-se 360° pelo número de módulos *chopper* por braço conforme (12) [6].

$$\begin{aligned} mod &= \frac{(N - 1)}{2} \\ \theta_{tri} &= \frac{360^\circ}{mod} \end{aligned} \quad (12)$$

Onde:

mod = quantidade de módulos *chopper* por braço do *MMC*;

N = número de níveis de tensão da saída do *MMC*;

θ_{tri} = defasamento angular entre as portadoras triangulares.

O *MMC* em questão está ilustrado na Figura 2-23 como exemplo, indicando as tensões as quais serão trabalhadas a fim de se obter uma equação genérica que englobe este tipo de conversor e a técnica de chaveamento escolhida, para facilitar o projeto e a implementação de quaisquer aplicações. A Figura 3-2 apresenta a forma de onda multinível em *PWM* característica deste tipo de configuração topologia-estratégia de chaveamento.

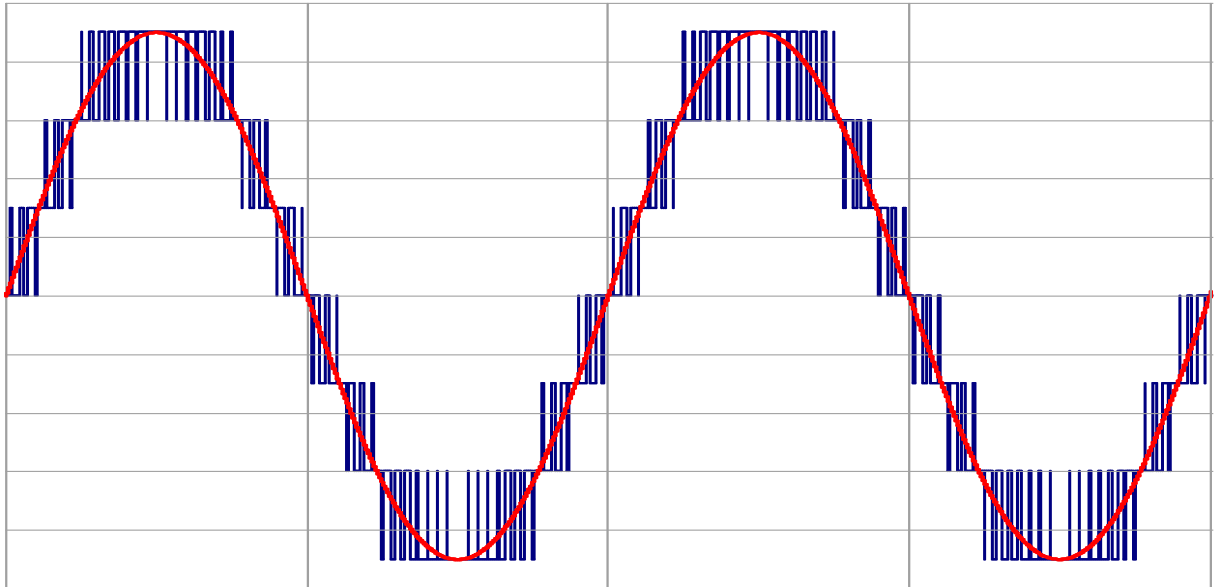


Figura 3-2 - Sinal de saída de um *MMC* de sete níveis com *PSCPWM* aplicado.

3.2 Análise do Sinal de Referência e da portadora triangular

A forma mais simples de definir um espectro harmônico de um conversor *PWM* é o cruzamento entre uma onda senoidal de referência, com frequência ω_o , e uma portadora

triangular, com frequência ω_c , conforme ilustrado na Figura 3-3. A Figura 3-4 exhibe a forma de onda da portadora triangular.

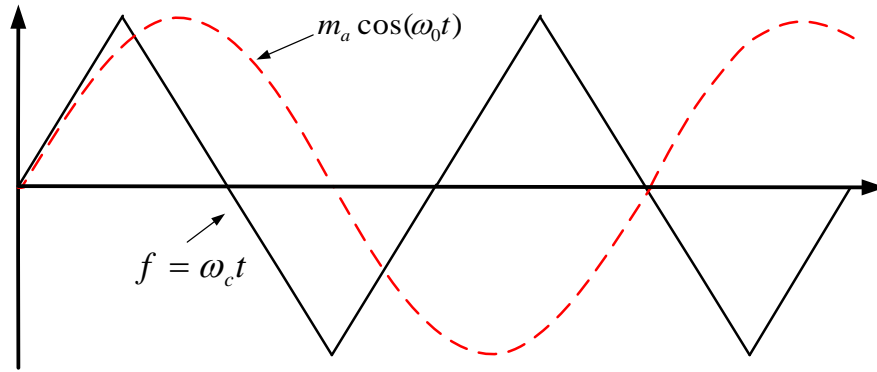


Figura 3-3 - Forma de onda senoidal (referência) e triangular (portadora) [6].

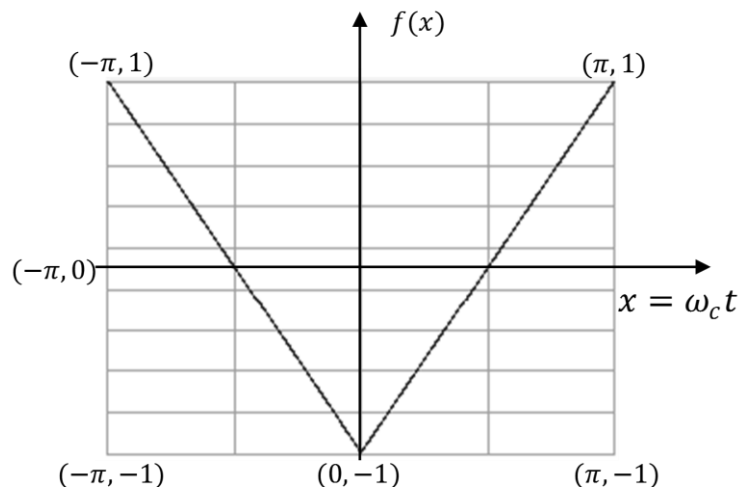


Figura 3-4 – Forma de onda da portadora triangular [6].

Ao analisar a forma de onda de referência constante na Figura 3-3, infere-se:

$$Ref = m_a \cdot \cos(\omega_o t) = m_a \cdot \cos(y) \quad (13)$$

Onde:

ω_o = frequência da onda de referência;

m_a = índice de modulação;

$y = \omega_o t$.

Assim, conforme a Figura 3-3 e a Figura 3-4, a fim de desenvolver uma equação para a onda triangular, tem-se:

$$f(x) = \gamma \cdot x - t \quad (14)$$

$$\gamma = \left(\frac{y_1 - y_2}{x_1 - x_2} \right) \quad (15)$$

Dessa forma, para os intervalos da onda triangular onde a mesma cresce e decresce, têm-se (17) e (18), respectivamente.

Para $-\pi \leq x < 0$:

$$f(x) = \left(\frac{1 - (-1)}{-\pi - 0} \right) \cdot x - 1 \quad (16)$$

$$f(x) = \frac{-2}{\pi} \cdot x - 1 \quad (17)$$

Para $0 \leq x < \pi$:

$$f(x) = \frac{2}{\pi} \cdot x - 1 \quad (18)$$

Dessa forma, têm-se (13), (17) e (18) as equações que determinam os sinais de referência e da onda portadora.

3.3 Lógica de Chaveamento

Devido a cada célula *chopper* estar associada a uma meia ponte, sua saída será um vetor do tipo $[0, +V_{CC}]$. Desta forma tem-se que, para cada módulo *chopper*, no momento em que o sinal de referência for maior que o sinal da portadora, a saída será $+V_{CC}$, caso contrário será 0.

Com o objetivo de construir a região de limites para atuação de uma célula *chopper*, é necessário o desenvolvimento para os intervalos de chaveamento da onda portadora por intermédio de (20) e (22). Os limites de atuação para cada célula estão ilustrados na Tabela 3-1.

Para $-\pi \leq x < 0$:

$$m_a \cdot \cos(y) > \frac{-2}{\pi} \cdot x - 1 \quad (19)$$

$$x > \frac{-\pi}{2} \cdot (1 + m_a \cdot \cos(y)) \quad (20)$$

Para $0 \leq x < \pi$:

$$m_a \cdot \cos(y) > \frac{2}{\pi} \cdot x - 1 \quad (21)$$

$$x < \frac{\pi}{2} \cdot (1 + m_a \cdot \cos(y)) \quad (22)$$

Tabela 3-1 – Regiões limites para chaveamento de uma célula chopper [6].

$f(x, y)$	$-\pi \leq x < 0$	$0 \leq x < \pi$
$+V_{CC}$	$m_a \cdot \cos(y) > \frac{-2}{\pi} \cdot x - 1$	$m_a \cdot \cos(y) > \frac{2}{\pi} \cdot x - 1$
0	$m_a \cdot \cos(y) < \frac{-2}{\pi} \cdot x - 1$	$m_a \cdot \cos(y) < \frac{2}{\pi} \cdot x - 1$

Portanto, em regime permanente, pode-se afirmar de forma analítica que, para cada módulo *chopper*, os instantes de chaveamento são definidos por (23) e (24), respectivamente.

Para $f(x, y)$ de 0 a $+V_{CC}$:

$$x = 2\pi p - \frac{\pi}{2}(1 + m_a \cdot \cos\omega_0 t) \quad (23)$$

$$p = 0, 1, 2, \dots, \infty$$

Para $f(x, y)$ de V_{CC} a 0:

$$x = 2\pi p + \frac{\pi}{2}(1 + m_a \cdot \cos\omega_0 t) \quad (24)$$

$$p = 0, 1, 2, \dots, \infty$$

3.4 A Transformada Dupla de Fourier

Para que se determine todo espectro de frequência e do conteúdo harmônico total de um determinado sinal gerado a partir de alguma estratégia *PWM*, é necessário que se utilize um processo complexo e demorado. A ferramenta mais utilizada para determinar a equação analítica do conteúdo harmônico de uma modulação *PMW* é a transformada dupla de Fourier. Esta técnica foi proposta inicialmente por Bennet e Black, para aplicações em sistemas de comunicações e posteriormente adequada aos sistemas de potência por Bowes e Bird [47], [48].

Os coeficientes da transformada dupla de Fourier podem ser observados em (25), onde as variáveis m e n são os índices da portadora e da onda fundamental respectivamente. Maiores detalhes acerca desta ferramenta está exposto no Apêndice 1.

$$\begin{aligned}
f(t) = & \frac{A_{00}}{2} + \sum_{n=1}^{\infty} [A_{0n} \cos(n[\omega_0 t + \theta_0]) + B_{0n} \sin(n[\omega_0 t + \theta_0])] \\
& + \sum_{m=1}^{\infty} [A_{m0} \cos(m[\omega_c t + \theta_c]) + B_{m0} \sin(m[\omega_c t + \theta_c])] \\
& + \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} [A_{mn} \cos(m[\omega_c t + \theta_c] + n[\omega_0 t + \theta_0]) \\
& + B_{mn} \sin(m[\omega_c t + \theta_c] + n[\omega_0 t + \theta_0])]
\end{aligned} \tag{25}$$

Os índices m e n definem a frequência dos componentes harmônicos na forma de onda da tensão de saída, como $(m\omega_c + n\omega_0)$, onde ω_c é a frequência da portadora triangular e ω_0 é a frequência da onda de referência.

Dessa maneira, aplicando-se a Transformada Dupla de Fourier (25) em (20) e (22), com limites de integração entre (23) e (24), será obtido [8] [49]:

$$\begin{aligned}
C_{mn} &= A_{mn} + jB_{mn} \\
C_{mn} &= \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) e^{j(mx+ny)} dx dy \\
C_{mn} &= \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+m_a \cos y)}^{\frac{\pi}{2}(1+m_a \cos y)} V_{dc} e^{j(mx+ny)} dx dy
\end{aligned} \tag{26}$$

De forma genérica, (26) demonstra a forma de onda em função dos coeficientes m e n .

3.4.1 Nível Médio CC

A solução de (26) para o nível médio dá-se pelos valores $m = 0$ e $n = 0$, assim:

$$\begin{aligned}
A_{00} + jB_{00} &= \frac{V_{CC}}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+m_a \cos y)}^{\frac{\pi}{2}(1+m_a \cos y)} dx dy \\
A_{00} + jB_{00} &= \frac{V_{CC}}{2\pi^2} \int_{-\pi}^{\pi} [\pi(1 + m_a \cdot \cos y)] dy = V_{CC} \\
A_{00} &= V_{CC} \quad e \quad B_{00} = 0 \quad \therefore \quad C_{00} = V_{CC}
\end{aligned} \tag{27}$$

Este valor calculado refere-se a apenas uma célula *chopper*, porém tal conversor trabalha com células em pares, cada uma em um braço (positivo e negativo), com sinais alternados entre si. Dessa forma, ao acrescentar a célula do braço contrário à (27), o resultado de A_{00} será igual a $-V_{CC}$. Portanto, o nível médio da tensão de saída será nulo, conforme esperado.

3.4.2 Componente Fundamental e Harmônicos de Baixa Frequência

Para obtenção da componente fundamental faz-se $m = 0$ e $n = 1$; portanto, basta solucionar a equação (26) para $m = 0$ e $n > 0$.

$$\begin{aligned} A_{0n} + jB_{0n} &= \frac{V_{CC}}{\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+m_a \cos y)}^{\frac{\pi}{2}(1+m_a \cos y)} e^{jny} dx dy \\ A_{0n} + jB_{0n} &= \frac{V_{CC}}{\pi^2} \int_{-\pi}^{\pi} [\pi(1 + m_a \cos y) e^{jny}] dy \\ A_{0n} + jB_{0n} &= \frac{V_{CC}}{\pi} \int_{-\pi}^{\pi} \left[e^{jny} + \frac{m_a}{2} (e^{j[n+1]y} + e^{j[n-1]y}) \right] dy \end{aligned}$$

Porém,

$$\int_{-\pi}^{\pi} e^{jny} dy = 0$$

Assim, para $m = 0$ e $n = 1$:

$$A_{01} + jB_{01} = \frac{V_{CC}}{\pi} \int_{-\pi}^{\pi} \frac{m_a}{2} dy = m_a \cdot V_{CC}$$

Isto é:

$$A_{01} = m_a \cdot V_{CC} \quad e \quad B_{01} = 0 \quad \therefore \quad C_{01} = m_a \cdot V_{CC} \cdot \cos(\omega_0 t) \quad (28)$$

Para todo $m = 0$ e $n > 1$, tem-se:

$$A_{0n} + jB_{0n} = \frac{V_{CC}}{\pi} \int_{-\pi}^{\pi} \left[e^{jny} + \frac{m_a}{2} (e^{j[n+1]y} + e^{j[n-1]y}) \right] dy$$

Contudo, como citado anteriormente:

$$\int_{-\pi}^{\pi} e^{jny} dy = 0$$

Portanto:

$$A_{0n} + jB_{0n} = 0$$

Isto é:

$$A_{0n} = 0 \quad e \quad B_{0n} = 0 \quad \therefore \quad C_{01} = 0; n > 1 \quad (29)$$

Analisando os valores obtidos em (28) e (29), depreende-se que, no caso da componente fundamental ($m = 0$ e $n = 1$), o valor de saída é exatamente o sinal de referência do conversor, que é o valor esperado.

Quando a mesma análise é feita para as componentes harmônicas de baixa frequência ($m = 0$ e $n > 1$), nota-se que são todas nulas, o que é esperado em modulação PWM.

3.4.3 Harmônicos de Alta Frequência Múltiplos da Portadora

A solução para harmônicos de alta frequência e múltiplos da portadora ($m > 0$ e $n = 0$) está demonstrada a seguir:

$$\begin{aligned} A_{m0} + jB_{m0} &= \frac{V_{CC}}{\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+m_a \cos y)}^{\frac{\pi}{2}(1+m_a \cos y)} e^{jmx} dx dy \\ A_{m0} + jB_{m0} &= \frac{V_{CC}}{jm\pi} \int_{-\pi}^{\pi} \left[e^{jm\frac{\pi}{2}(1+m_a \cos y)} - e^{-jm\frac{\pi}{2}(1+m_a \cos y)} \right] dy \\ A_{m0} + jB_{m0} &= \frac{2V_{CC}}{jm\pi} \left[e^{jm\frac{\pi}{2}} J_0 \left(m \frac{\pi}{2} m_a \right) - e^{-jm\frac{\pi}{2}} J_0 \left(-m \frac{\pi}{2} m_a \right) \right] \end{aligned}$$

Onde:

$$J_0(-\xi) = J_0(\xi)$$

A partir deste ponto, o equacionamento faz uso da Função de Bessel como ferramenta. Mais detalhes estão expostos no Apêndice 2.

Então:

$$A_{mo} + jB_{mo} = \frac{4V_{CC}}{m\pi} J_0\left(m\frac{\pi}{2}m_a\right) \text{sen}\left(m\frac{\pi}{2}\right)$$

No desenvolvimento da solução para os harmônicos de alta frequência foi necessário realizar duas integrações em cada termo, visto que para esta opção o coeficiente m não possui valor nulo. A solução da segunda integral resultou numa função de Bessel conforme mostrado em (30).

$$C_{mo} = \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0\left(m\frac{\pi}{2}m_a\right) \text{sen}\left(m\frac{\pi}{2}\right) \cdot \cos(m[\omega_c t]) \quad (30)$$

3.4.4 Combinação de Harmônicos

A solução para combinação entre os harmônicos de baixa frequência da fundamental com os harmônicos de alta frequência da portadora podem ser obtidos quando se utiliza o coeficiente m por qualquer número inteiro maior do que um e quando se utiliza qualquer valor de n diferente de zero ($m > 0$, $-\infty < n < +\infty$ e $n \neq 0$), e está demonstrada a seguir até (31).

$$\begin{aligned} A_{mn} + jB_{mn} &= \frac{V_{CC}}{jm\pi^2} \int_{-\pi}^{\pi} e^{jny} \left[e^{jm\frac{\pi}{2}(1+m_a \cos y)} - e^{-jm\frac{\pi}{2}(1+m_a \cos y)} \right] dy \\ A_{mn} + jB_{mn} &= \frac{V_{CC}}{jm\pi^2} \int_{-\pi}^{\pi} e^{jm\frac{\pi}{2}} e^{jny} e^{jm\frac{\pi}{2}m_a \cos y} - e^{-jm\frac{\pi}{2}} e^{jny} e^{-jm\frac{\pi}{2}m_a \cos y} dy \\ A_{mn} + jB_{mn} &= \frac{2V_{CC}}{jm\pi} \left[e^{jm\frac{\pi}{2}} j^n J_n\left(m\frac{\pi}{2}m_a\right) - e^{-jm\frac{\pi}{2}} j^{-n} J_n\left(m\frac{\pi}{2}m_a\right) \right] \\ A_{mn} + jB_{mn} &= \frac{2V_{CC}}{jm\pi} J_n\left(m\frac{\pi}{2}m_a\right) \left[e^{jm\frac{\pi}{2}} e^{jn\frac{\pi}{2}} - e^{-jm\frac{\pi}{2}} e^{-jn\frac{\pi}{2}} \right] \\ A_{mn} + jB_{mn} &= \frac{4V_{CC}}{m\pi} J_n\left(m\frac{\pi}{2}m_a\right) \text{sen}\left([m+n]\frac{\pi}{2}\right) \end{aligned}$$

$$C_{mn} = \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n \left(m \frac{\pi}{2} m_a \right) \text{sen} \left([m+n] \frac{\pi}{2} \right) \cdot \cos(m[\omega_c t] + n[\omega_0 t]) \quad (31)$$

3.4.5 Função Analítica Completa

A função analítica completa dá-se utilizando os índices das equações (27) a (31), e representa um módulo do braço positivo do conversor monofásico multinível (MOD A1+ da Figura 2-23, por exemplo), resultando em (32):

$$\begin{aligned} v_{MOD A1+}(t) &= V_{CC} - m_a \cdot V_{CC} \cos(\omega_0 t) \\ &+ \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0 \left(m \frac{\pi}{2} m_a \right) \text{sen} \left(m \frac{\pi}{2} \right) \cos(m[\omega_c t]) \\ &+ \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n \left(m \frac{\pi}{2} m_a \right) \text{sen} \left([m+n] \frac{\pi}{2} \right) \cos(m[\omega_c t] \\ &+ n[\omega_0 t]) \end{aligned} \quad (32)$$

Assim, deverá ser adicionado um segundo módulo em série, conectado ao ramo negativo do conversor. Para tanto basta atrasar o seu sinal de referência em 180° , isto é, π (MOD A1- da Figura 2-23, por exemplo). Assim, obtém-se (33):

$$\begin{aligned} v_{MOD A1-}(t) &= V_{CC} - m_a \cdot V_{CC} \cos(\omega_0 t - \pi) \\ &+ \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0 \left(m \frac{\pi}{2} m_a \right) \text{sen} \left(m \frac{\pi}{2} \right) \cos(m[\omega_c t]) \\ &+ \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n \left(m \frac{\pi}{2} m_a \right) \text{sen} \left([m+n] \frac{\pi}{2} \right) \cos(m[\omega_c t] \\ &+ n[\omega_0 t - \pi]) \end{aligned} \quad (33)$$

A função analítica dos harmônicos da tensão de fase do conversor é obtida diminuindo-se as funções construídas no braço negativo (E_-) e positivo (E_+), conforme a Figura 2-23.

Na configuração proposta neste estudo, para um conversor com a configuração mínima de um par de módulos *chopper*, aplicando-se por analogia a equação (11) tem-se como resultado a tensão de fase em (34):

$$v_{fase_A}(t) = \frac{E_- - E_+}{2} = \frac{v_{MOD\ A1-} - v_{MOD\ A1+}}{2} \quad (34)$$

O desenvolvimento de (34) resulta na tensão de fase do conversor *MMC*, expressa em (35):

$$\begin{aligned} v_{fase_A}(t) = & -m_a \cdot V_{CC} \cos(\omega_0 t) \\ & - \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(m\pi m_a) \cos([m+n-1]\pi) \\ & \times \cos(2m\omega_c t + [2n-1]\omega_0 t) \end{aligned} \quad (35)$$

Observando-se as equações (33) e (34), nota-se que os harmônicos em torno da frequência da portadora, presentes em cada módulo, foram cancelados na tensão de fase. Em função disso os harmônicos são deslocados para o dobro da frequência da portadora. Assim, havendo a intensão de adicionar ou retirar módulos e aumentar ou diminuir os níveis do conversor, basta obedecer à defasagem angular de cada portadora.

Dessa forma, para N pares de módulos *MMC*, tem-se (36):

$$\begin{aligned} v_{fase}(t) = & -N \cdot m_a \cdot V_{CC} \cos(\omega_0 t) \\ & - \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(m\pi m_a) \cos([m+n \\ & - 1]\pi) \sum_{i=1}^N \cos \left\{ 2m \left(\omega_c t + \frac{[i-1]\pi}{N} \right) + [2n-1]\omega_0 t \right\} \end{aligned} \quad (36)$$

Porém,

$$\sum_{i=1}^N \cos \left(2m\omega_c t + [2n-1]\omega_0 t + \frac{2m[i-1]\pi}{N} \right) = 0$$

Desta maneira, para todo $m \neq kN$, para $k = 1, 2, 3, \dots$, os únicos harmônicos restantes serão componentes da ordem de $2N$ vezes a portadora, obtendo (37) e para a tensão de linha, obtém-se (38):

$$v_{fase}(t) = -N \cdot m_a \cdot V_{CC} \cos(\omega_0 t) - \frac{4V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(Nm\pi m_a) \cos([Nm + n - 1]\pi) \times \cos(2Nm\omega_c t + [2n - 1]\omega_0 t) \quad (37)$$

$$v_{linha}(t) = \sqrt{3}N \cdot m_a \cdot V_{CC} \cos\left(\omega_0 t + \frac{\pi}{6}\right) + \frac{8V_{CC}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(Nm\pi m_a) \cos([Nm + n]\pi) \sin\left([2n - 1]\frac{\pi}{3}\right) \sin\left(2Nm\omega_c t + [2n - 1]\left[\omega_0 t - \frac{\pi}{3}\right]\right) \quad (38)$$

3.5 Resultados

De forma a validar o desenvolvimento matemático proposto, as equações desenvolvidas foram utilizadas no *software* MATLAB® e confrontados às saídas dos MMC's modelados no *software* PSCAD/EMDTTC®. Assim, foram geradas as formas de onda ilustradas na Figura 3-5 e na Figura 3-6, respectivamente, correspondente a um conversor de 17 níveis. Observa-se pela semelhança das formas de onda gerada que o equacionamento encontra-se consistente com o *software* de modelamento e análise de transitórios. A Figura 3-7 exhibe as duas formas de onda sobrepostas.

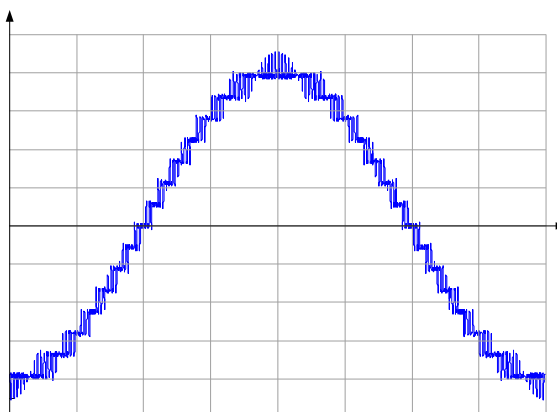


Figura 3-5 - Equacionamento em MATLAB® de tensão de fase para conversor de dezessete níveis.

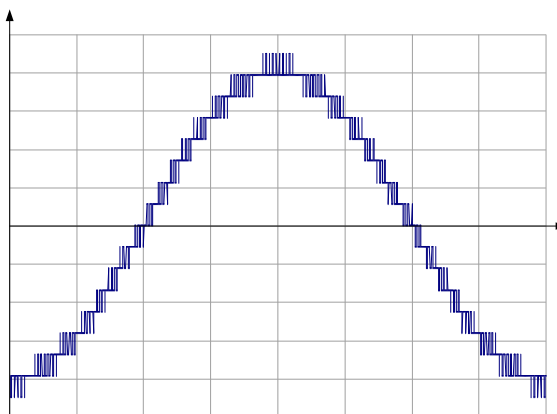


Figura 3-6 - Simulação no PSCAD® de tensão de fase para conversor de dezessete níveis.

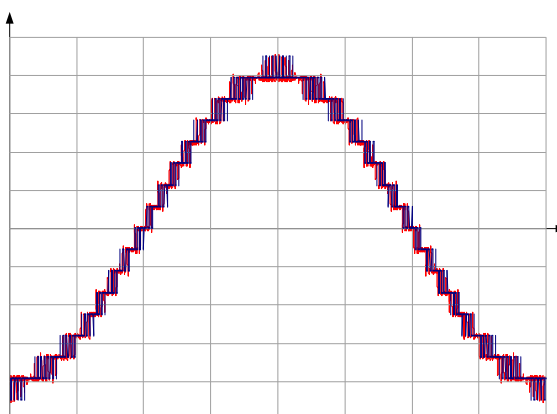


Figura 3-7 – Sobreposição da onda gerada pelo equacionamento no MATLAB® com a onda gerada pela simulação no PSCAD®.

No capítulo seguintes, o desenvolvimento matemático da onda sintetizada será testado quanto à distorção harmônica total no âmbito de *software* de simulação a fim de garantir a robustez do trabalho.

Capítulo 4: Validação do Desenvolvimento Matemático

A metodologia utilizada a fim de validar o desenvolvimento matemático do Capítulo 3, baseou-se em comparar o equacionamento proposto para o MMC com formas de onda e conteúdo harmônico gerados via software MATLAB® com o modelamento, do mesmo conversor com parâmetros idênticos, no *software* de análise de transitórios PSCAD/EMDTM®. Em seguida optou-se por modelar o PSCPWM em FPGA a fim de coletar os dados de disparo para as chaves semicondutoras do MMC.

A implementação da estratégia de chaveamento em *hardware* torna-se importante para confrontar os resultados de placa com os resultados experimentais com o objetivo de assegurar a usabilidade do estudo em questão.

Durante o desenvolvimento desta validação, de posse de parâmetros de qualidade de energia do órgão regulador nacional, pôde-se avaliar a implementação deste conversor para determinado nível de tensão a fim de analisar seu conteúdo harmônico.

4.1 Relação do Índice de Modulação com DTT

4.1.1 O Índice de Modulação de Amplitude

O índice de modulação de amplitude considerado para efeitos de estudos em conversores multiníveis está associado às amplitudes das ondas de referência e dos sinais das portadoras, assim, o índice de modulação é dado por:

$$m_a = \left\| \frac{V_{ref}}{V_{tri}} \right\| \quad (39)$$

Onde,

m_a = índice de modulação de amplitude;

V_{ref} = amplitude da onda de referência;

V_{tri} = amplitude da onda portadora.

Algumas aplicações de conversores modulares monofásicos têm pouca margem para alteração dos seus parâmetros, como frequência da onda portadora ou frequência da onda de referência. Dessa maneira, a forma mais simples para um ajuste mais preciso do conteúdo

harmônico total é a alteração do valor do índice de modulação, que nada mais é do que a relação entre as amplitudes das ondas de referência e triangular.

Observa-se que, apesar de benéfica para o chamado ajuste fino do conversor, a variação do índice de modulação não pode ser arbitrária e tampouco possuir qualquer valor desejado, uma vez que determinado valor de m_a muito baixo pode fazer com que o conversor perca importantes níveis de tensão na saída, uma vez que a sintetização do sinal gerado por um MMC em PSCPWM é feita pela comparação entre a onda de referência e a onda triangular. Nesse contexto, se a onda de referência for muito menor do que a portadora, a quantidade de módulos ativos do conversor nunca será máxima, fazendo com que efetivamente seja reduzida a quantidade de níveis de tensão, ocasionando perda de rendimento, maior conteúdo harmônico e piorando a relação custo-benefício do MMC.

A variação dos valores de m_a não pode ser indiscriminada, o que pode incorrer na perda de níveis de tensão, isto é, determinados valores não seriam sintetizados, incorrendo em uma piora na relação custo benefício. Existem na literatura diversas pesquisas acerca desta questão, a qual influi diretamente na viabilidade de determinados conversores [50]. Sendo assim, foi desenvolvido (40) para que, de forma geral, apresente para esta configuração MMC-PSCPWM, o valor mínimo de m_a possível de se aplicar a fim de que o conversor sintetize o número mínimo de níveis pelo qual foi projetado.

A Tabela 4-1 apresenta alguns valores de m_a mínimo para que não haja perda de níveis de tensão e a Figura 4-1 ilustra as formas de onda geradas para um conversor de 9 níveis de tensão de saída com quatro valores de m_a (1,0; 0,8; 0,75; 0,5). Dessa maneira, observa-se que a Figura 4-1(d) apresenta menor quantidade de níveis do que projetado, conforme mencionado. A Tabela 4-2 apresenta os valores do DTT de cada onda dessa imagem, sendo observada a elevação abrupta do conteúdo harmônico total ocasionada pela perda de nível de tensão.

$$m_{a_min} = 1 - \frac{2}{(N - 1)} \quad (40)$$

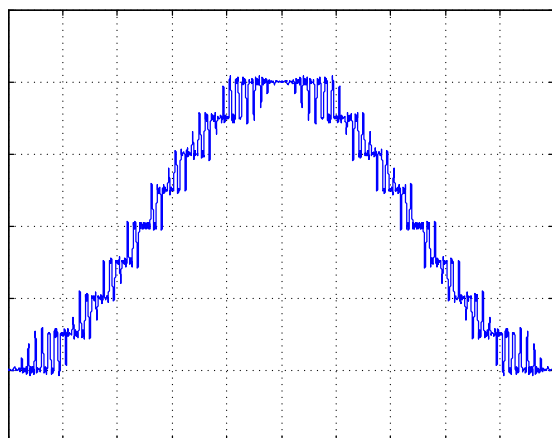
Onde,

m_{a_min} = valor mínimo do índice de modulação de amplitude;

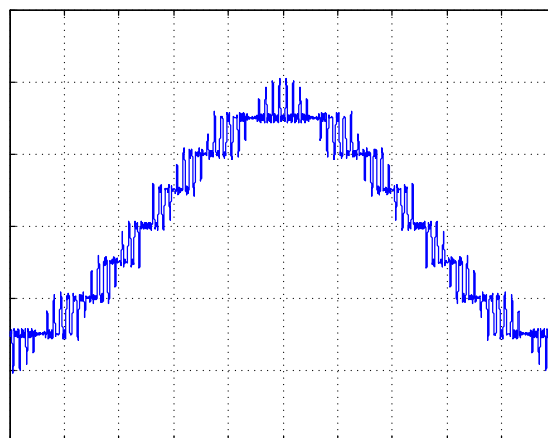
N = quantidade de níveis de tensão;

Tabela 4-1 – Mínimo índice de modulação de amplitude por nível de tensão.

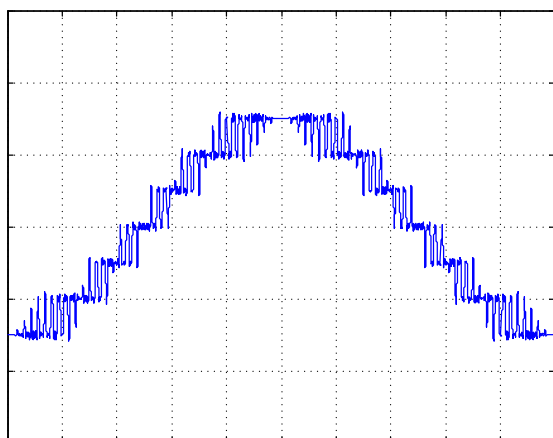
<i>Níveis do MMC</i>	<i>m_a mínimo</i>
5	0,500
7	0,667
9	0,750
11	0,800
13	0,833
15	0,857
17	0,875
19	0,889
21	0,900
23	0,909
25	0,917



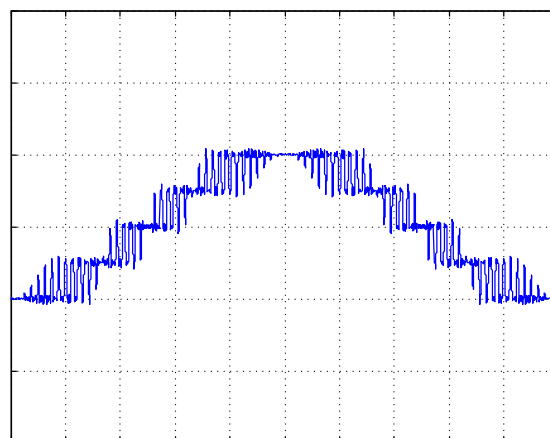
(a)



(b)



(c)



(d)

Figura 4-1 – MMC de 9 níveis com m_a igual a 1,0 (a), 0,8 (b), 0,75 (c) e 0,5 (d).

Tabela 4-2 – DTT de um MMC de 9 níveis.

m_a	DTT [%]
1,0 (a)	12,24
0,8 (b)	15,31
0,75 (c)	16,20
0,5 (d)	24,08

Este trabalho não tratará de sobremodulação, isto é, de índices de modulação de amplitude acima da unidade, apenas de valores compreendidos entre 0 e 1.

4.1.2 O DTT pelo Prodist - ANEEL

A Agência Nacional de Energia Elétrica – ANEEL, através dos seus Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional - PRODIST, Módulo 8, versa sobre Qualidade de Energia Elétrica e possui como objetivo máster estabelecer os parâmetros relativos a esta matéria.

Uma das variáveis de qualidade de energia de que trata o PRODIST-Módulo 8 se refere aos níveis de distorção harmônica por classe de tensão, que se liga intrinsecamente ao produto de saída de um conversor de tensão. A forma de onda de saída possui distorções que, além de poderem ser quantificadas, devem se ater a valores máximos definidos no documento da ANEEL.

As distorções harmônicas são fenômenos associados exatamente com essas deformações nas formas de onda das tensões e correntes em relação à onda senoidal da frequência fundamental.

Este Módulo do PRODIST padroniza tal variável como Distorção Harmônica Total de Tensão – DTT, com valores representados em porcentagem. Além da DTT, esse documento trata de Distorção Harmônica Individual de Tensão de Ordem h - DIT_h , também expressa em porcentagem e que se refere ao valor de cada componente harmônica que constitui a DTT [33].

Para fim de exemplificação prática do uso do MMC e para validação dos resultados do equacionamento matemático deste conversor, utilizou-se da condição limite dos parâmetros exigidos pela Agência Nacional de Energia Elétrica (ANEEL) em seus Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST – Módulo 8), que indica um $DTT \leq 8\%$ pra média tensão (entre 1kV e 13,8kV), uma vez que nos capítulos

anteriores demonstrou-se que a aplicação prática do *MMC* está nessa faixa de tensão, sendo apresentado na Tabela 4-3.

Tabela 4-3 - Valores de referência globais das distorções harmônicas totais.

<i>Tensão Nominal do Barramento – V_N [V]</i>	<i>Distorção Harmônica Total – DTT [%]</i>
$V_N \leq 1kV$	10,0
$1kV < V_N \leq 13,8kV$	8,0
$13,8kV < V_N \leq 69kV$	6,0
$69kV < V_N \leq 230kV$	3,0

4.1.3 Resultados Parciais

Ao assumir como alvo os níveis de média tensão ($1kV < V_N \leq 13,8kV$), busca-se um *MMC* que atenda a DTT imposta pelo PRODIST a fim de garantir a qualidade do sinal de saída do conversor. Para tal finalidade solucionou-se via MATLAB® o equacionamento desenvolvido no capítulo anterior com diversos níveis de tensão, e consequentemente diversas quantidades de módulos, variando-se também o valor do índice de modulação de amplitude. A frequência das ondas portadoras triangulares foi mantida em valores de dez vezes a frequência da onda de referência. Tal medida foi adotada a fim de não se elevar muito o chaveamento total do conversor e proporcionar um exemplo concreto sem ainda alterar esta variável. Portanto a frequência da onda portadora será de 600Hz.

De forma complementar, optou-se pelo modelamento de diversas configurações do *MMC* via PSCAD/EMDTTC® a fim de confrontar os resultados. Do resultado de tal comparação foram obtidas a Figura 4-2 e Figura 4-3, sendo esta última a ampliação da zona alvo daquela.

A análise de tais figuras é de grande valia para a determinação de um *MMC* que atenda às exigências do projeto proposto. As linhas contínuas representam a resolução do equacionamento via MATLAB®, uma vez que se pode utilizar tantos pontos de trabalho quanto desejados apenas alterando um parâmetro da simulação. Os pontos marcados nas imagens apresentam o DTT extraído da simulação via PSCAD/EMDTTC® para determinados valores de operação de alguns conversores *MMC*. A linha de cor preta representa o valor máximo de DTT exigido pela ANEEL para esta faixa de tensão.

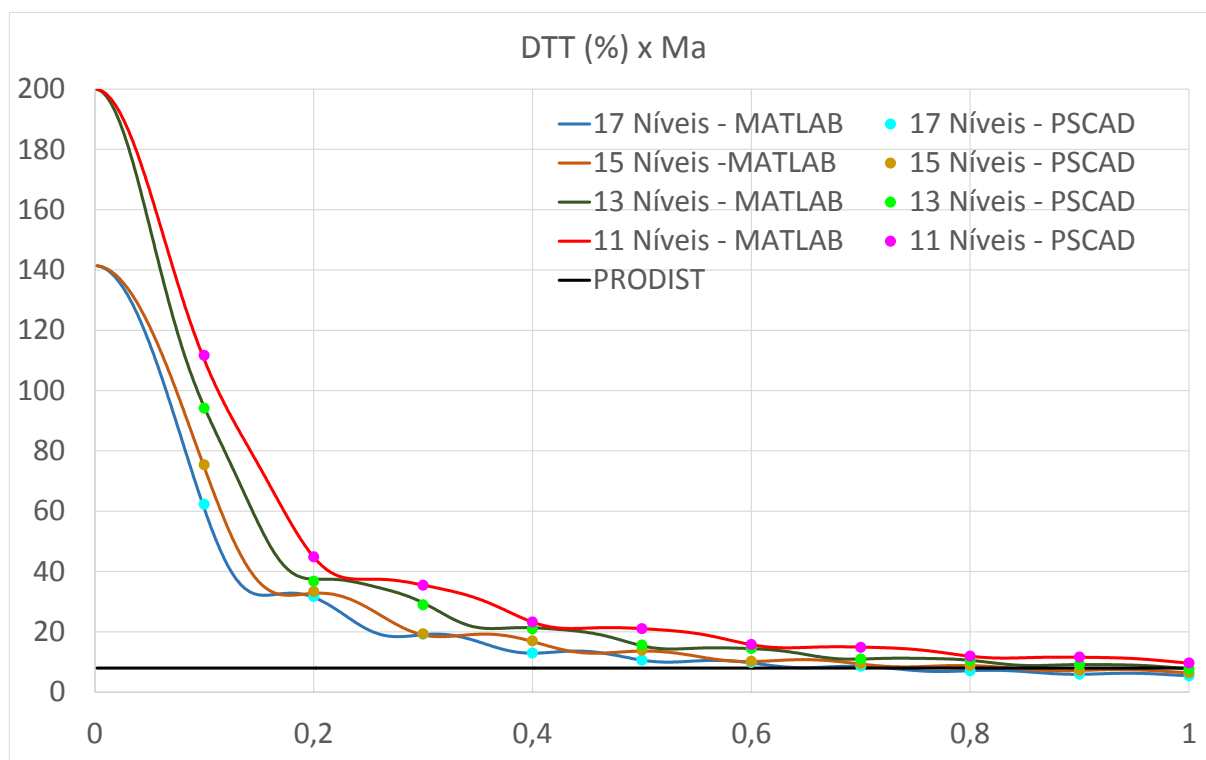


Figura 4-2 - DTT versus m_a (Inversores de vários níveis – Equação no MATLAB®).

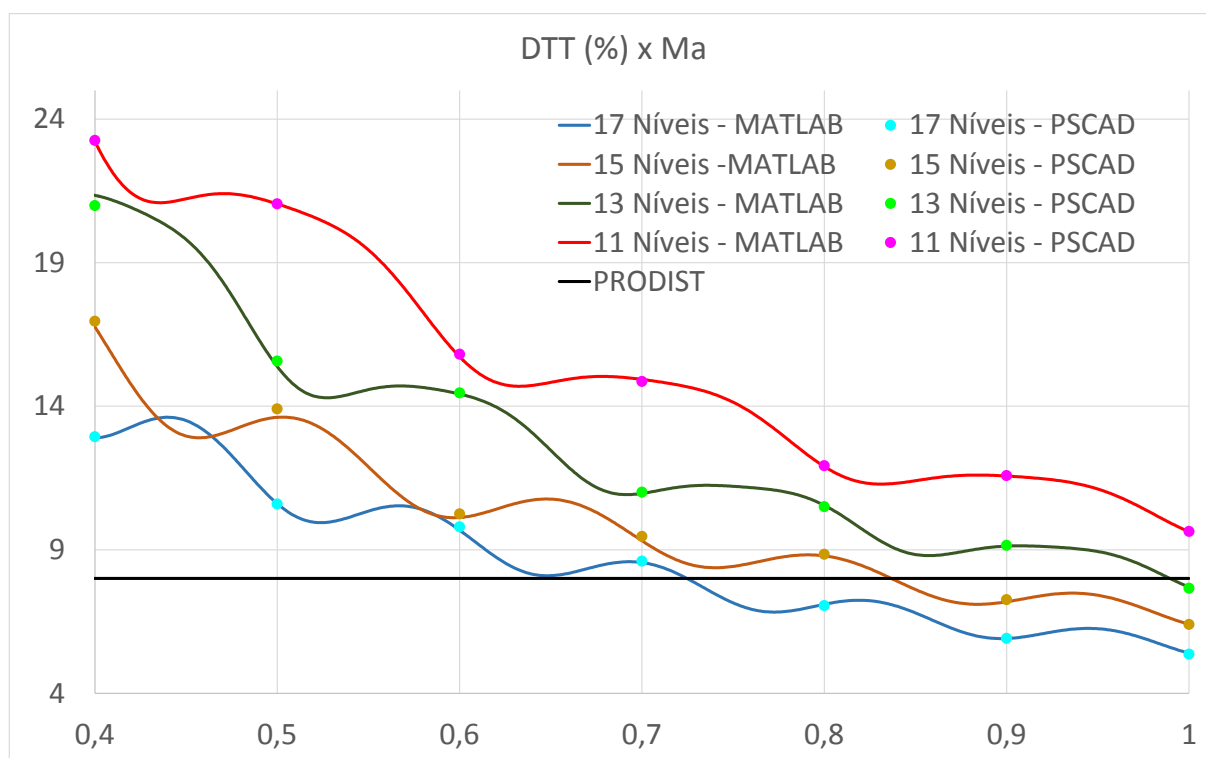


Figura 4-3 - DTT versus m_a (Figura 4-2 ampliada na zona branca).

A Tabela 4-4 quantifica numericamente os valores de distorção harmônica, onde as células na cor vermelha apresentam resultado com DTT acima daquele exigido pelo PRODIST e as células verdes com valores abaixo. Contém também coluna com resultados de erros absolutos e erros relativos.

O erro absoluto foi obtido através do módulo da diferença entre o DTT obtido por solução do equacionamento via MATLAB® e o DTT via PSCAD®. Seu valor encontra-se em percentual, uma vez que os valores de distorção harmônica assim são representados. Tal erro encontra-se demonstrado em (41).

$$erro_{abs} = \|DTT_{MATLAB} - DTT_{PSCAD}\| \quad (41)$$

Onde,

$erro_{abs} = erro\ absoluto\ [\%];$

$DTT_{MATLAB} = DTT\ obtido\ via\ MATLAB®;$

$DTT_{PSCAD} = DTT\ obtido\ via\ PSCAD®;$

O erro relativo foi obtido através do erro absoluto dividido pelo valor de referência escolhido. Neste caso optou-se por utilizar o valor deste erro relativo ao DTT resultante da implementação em PSCAD® devido a robustez e consagração deste *software* perante a comunidade acadêmica. Tal erro encontra-se demonstrado em (42).

$$erro_{rel} = \left\| \frac{DTT_{MATLAB} - DTT_{PSCAD}}{DTT_{PSCAD}} \right\| \quad (42)$$

Onde,

$erro_{rel} = erro\ absoluto\ [\%];$

$DTT_{MATLAB} = DTT\ obtido\ via\ MATLAB®;$

$DTT_{PSCAD} = DTT\ obtido\ via\ PSCAD®;$

Após observação da Figura 4-2, da Figura 4-3 e da Tabela 4-4, pode-se fazer importantes constatações sobre a determinação do MMC e do equacionamento proposto:

- a) Índice de modulação de amplitude muito baixos não são interessantes para uso em MMC, resultando em alto valor de DTT e prejudicando a aplicabilidade desta topologia. Em contrapartida, m_a próximo da unidade conferem valores mais atrativos para distorções harmônicas impostas pelo PRODIST;

- b) Conforme citado anteriormente, quanto maior a quantidade de níveis de tensão, e por consequência do número de módulos por braço do *MMC*, menor o valor de DTT para um mesmo valor de m_a , uma vez que a forma de onda se aproxima da senóide de referência, reduzindo assim a distorção harmônica do sinal de saída;
- c) O valor de referência do PRODIST é alcançado pelo conversor de 17 níveis quando o índice de modulação de amplitude é igual a 0,725. Para o conversor de 15 níveis é alcançado com m_a de 0,837, e para o conversor de 13 níveis com M_a de 0,99. Para este valor de frequência da onda portadora os *MMC*'s de até 11 níveis não alcança o valor proposto pela ANEEL pra m_a até 1,0;
- d) Aparentemente o conversor de 13 níveis poderia ser utilizado para a aplicação proposta, porém a possibilidade de “ajuste fino” do conversor por meio de variação do índice de modulação estaria comprometida, uma vez que o mesmo só atingiria o valor alvo com $m_a = 0,99$;
- e) O próximo conversor a ser utilizado poderia ser o *MMC* de 15 níveis, porém ao atingir o valor alvo com $m_a = 0,837$, este atuaria com valores muito próximos do índice de modulação de amplitude mínimo descrito na Tabela 4-1, isto é, caso o conversor de 15 níveis atuasse com seu m_a mínimo (0,857), seu valor de DTT seria de 7,44%. Atenderia à proposta de projeto, porém com baixo fator de segurança necessário para implementações reais;
- f) O *MMC* de 17 níveis, segundo os critérios propostos atenderia a contento a aplicação para esta faixa de frequência da onda portadora e do índice de modulação de amplitude, apresentando valores de distorção harmônica favoráveis e com possibilidade para ajuste fino do conversor em toda sua faixa de trabalho, limitada pelo m_a mínimo. Neste caso, o DTT seria de 6,15%;

Tabela 4-4 – Valores de DTT e erros entre MATLAB® e PSCAD®.

Índice de Modulação	DTT - 17 NÍVEIS					DTT - 15 NÍVEIS					DTT - 13 NÍVEIS					DTT - 11 NÍVEIS				Erros		DTT - PRODIST [%]
	MATLAB [%]	PSCAD [%]	Erro Absoluto [%]	Erro Relativo [%]		MATLAB [%]	PSCAD [%]	Erro Absoluto [%]	Erro Relativo [%]		MATLAB [%]	PSCAD [%]	Erro Absoluto [%]	Erro Relativo [%]		MATLAB [%]	PSCAD [%]	Erro Absoluto [%]	Erro Relativo [%]	Média dos Erros Absolutos [%]	Média dos Erros Relativos [%]	
0,1	60,83545	62,2967	1,461254	2,345636		74,51486	75,3982	0,883342	1,171569		94,5093	94,1524	0,356897	0,379063		110,2354	111,638	1,402624	1,256403	1,026029	1,288168	8
0,2	31,42921	31,6818	0,252592	0,797277		32,7641	33,3844	0,620305	1,858067		37,45414	36,7787	0,675444	1,836508		44,798	44,8267	0,028697	0,064018	0,394259	1,138967	
0,3	19,04006	19,2164	0,176341	0,917659		18,97381	19,3099	0,336092	1,740518		29,60514	28,9368	0,668341	2,309657		35,49558	35,445	0,05058	0,1427	0,307838	1,277633	
0,4	12,90054	12,9354	0,03486	0,26949		16,76604	16,9575	0,191458	1,129048		21,34033	20,988	0,352327	1,678707		23,22245	23,2548	0,032347	0,139098	0,152748	0,804086	
0,5	10,60522	10,5945	0,010715	0,101138		13,61407	13,9035	0,289431	2,081712		15,38243	15,5727	0,19027	1,22182		21,04599	21,0481	0,002107	0,010008	0,123131	0,85367	
0,6	9,685061	9,79649	0,111429	1,137436		10,12373	10,2512	0,12747	1,243469		14,42522	14,4616	0,036379	0,251554		15,72365	15,8084	0,084753	0,536125	0,090008	0,792146	
0,7	8,555559	8,60428	0,048721	0,566243		9,315272	9,46814	0,152868	1,614554		10,96283	11,0056	0,04277	0,388619		14,93506	14,8646	0,070456	0,473989	0,078704	0,760851	
0,8	7,101258	7,05655	0,044708	0,633574		8,789001	8,84582	0,056819	0,642331		10,54682	10,499	0,047819	0,455464		11,90045	11,929	0,028554	0,23937	0,044475	0,492685	
0,9	5,912071	5,91795	0,005879	0,09935		7,190422	7,26194	0,071518	0,984832		9,128808	9,15775	0,028942	0,316041		11,56965	11,583	0,01335	0,115259	0,029923	0,378871	
1	5,399033	5,36353	0,035503	0,661926		6,407304	6,39838	0,008924	0,139476		7,704864	7,66315	0,041714	0,544342		9,630512	9,64025	0,009738	0,101019	0,02397	0,361691	
Média dos Erros	0,2182 0,752973					0,273823 1,260558					0,24409 0,938178					0,172321 0,307799				0,227108	0,814877	

Dessa maneira, com base nos resultados obtidos e ilustrados pela Figura 4-2, pela Figura 4-3 e pela Tabela 4-4, pode-se concluir que o MMC de 17 níveis atenderia à proposta de aplicação, enquadrando-se nos valores exigidos pelo PRODIST, e proporcionando uma faixa segura para “ajuste fino” e trabalho do conversor para o valor de frequência da onda portadora de dez vezes a frequência da onda de referência, isto é, 600Hz.

Por fim, salienta-se que o PRODIST – Módulo 8, versa também sobre os valores de Distorção Harmônica Individual de Tensão de Ordem h - DIT_h , que são as harmônicas parciais. A Tabela 4-5 exibe os valores exigidos pela ANEEL e os valores obtidos via MATLAB® para o MMC de 17 níveis, apresentando compatibilidade e baixos índices de harmônicas de todas as ordens pesquisadas.

Tabela 4-5 - Comparativo entre DIT_h PRODIST e DIT_h de um conversor de 17 níveis equacionado em MATLAB®

Ordem Harmônica		DIT [%] PRODIST	DIT [%] - 17 NÍVEIS MATLAB®
		$1kV < V_N \leq 13,8kV$	
Ímpares não múltiplas de 3	5 ^a	6,0	$5,1 \cdot 10^{-90}$
	7 ^a	5,0	$7,5 \cdot 10^{-88}$
	11 ^a	3,5	$1,5 \cdot 10^{-83}$
	13 ^a	3,0	$2,0 \cdot 10^{-81}$
	17 ^a	2,0	$3,3 \cdot 10^{-77}$
	19 ^a	1,5	$4,0 \cdot 10^{-75}$
	23 ^a	1,5	$5,4 \cdot 10^{-71}$
	25 ^a	1,5	$6,0 \cdot 10^{-69}$
Ímpares múltipla de 3	>25 ^a	1,0	0,8
	3 ^a	5,0	$3,3 \cdot 10^{-92}$
	9 ^a	1,5	$1,1 \cdot 10^{-85}$
	15 ^a	0,5	$2,6 \cdot 10^{-79}$
	21 ^a	0,5	$4,8 \cdot 10^{-73}$
Pares	>21 ^a	0,5	0,3
	2 ^a	2,0	0,0
	4 ^a	1,0	0,0
	6 ^a	0,5	0,0
	8 ^a	0,5	0,0
	10 ^a	0,5	0,0
	12 ^a	0,5	0,0
	>12 ^a	0,5	0,0

A Figura 4-4 e a Figura 4-5 (ampliação da zona-alvo daquela) ilustram o espectro harmônico de um MMC-PSCPWM de 17 níveis de tensão, com $m_a = 0,9$ e $m_f = 10$ e evidenciam a robustez do modelamento matemático evidente na semelhança dos índices das componentes harmônicas individuais até o valor simulado, isto é, 255.

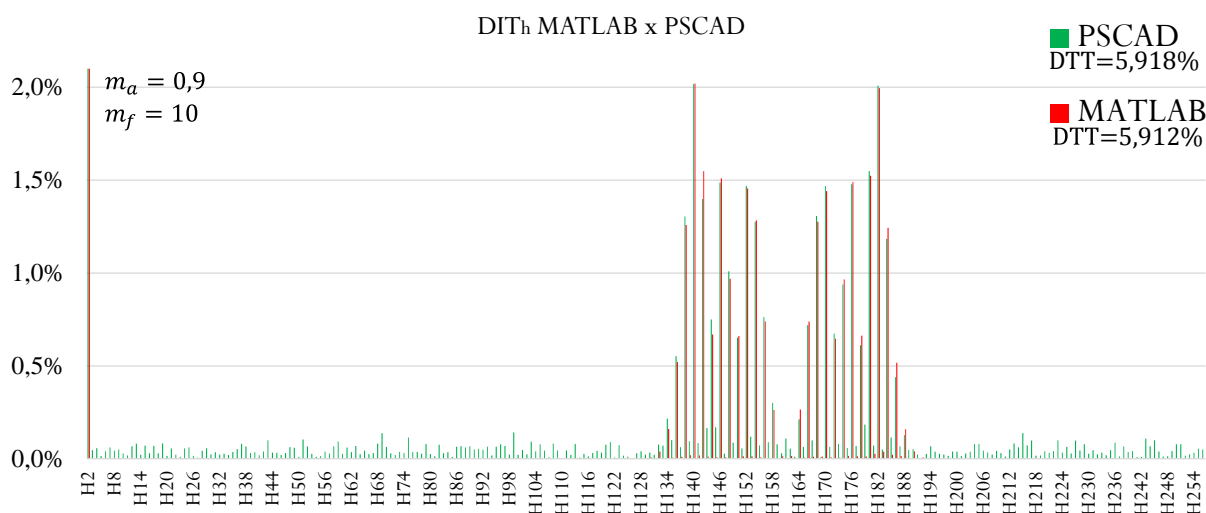


Figura 4-4 – Comparativo entre o espectro harmônico de *MMC* de 17 níveis via MATLAB® e via PSCAD®.

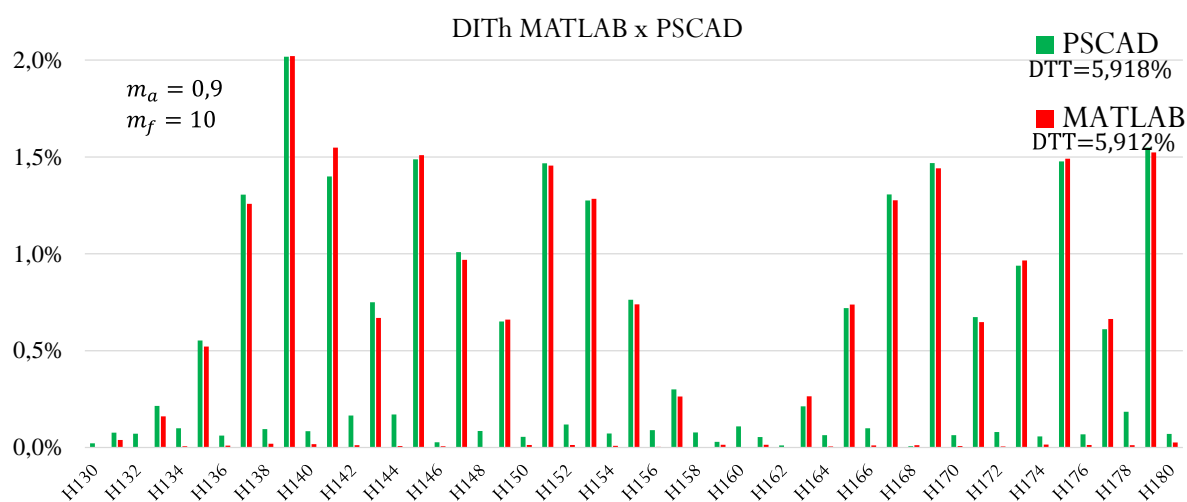


Figura 4-5 - Comparativo entre o espectro harmônico de *MMC* de 17 níveis via MATLAB® e via PSCAD® - ampliação da zona alvo.

Conclui-se também que o equacionamento proposto no capítulo anterior foi validado por um *software* de grande renome no âmbito acadêmico e de aplicações de transitórios eletromagnéticos – PSCAD®. Os valores relativos às diferenças entre o DTT deste e os obtidos pelo software MATLAB® foram em média menores do que 1% (0,815). Mesmo em situações fora do uso comercial destes conversores, isto é, com índice de modulação de amplitude menores que o mínimo proposto na Tabela 4-1, o erro se manteve abaixo de 2,5% (máximo de 2,35%).

Assim, tal equacionamento se apresenta como uma boa ferramenta para projetistas de *MMC*, uma vez que reduz o uso do modelamento via PSCAD® de forma empírica para obtenção de valores ótimos do conversor. A Figura 4-2 possui 1000 pontos de funcionamento do *MMC* por número de níveis de tensão, que foram obtidos apenas alterando a variação do índice de modulação de amplitude em questão. Em contrapartida, para obtenção dos valores em PSCAD®, foram necessárias 10 simulações para cada quantidade de níveis do *MMC*. Isto é, foi dispendido maior tempo para alteração dos parâmetros em PSCAD® para apenas uma dezena de pontos de funcionamento do que para um milhar de pontos obtidos pelo equacionamento proposto via MATLAB®.

4.2 Relação do Índice de Modulação e da Frequência da Onda Portadora com DTT

Basicamente a elevação da frequência das ondas portadoras triangulares reduz a DTT do conversor, uma vez que se aumenta a quantidade de interações entre tais ondas e a onda de referência. Entretanto, tal solução (aumento da frequência das portadoras) causa um efeito inoportuno e determinante para o *MMC*, que se trata das perdas por chaveamento do conversor. Quanto maiores estas frequências, maior será o chaveamento total do conversor e menor o seu rendimento energético.

A literatura sugere que a frequência das ondas portadoras deva ser no mínimo 20 vezes o valor da frequência da onda de referência para conversores para que se obtenha uma sintetização aceitável da forma de onda na saída [8]. Porém, ao tratarmos com conversores multiníveis, cada módulo comuta em tempos relativamente independentes, o que eleva de forma considerável a frequência de chaveamento total do conversor.

Em se tratando de *MMC* operando em conjunto com a estratégia *PSCPWM*, a frequência total de comutação do conversor será a frequência das ondas portadoras triangulares multiplicadas pela quantidade das mesmas, isto é, pelo número de módulos por braço do conversor. Dessa maneira, a frequência de chaveamento para um conjunto *MMC-PSCPWM* é dada por (43).

$$f_c = f_{tri} \cdot \frac{(N - 1)}{2} \quad (43)$$

Onde,

N = número de níveis de tensão do conversor;

f_c = frequência de comutação do conversor;

f_{tri} = frequência da onda portadora.

Para o exemplo da seção anterior, onde se considerou que a frequência da portadora triangular possuía valor 10 vezes maior que a onda de referência, o valor da frequência de comutação total daquele *MMC* era de 80 vezes a frequência de referência e, portanto, 4,8kHz. Isto é:

$$f_c = 600 \cdot \frac{(17 - 1)}{2} = 4,8kHz$$

Outra peculiaridade deste tipo de conversor é que não se deve diminuir demasiadamente a frequência da portadora, mesmo com elevada quantidade de níveis, uma vez que este fato acarretaria em níveis mal sintetizados, elevando o DTT do *MMC* e prejudicando a forma de onda da saída.

A fim de se observar e analisar o resultado da variação da frequência das ondas portadoras e do índice de modulação de amplitude, concomitantemente, foi solucionado o equacionamento proposto no capítulo anterior via MATLAB®, gerando uma figura espacial contendo os valores de DTT para cada ponto de operação do *MMC*.

A Figura 4-6 representa uma superfície contendo 16.533 valores de DTT para o conversor de 17 níveis da seção anterior, variando m_a de 0,5 a 1,0 com degraus de 0,001, e f_c de 2 a 18 vezes a frequência de referência, com degraus de 0,5.

Observa-se que existe uma faixa de valores de m_a compreendidos entre 0,9 e 1,0 e f_c entre 5 e 12 vezes a frequência de referência, e que tende a linearidade, portanto facilitando o controle dos valores de DTT desejados. Para valores de f_c muito baixos, o conversor apresenta bastante oscilação da sua distorção harmônica devido à dificuldade de sintetização da onda de saída de cada módulo, que serão somada umas às outras em cada braço. Para valores acima destes, o DTT se reduz de forma abrupta, tendendo a zero, uma vez que a forma de onda de saída multinível cada vez mais se assemelha à senóide de referência, contudo as perdas por comutação do conversor crescem a ponto de inviabilizar a sua utilização.

Para efeitos de comparação, da Figura 4-7 à Figura 4-12 são apresentadas as curvas referentes aos conversores de 5, 7, 9, 11, 13 e 15 níveis respectivamente. Cada uma dessas imagens possui 25.050 pontos de operação dos seus respectivos *MMCs*, facilitando ao projetista determinar aqueles que melhor se adequem às necessidades da aplicação.

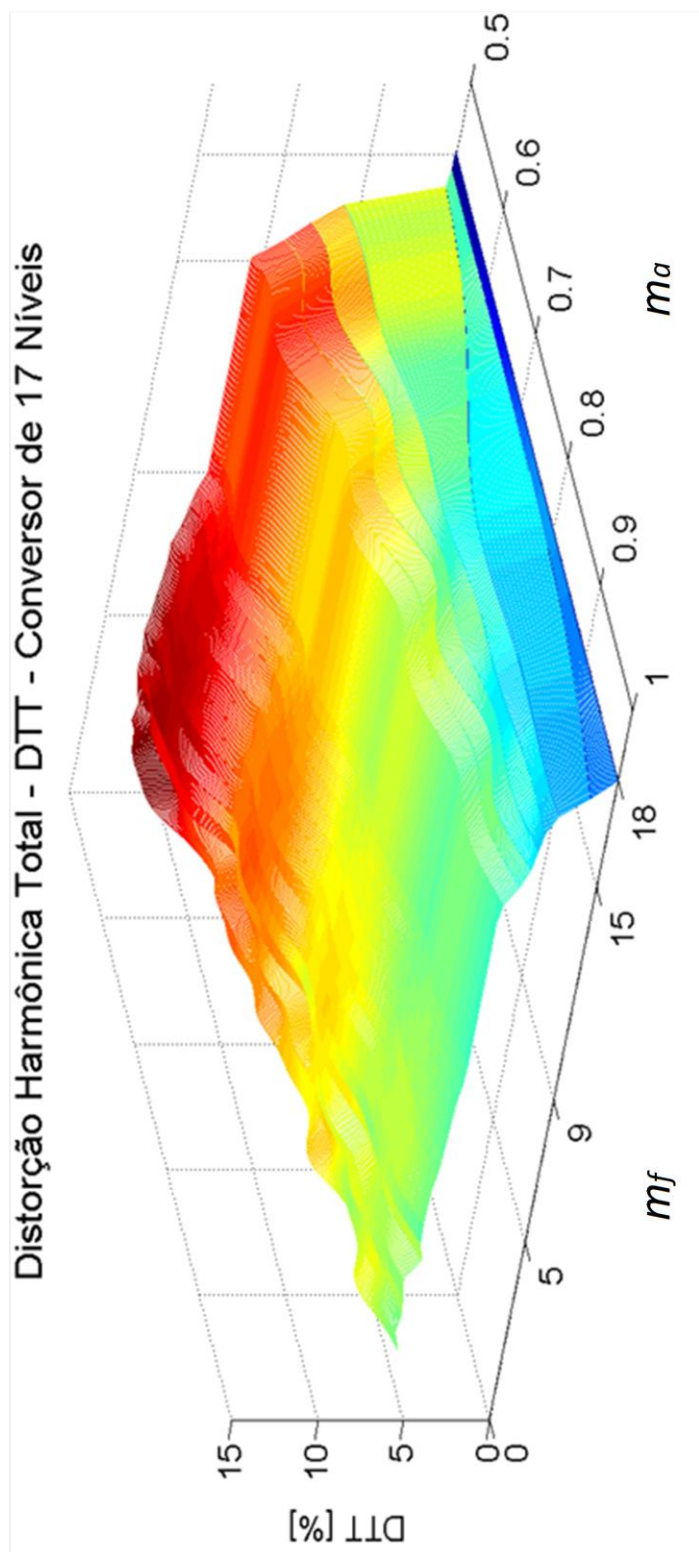


Figura 4-6 - DTT versus índice de modulação (m_a) versus múltiplo da frequência de portadora (m_f) - Conversor de 17 níveis – MATLAB®.

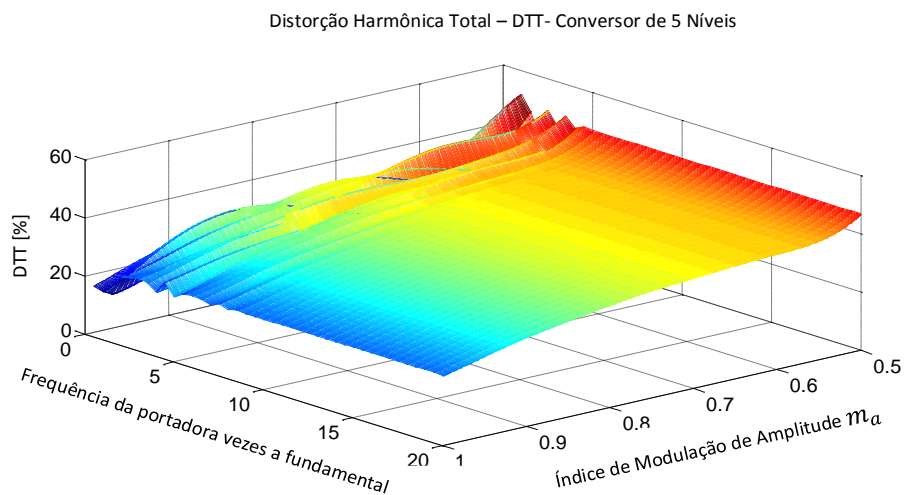


Figura 4-7 - DTT de MMC de 5 níveis.

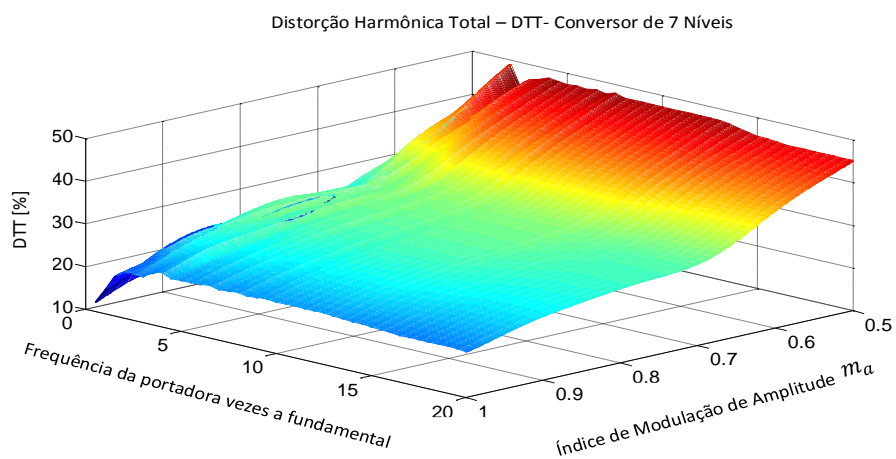


Figura 4-8 - DTT de MMC de 7 níveis.

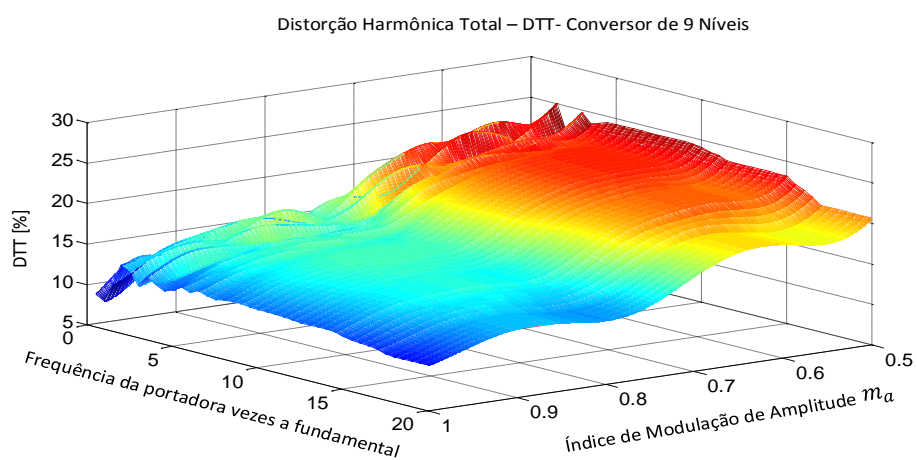


Figura 4-9 - DTT de MMC de 9 níveis.

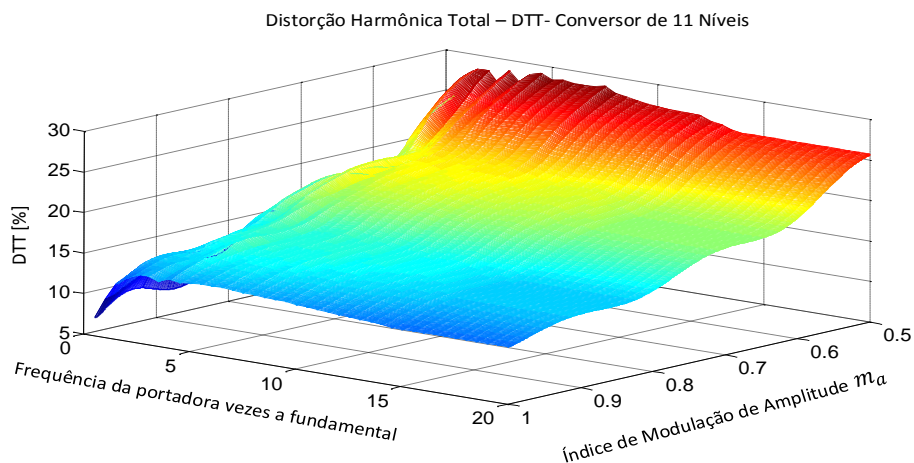


Figura 4-10 - DTT de MMC de 11 níveis.

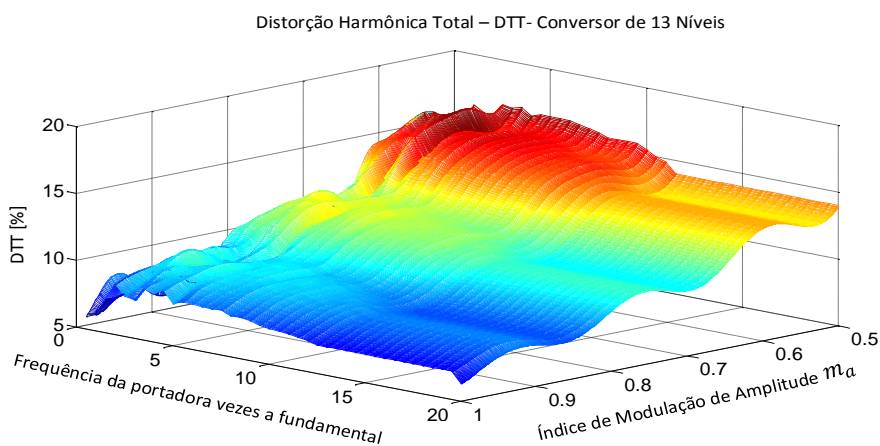


Figura 4-11 - DTT de MMC de 13 níveis.

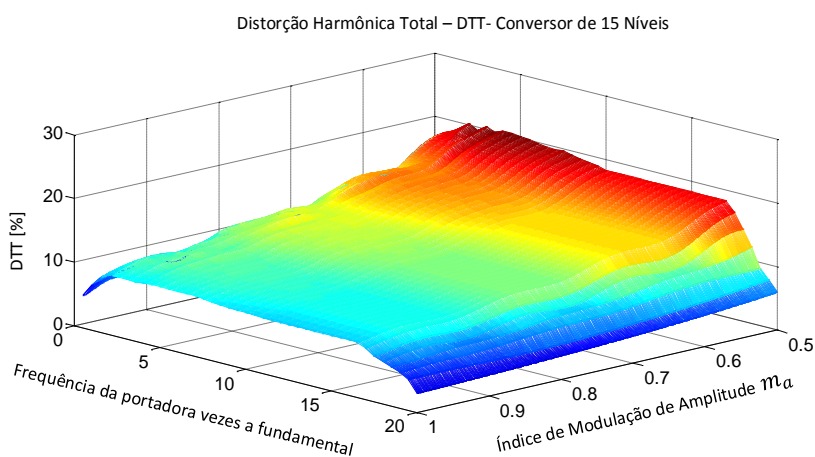


Figura 4-12 - DTT de MMC de 15 níveis.

O capítulo seguinte apresenta a implementação de um *MMC-PSCPWM* em *hardware* programável a fim de se obter valores inerentes à DTT desta topologia de conversor e validar, mesmo que de maneira incipiente, o equacionamento matemático no campo prático.

Capítulo 5: Implementação em Hardware *FPGA*

Antes do surgimento da lógica programável, os circuitos lógicos eram implementados em placas impressas utilizando componentes padrão ou através de portas lógicas em circuitos integrados específicos.

O *FPGA* (*Field Programmable Gate Array* – Arranjo de Portas Programável em Campo) consiste em um circuito integrado contendo elevada quantidade de unidades lógicas idênticas, que podem ser configuradas de forma independente e interconectadas a partir de uma matriz de trilhas condutoras e chaves programáveis. Dessa maneira, um *FPGA* permite a implementação de uma elevada gama de circuitos em seu integrado para execução de tarefas específicas.

A fim de comprovar a implementação do equacionamento proposto no capítulo anterior, utilizou-se uma placa *FPGA* para gerar os sinais de acionamento das chaves semicondutoras de *MMC-PSCPWM* com diferentes configurações de níveis, frequência das ondas triangulares portadoras e índice de modulação de amplitude a fim de se comparar os resultados obtidos pelo equacionamento.

O modelo e as características da placa de *FPGA* utilizada seguem na Tabela 5-1 e está apresentado na Figura 5-1:

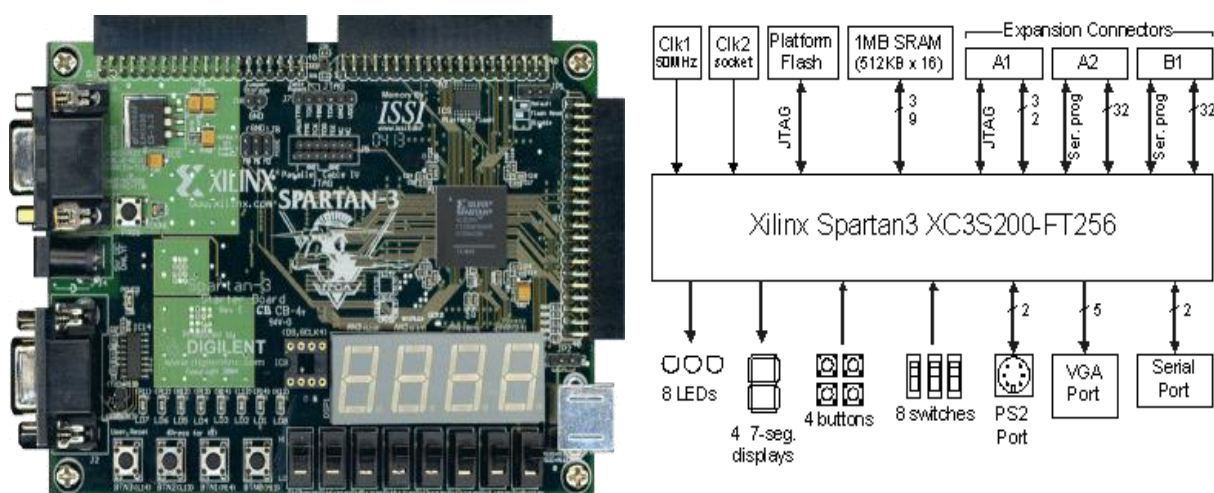


Figura 5-1 - *FPGA* utilizado na implementação do *MMC*.

Tabela 5-1 - Especificações do *FPGA* utilizado na implementação do *MMC*.

FABRICANTE:	Digilent
MODELO:	Xilinx Spartan-3 FPGA, 1000K Gates
CONECTORES:	03 conectores de expansão de 40 pinos
	01 conector VGA;
	01 conector RS-232
	01 conector PS/2
PROGRAMAÇÃO:	JTAG programável cabos paralelo ou USB
	Plataforma Flash on-board
CARACTERÍSTICAS:	12 multiplicadores de 18 bits
	Bloco de RAM de 216Kbits
	Clock interno de 500MHz
	Plataforma Flash on-board de 2Mbits
	08 chaves deslizantes
	04 “pushbuttons”;
	09 LEDs
	03 reguladores de tensão de alta corrente
	01 Mbyte de SRAM on-board

5.1.1 Descrição dos Trabalhos

O *software* utilizado para programação do *FPGA* foi o ISE DESIGN SUITE 14.7 da desenvolvedora Xilinx, que permite, entre outras tarefas, criar a análise dos códigos em VHDL para programar e sintetizar os circuitos eletrônicos na placa. A Figura 5-2 apresenta como exemplo a tela do *software* ISE utilizado para programação, sintetização e gravação do programa em placa.

Primeiramente, foi implementado no programa uma forma de onda senoidal de referência com 60Hz de frequência. Posteriormente foram geradas várias ondas portadoras triangulares conforme a quantidade de níveis do conversor selecionado. O confronto da onda de referência com as portadoras gerou sinais de controle de chaves, que foram enviados às saídas.

O programa implementado em *FPGA*, promove 40 pontos de operação para cada um dos sete *MMCs* propostos (5, 7, 9, 11, 13, 15 e 17 níveis), utilizando cinco valores de m_a (0,875; 0,906; 0,9375; 0,96875 e 1) e oito valores de f_c (300Hz; 480Hz; 600Hz; 685,71Hz; 800Hz; 960Hz; 1200Hz; 1600Hz). Dessa maneira,

torna-se possível a obtenção total de 280 pontos de operação de *MMC* para validação do resultado do equacionamento.

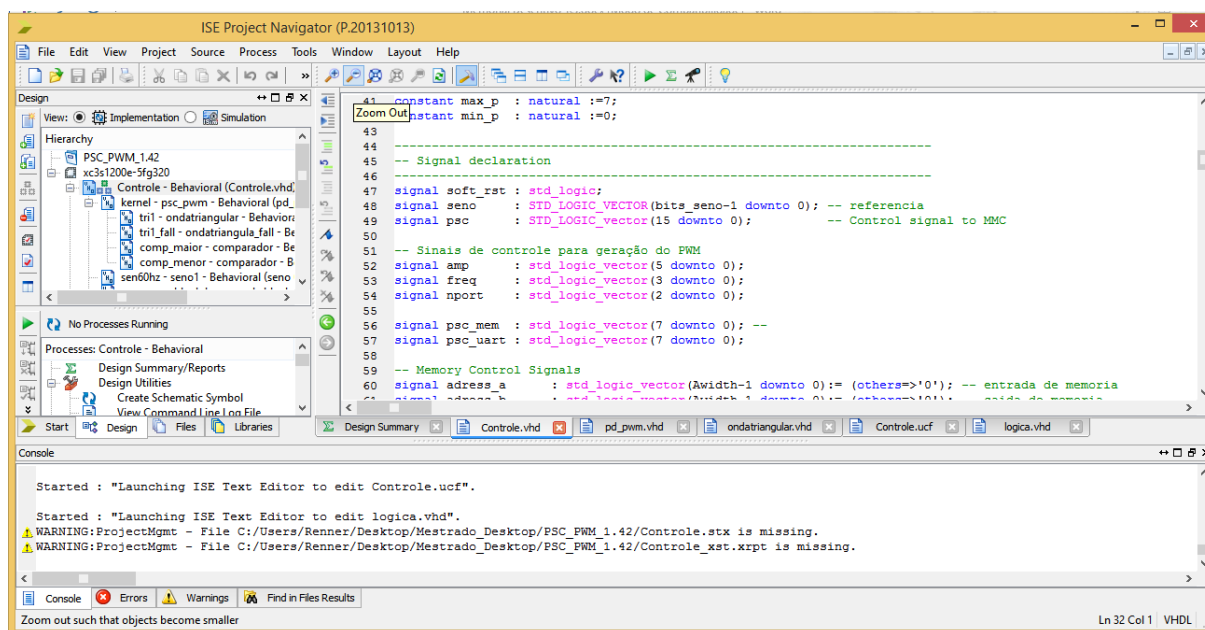


Figura 5-2 - Tela do *software* ISE.

5.1.2 Diagrama de blocos

Com o intuito de comprovar a usabilidade da análise do conteúdo harmônico desenvolvida neste trabalho, implementou-se um *MMC* em *FPGA* e compararam-se os resultados obtidos com aqueles obtidos em simulações no *MATLAB*® e no *PSCAD*®.

A construção do *MMC-PSCPWM* em *FPGA* consistiu em coletar os dados referentes aos disparos das chaves semicondutoras dos módulos e, utilizando a característica do conversor modular multinível, somar cada sinal lógico de disparo (0 ou 1) a fim de construir a forma de onda esperada na saída do *MMC*, uma vez que cada módulo possui a mesma contribuição de valores de tensão no sinal final.

O esquema de montagem e coleta de dados, ilustrado na Figura 5-3 na forma de diagrama de blocos, indica a ordem das atividades executadas pelo *FPGA*. A ilustração apresenta o esquema para coleta de dados provenientes da placa *FPGA* para acionamento das chaves semicondutoras do *MMC*. Segue abaixo a descrição de cada ponto indicado:

- 1) O notebook contendo os códigos em VHDL e compilados no *software* ISE efetua a gravação na placa contendo o *FPGA* onde o programa opera continuamente;

- 2) Através de comunicação via cabo serial, os dados fornecidos pela placa do fabricante Digilent são coletados pelo MATLAB® com o intuito de armazenagem e cálculo de DTT de cada ponto de operação do conversor;
- 3) Os dezesseis sinais de acionamento das chaves semicondutoras são coletados por uma placa de circuito impresso contendo somadores a fim de gerar uma onda resultante (como o MMC é um conversor simétrico, todos os níveis possuem o mesmo valor, possibilitando tais operações);
- 4) O sinal sintetizado é coletado por um osciloscópio para confirmação e inspeção visual de toda a operação.

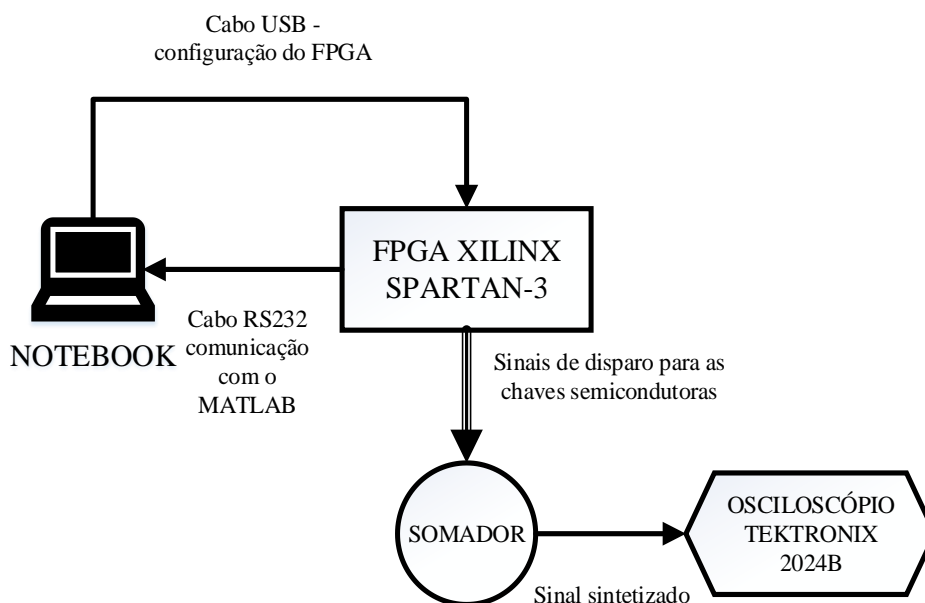


Figura 5-3 - Esquema de conexão para coleta de resultados.

De maneira resumida, foram geradas a forma de onda de referência em 60Hz e as portadoras triangulares referentes à quantidade de níveis desejados, e comparados seus valores de amplitude. Para valores da onda de referência acima dos de determinada onda triangular o valor lógico de disparo do módulo referente será 1. Para valores menores será 0. Dessa forma foi possível coletar tais sinais de disparo e sintetizar a onda de saída do MMC configurado para estratégia de chaveamento *PSCPWM*.

As formas de onda sintetizadas foram obtidas por osciloscópio (modelo TPS2024B da fabricante Tektronix) e estão representadas nas Figura 5-5. Para este caso utilizou-se como

frequência de onda portadora triangular o valor de vinte vezes a frequência da onda de referência senoidal, isto é, 1.200Hz, e índice de modulação de amplitude igual à unidade.

O fluxograma de trabalho do projeto está ilustrado no Apêndice 3.

5.1.3 Resultados

Após implementação em laboratório, observaram-se os resultados obtidos em bancada. A Figura 5-4 apresenta duas fotografias da montagem do sistema de geração de onda e apresentação de dados na tela do osciloscópio com um sinal de 17 níveis sintetizado.

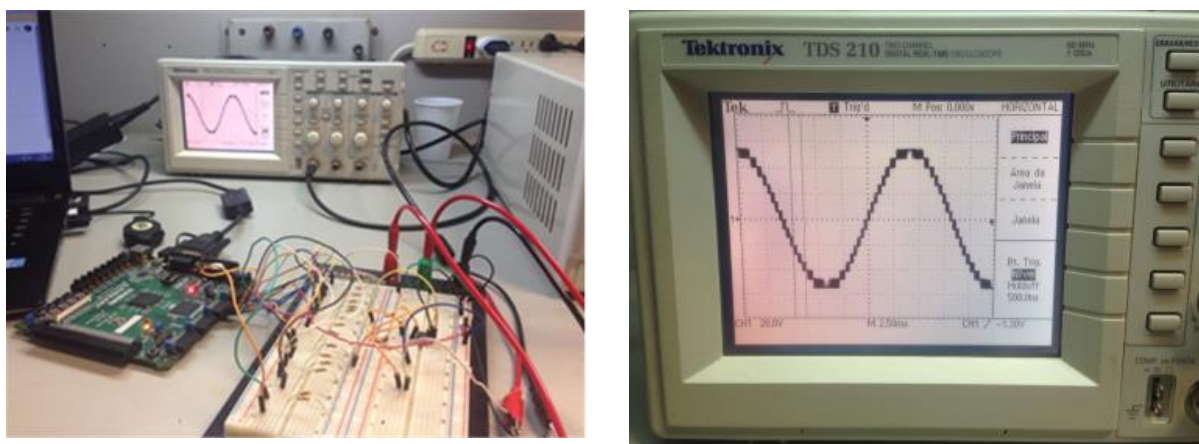


Figura 5-4 - Montagem do *FPGA* para coleta dos resultados.

Posteriormente, por meio de comunicação serial, coletaram-se algumas formas de onda do osciloscópio a fim de mostrá-las neste trabalho, representadas na Figura 5-5. Estas imagens apresentam um conversor de 17 níveis com frequência de ondas triangulares portadoras de 1.200Hz (isto é, 20 vezes a frequência da onda de referência) e índice de modulação de amplitude igual a unidade.

Pode-se observar a consistência do código implementado no *FPGA* e a boa definição do sinal sintetizado coletado pelo osciloscópio, sendo mostrados diversos intervalos de tempo de apuração da onda com ampliação em determinadas áreas, onde torna-se evidente o sinal *PWM* em cada nível individualmente. A DTT deste sinal em questão foi de 2,52%.

De posse dos dados oriundos do *FPGA*, foram obtidas as DTTs de cada ponto de operação através de cálculo via MATLAB® e apresentados da Tabela 5-2 à Tabela 5-8. Foram comparados os valores sob mesmo ponto de funcionamento de implementação no software PSCAD®, em placa *FPGA* e em software MATLAB®, sendo observadas pequenas diferenças

nos valores entre as medições e, portanto, tais valores acabam por validar o equacionamento matemático do *MMC* utilizando *PSCPWM*.

Salienta-se que, assim como os valores obtidos via *FPGA* e *PSCAD®*, os valores resultantes do equacionamento via *MATLAB®* foram limitados a componentes harmônicas de no máximo 255 vezes a onda fundamental, influenciando diretamente nos valores de DTT. Como o equacionamento matemático gera formas de onda no máximo com 255 componentes harmônicas, valores mais elevados apresentam DITH igual a zero, e que pode ser observado da Tabela 5-6 à Tabela 5-8. Tal efeito não é notado nas simulações em *PSCAD®* e *FPGA*, uma vez que as ondas geradas teoricamente possuem infinitas componentes harmônicas, sendo analisadas apenas até a de valor 255. Contudo, tal valor estipulado de ordem harmônica apresenta leitura satisfatória e com boa aproximação de DTT, atendendo a contento aos estudos realizados e à realidade dos conversores.

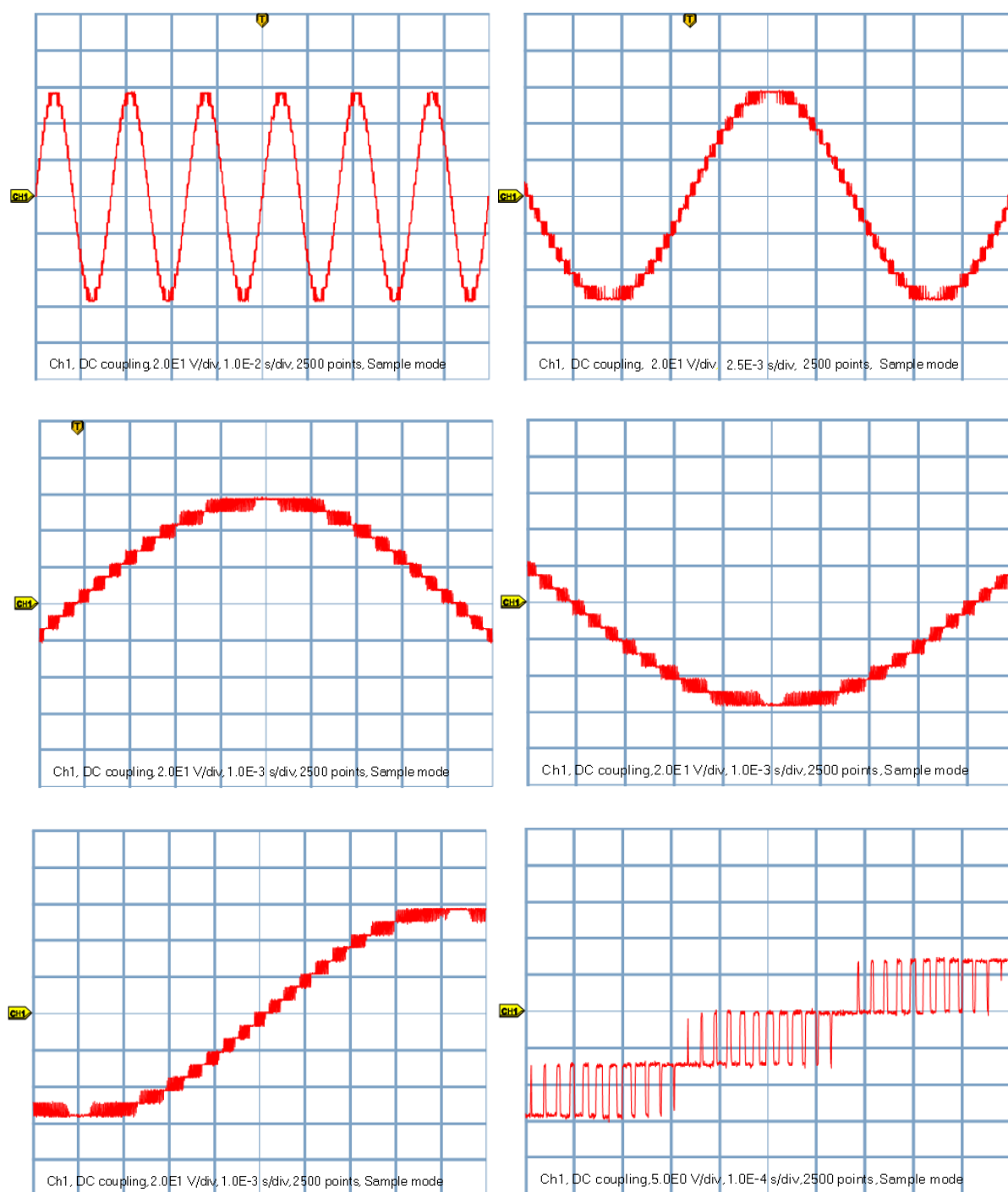


Figura 5-5 - Ondas sintetizadas - Osciloscópio

Tabela 5-2 - DTT MMC 5 Níveis.

Freq. Portadora [Hz]	DTT - MMC 5 Níveis [%] Índice de Modulação														
	0,875					0,906					0,9375				
	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]
300	34.60	34.19	32.40	0.41	2.20	32.71	32.45	30.59	0.26	2.12	30.50	30.55	28.13	0.05	2.37
480	33.44	33.93	31.99	0.49	1.45	31.66	32.21	30.34	0.55	1.32	29.67	30.42	28.31	0.75	1.37
600	33.46	33.72	32.05	0.26	1.41	31.62	31.78	30.45	0.16	1.17	29.56	29.93	28.48	0.37	1.08
685.71	33.41	33.66	32.05	0.25	1.36	31.66	31.81	30.45	0.15	1.21	29.68	29.90	28.49	0.02	1.40
800	33.12	33.22	32.05	0.10	1.07	31.47	31.32	30.45	0.15	1.03	29.57	29.70	28.49	0.13	1.08
960	33.09	33.12	32.05	0.03	1.04	31.39	31.38	30.45	0.01	0.94	29.48	29.68	28.49	0.20	1.00
1200	32.53	32.68	31.99	0.15	0.53	30.80	30.65	30.36	0.15	0.44	28.87	29.03	28.36	0.16	0.51
1600	31.39	31.51	30.99	0.12	0.40	29.70	29.87	29.24	0.17	0.46	27.65	28.36	27.18	0.71	0.47

Tabela 5-3 – DTT MMC 7 Níveis.

Freq. Portadora [Hz]	DTT - MMC 7 Níveis [%] Índice de Modulação														
	0,875					0,906					0,9375				
	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]
300	22.59	23.56	21.13	0.03	1.46	22.08	21.96	20.03	0.12	2.05	20.91	20.95	18.97	0.04	1.95
480	21.67	22.02	21.25	0.35	0.42	21.01	21.31	20.47	0.30	0.75	20.24	20.50	19.49	0.26	0.74
600	21.50	21.87	21.23	0.37	0.27	20.70	21.15	20.44	0.45	0.26	19.70	19.93	19.43	0.23	0.27
685.71	21.20	21.80	21.23	0.60	0.03	20.31	21.00	20.44	0.69	0.13	19.34	19.86	19.43	0.52	0.09
800	20.98	21.44	21.19	0.46	0.20	20.28	20.68	20.36	0.40	0.08	19.08	19.66	19.34	0.58	0.26
960	20.55	21.20	20.45	0.65	0.10	19.59	20.34	19.77	0.75	0.18	18.61	19.44	18.65	0.83	0.04
1200	20.10	20.77	20.36	0.67	0.26	19.42	19.76	19.64	0.34	0.22	18.19	18.84	18.46	0.65	0.26
1600	18.86	19.96	18.76	1.10	0.10	17.77	19.14	17.85	1.37	0.08	16.54	18.28	16.59	1.74	0.04

Tabela 5-4 - DTT MMC 9 Níveis.

Freq. Portadora [Hz]	DTT - MMC 9 Níveis [%] Índice de Modulação														
	0,875					0,906					0,9375				
	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]
300	15.89	16.34	15.34	0.45	0.55	16.00	15.93	15.25	0.07	0.75	15.38	15.65	14.77	0.27	0.62
480	15.90	16.02	15.58	0.12	0.33	15.40	15.68	15.24	0.28	0.16	14.80	15.05	14.63	0.25	0.18
600	15.41	15.85	15.38	0.44	0.03	15.06	15.44	15.06	0.38	0.00	14.47	14.89	14.46	0.42	0.01
685.71	15.10	15.59	15.29	0.49	0.19	14.79	15.24	14.99	0.45	0.20	14.27	14.64	14.46	0.37	0.19
800	14.78	15.43	14.94	0.65	0.15	14.56	15.04	14.68	0.48	0.12	13.98	14.45	14.14	0.47	0.16
960	14.64	14.97	14.29	0.33	0.35	14.42	14.79	14.06	0.37	0.35	13.92	14.09	13.43	0.17	0.49
1200	13.77	14.69	13.61	0.92	0.16	13.42	14.35	13.42	0.93	0.00	12.77	13.79	12.69	1.02	0.08
1600	13.16	14.07	13.61	0.91	0.43	13.00	13.63	13.42	0.85	0.42	12.23	13.14	12.69	0.91	0.45

Tabela 5-5 - DTT MMC 11 Níveis.

Freq. Portadora [Hz]	Indice de Modulação																			
	0,975				0,906				0,9375				0,96975				1			
	FPGA	PSCAD	FPGA	Erro FPGA [%]	Erro MATLAB [%]	FPGA	PSCAD	FPGA	Erro FPGA [%]	Erro MATLAB [%]	FPGA	PSCAD	FPGA	Erro FPGA [%]	Erro MATLAB [%]	FPGA	PSCAD	FPGA	Erro FPGA [%]	Erro MATLAB [%]
300	12,39	12,39	12,14	0,20	0,24	12,20	12,13	11,82	0,19	0,66	11,53	11,23	11,23	0,30	0,59	10,42	10,18	10,57	0,24	0,15
480	11,88	11,86	11,56	0,32	0,41	11,95	11,66	11,43	0,14	0,00	11,00	10,80	10,95	0,20	0,05	9,99	9,74	10,32	0,25	0,33
600	11,73	11,59	11,59	0,43	0,14	11,60	11,55	11,31	0,30	0,01	10,56	10,37	10,63	0,19	0,07	9,64	9,36	9,99	0,28	0,35
685,71	11,41	11,12	11,74	0,29	0,33	11,34	11,05	10,78	11,45	0,35	10,33	10,04	10,74	0,21	0,41	9,32	9,09	9,83	0,23	0,51
800	10,85	10,36	10,96	0,52	0,10	10,96	10,68	11,11	0,28	0,15	10,66	10,26	10,86	0,40	0,20	9,01	8,75	9,20	0,26	0,69
960	10,34	10,06	10,29	0,28	0,05	10,50	10,23	9,82	0,24	0,02	9,38	9,29	9,43	0,09	0,04	8,56	8,15	9,29	0,41	0,73
1200	10,11	9,66	10,29	0,45	0,18	10,37	10,02	9,67	0,35	0,17	9,25	8,89	9,04	0,36	0,18	8,38	8,00	8,96	0,38	0,58
1600	6,82	6,85	6,85	1,31	1,28	8,34	6,51	6,28	1,65	1,88	6,95	5,71	5,72	1,24	1,23	6,00	5,39	6,00	0,61	2,41

Tabela 5-6 – DTT MMC 13 Níveis.

Freq. Portadora [Hz]	DTT - MMC 13 Níveis [%] Índice de Modulação																								
	0,875				0,906				0,9375				0,96875				1								
	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro FPGA [%]	Erro MATLAB [%]					
300	9,95	9,80	9,79	0,15	0,15	9,85	9,82	9,70	0,03	0,15	9,86	9,75	9,76	0,11	0,10	9,51	9,35	9,28	0,23	8,21	8,39	8,15	0,18	0,06	
480	9,37	9,04	9,39	0,33	0,02	9,49	9,27	9,56	0,22	0,07	9,41	9,18	9,46	0,23	0,04	9,00	8,76	9,00	0,22	8,04	7,96	8,06	0,86	0,02	
600	8,98	8,53	8,93	0,45	0,05	9,09	8,86	9,14	0,23	0,05	9,13	8,85	9,04	0,28	0,09	8,61	8,31	8,61	0,30	0,00	7,66	7,45	7,70	0,21	0,04
685,71	8,54	8,29	8,77	0,25	0,23	8,79	8,52	9,03	0,27	0,24	8,80	8,51	9,05	0,29	0,25	8,28	7,98	8,42	0,30	0,13	7,46	7,24	7,66	0,22	0,20
800	8,10	7,83	8,14	0,27	0,04	8,44	8,25	8,49	0,19	0,05	8,53	8,19	8,52	0,34	0,01	7,96	7,64	7,94	0,32	0,02	6,85	7,15	0,32	0,02	0,02
960	8,10	7,73	8,14	0,37	0,04	8,28	7,99	8,49	0,29	0,21	8,40	8,05	8,52	0,35	0,12	7,77	7,52	7,94	0,25	0,17	7,05	6,85	7,15	0,20	0,10
1200	7,23	7,53	7,93	0,30	0,69	7,47	7,68	7,98	0,21	0,71	7,58	7,69	8,10	0,11	0,52	7,25	7,18	7,35	0,07	0,10	6,55	6,33	6,37	0,22	0,19
1600	1,63	2,50	0,00	0,87	1,63	1,53	2,46	0,00	0,93	1,53	1,54	2,54	0,00	1,00	1,54	1,44	2,31	0,10	0,87	1,44	1,36	2,25	0,00	0,89	1,36

Tabela 5-7 - DTT MMC 15 Níveis.

Freq. Portadora [Hz]	DTT - MMC 15 Níveis [%] Índice de Modulação																								
	0,875					0,906					0,9375					0,96875					1				
	PSCAD	FPGA	MATLAB	Erro IPFGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro IPFGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro IPFGA [%]	Erro MATLAB [%]	PSCAD	FPGA	MATLAB	Erro IPFGA [%]	Erro MATLAB [%]					
300	8,30	7,91	7,92	0,39	0,38	8,20	8,10	8,22	0,10	0,02	8,39	8,12	8,21	0,27	0,18	8,08	7,87	7,83	0,21	0,26					
480	7,67	7,23	7,56	0,44	0,11	7,77	7,54	7,77	0,23	0,00	7,88	7,55	7,78	0,33	0,09	7,59	7,19	7,51	0,40	0,08					
600	7,19	6,91	7,14	0,28	0,05	7,21	7,09	7,26	0,12	0,05	7,55	7,33	7,49	0,22	0,06	7,17	6,88	7,10	0,29	0,07					
685,71	6,89	6,57	6,86	0,32	0,03	6,96	6,78	7,00	0,18	0,04	7,24	6,89	7,24	0,35	0,00	6,84	6,54	6,86	0,30	0,02					
800	6,80	6,57	6,86	0,23	0,06	6,94	6,65	7,00	0,29	0,06	7,16	6,88	7,24	0,28	0,08	6,75	6,47	6,86	0,28	0,11					
960	6,63	6,52	6,86	0,11	0,23	6,67	6,47	7,00	0,20	0,34	6,94	6,47	7,24	0,22	0,30	6,52	6,38	6,86	0,14	0,34					
1200	3,31	2,47	0,06	0,84	3,25	3,32	2,44	0,09	0,88	3,23	3,25	2,45	0,16	0,95	3,25	3,23	2,55	0,24	0,98	2,99					
1600	1,10	2,60	0,00	1,50	1,10	1,05	2,45	0,00	1,40	1,05	1,00	2,35	0,00	1,35	1,00	0,99	2,16	0,00	1,17	0,99					
1600	1,10	2,60	0,00	1,50	1,10	1,05	2,45	0,00	1,40	1,05	1,00	2,35	0,00	1,35	1,00	0,99	2,16	0,00	1,17	0,99					

As formas de onda, representadas da Figura 5-6 à Figura 5-12, apresentaram bastante consistência, sendo possível observar todos os detalhes do sinal de saída de conversores com diversos níveis de tensão, apresentando boa resolução no *PWM* utilizado.

A fim de comprovar a aplicabilidade do conjunto *MMC – PSCPWM*, optou-se por comparar os valores obtidos pela construção deste conversor no software PSCAD/EMDTTC®, e devido a sua robustez e consagração nos meios acadêmicos, utilizar seus valores como referência a fim de compará-los com os índices de DTT da implementação em *FPGA* e do desenvolvimento em MATLAB®.

A Figura 5-6 representa os valores de DTT de cada uma das três construções de *MMC – PSCAD*®, MATLAB® e *FPGA*. Para tanto, foram usados valores de frequência da onda portadora triangular de 300 a 1200Hz, isto é, de 5 a 20 vezes a frequência da onda de referência, e índice de modulação de amplitude de 0,875 a 1. Observou-se que os valores de DTT nestas três implementações obtiveram valores bastante semelhantes e seguindo determinado padrão entre si.

A partir de uma determinada amostra de configurações pôde-se determinar que para o *MMC-PSCPWM* de 17 níveis foi observado erro absoluto médio percentual de DTT de 0,43% com máximo de 1,02% para o equacionamento proposto executado via MATLAB®, e 0,35% com máximo de 0,81% para a implementação em *FPGA*.

MMC de 17 Níveis - Comparações – PSCAD/MATLAB/FPGA

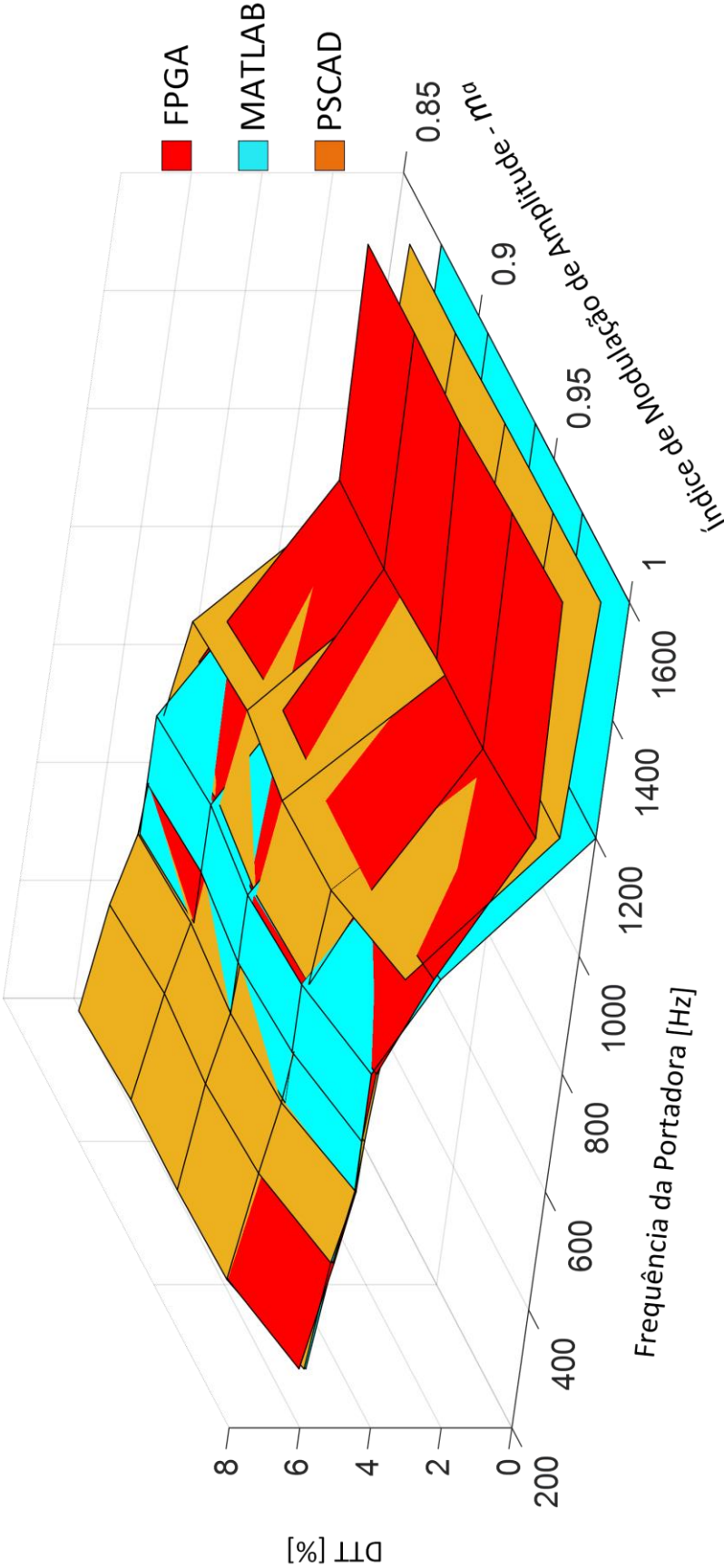


Figura 5-6 – Comparação de DTT versus índice de modulação (m_n) versus frequência de portadora (m_f) - Conversor de 17 níveis

MMC de 05 Níveis - Comparações – PSCAD/MATLAB/FPGA

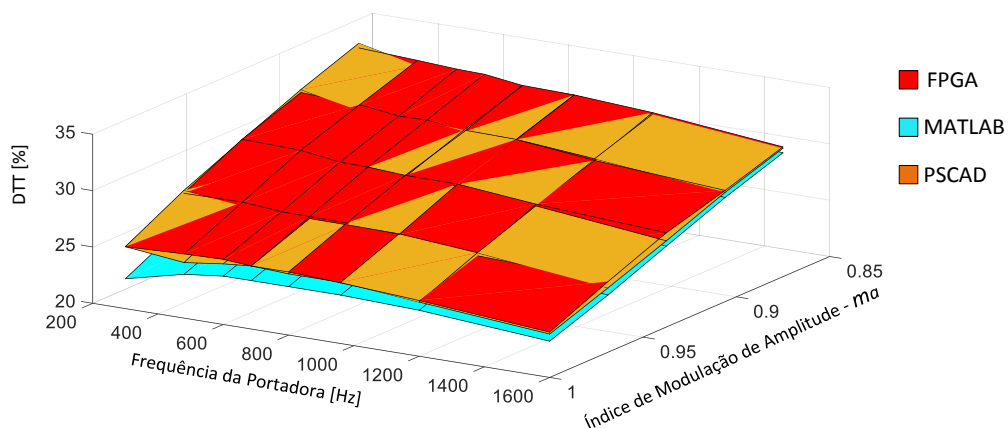


Figura 5-7 – Comparação dos DTT de MMC de 5 níveis.

MMC de 07 Níveis - Comparações – PSCAD/MATLAB/FPGA

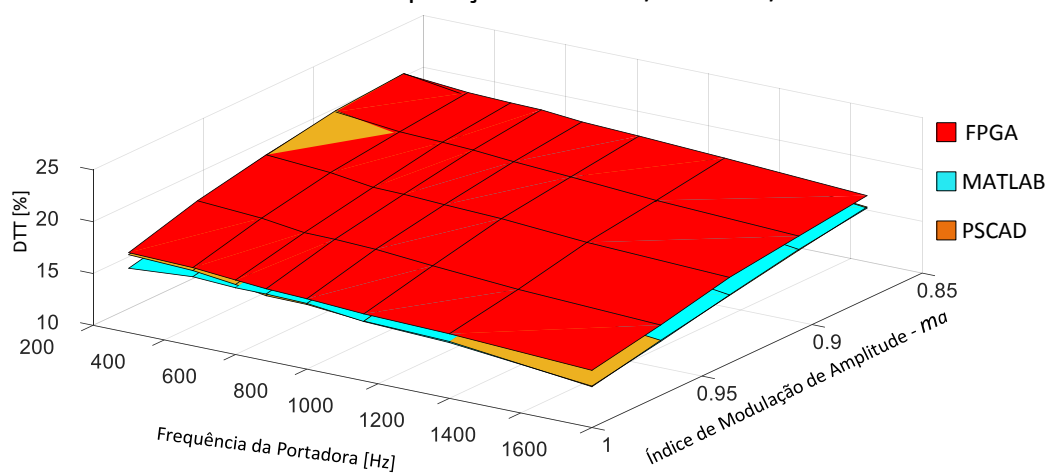


Figura 5-8 – Comparação dos DTT de MMC de 7 níveis.

MMC de 09 Níveis - Comparações – PSCAD/MATLAB/FPGA

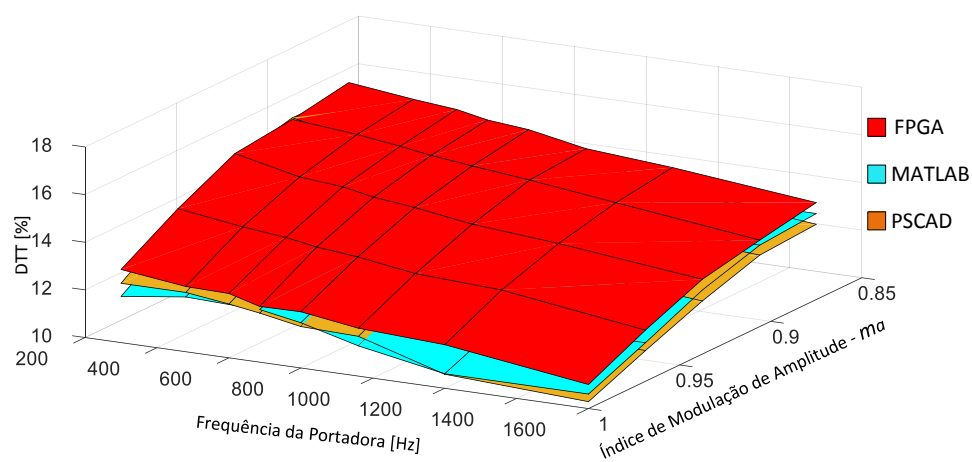


Figura 5-9 – Comparação dos DTT de MMC de 9 níveis.

MMC de 11 Níveis - Comparações – PSCAD/MATLAB/FPGA

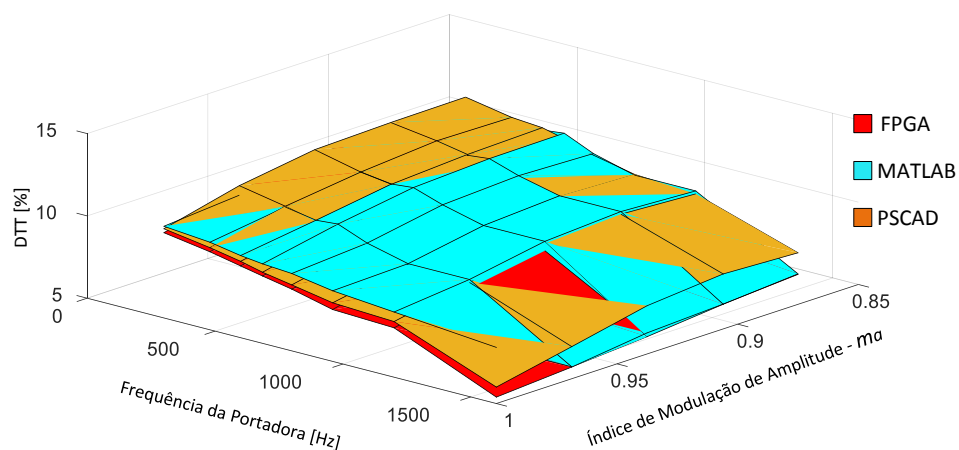


Figura 5-10 – Comparação dos DTT de MMC de 11 níveis.

MMC de 13 Níveis - Comparações – PSCAD/MATLAB/FPGA

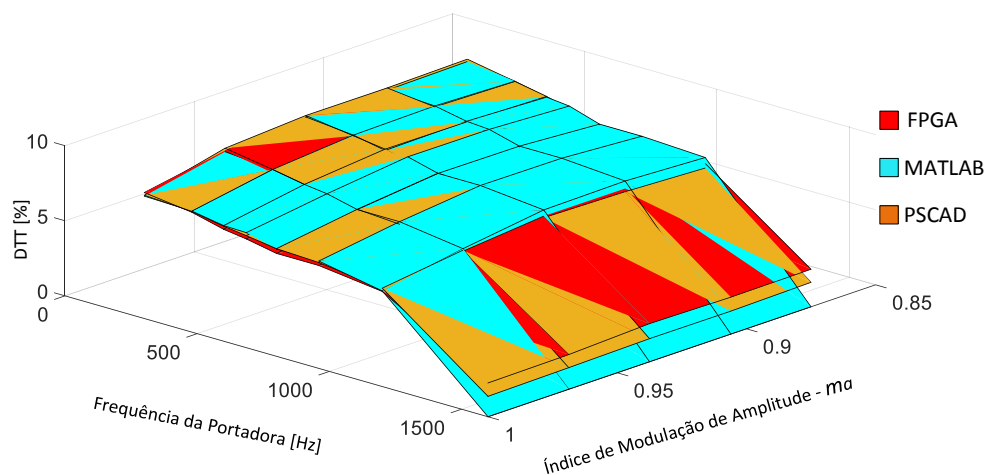


Figura 5-11 – Comparação dos DTT de MMC de 13 níveis.

MMC de 15 Níveis - Comparações – PSCAD/MATLAB/FPGA

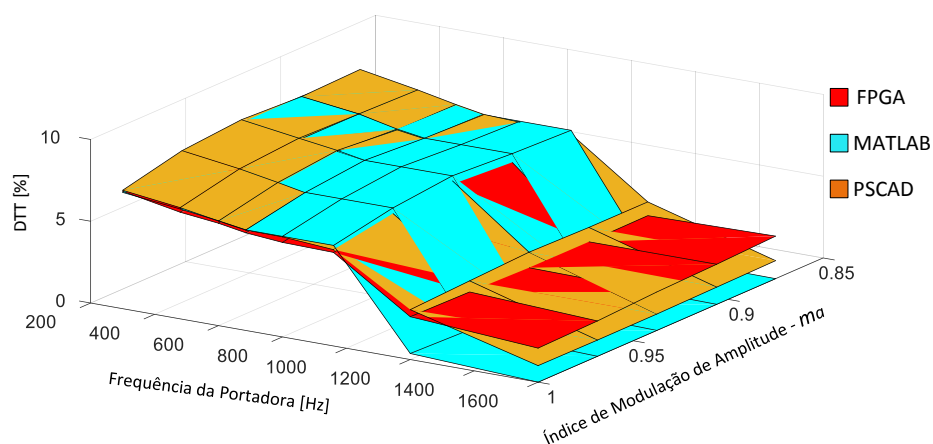


Figura 5-12 – Comparação dos DTT de MMC de 15 níveis.

Capítulo 6: Conclusão

O intuito deste trabalho consistiu no auxílio ao projetista de conversores a decidir o melhor ponto de operação de um *MMC*, utilizando o *PSCPWM* como estratégia de modulação, de acordo com a aplicação desejada. O estudo abordou diversos tipos de topologias de conversores e alguma das mais utilizadas estratégias de chaveamento, para por fim demonstrar a utilidade do conversor modular multinível para aplicações em média tensão.

Foi desenvolvido o equacionamento matemático do conjunto *MMC-PSCPWM* e, para validar o trabalho desenvolvido, solucionou-se a equação final em *software* MATLAB®, comparando os resultados com o *software* PSCAD®, consagrado no meio acadêmico. Os resultados desta comparação ensejaram diferenças pequenas de valores.

Por fim, a fim de garantir a aplicabilidade do equacionamento, implementou-se o conversor com diversos níveis em placa contendo *FPGA* e coletaram-se os resultados a fim de determinar o DTT de cada ponto de operação.

Com base nos resultados obtidos por emulação via *software* MATLAB® e confirmados pelo *software* PSCAD/EMTDC® e *hardware* *FPGA*, pode-se atestar que a análise do conteúdo harmônico utilizando transformada dupla de Fourier atingiu ótima precisão, com pequena diferença, e apresenta-se como ferramenta confiável para elaboração de projetos e dimensionamentos acerca de *MMCs*.

Além da precisão desta modelagem, salienta-se a facilidade na manipulação de variáveis que este proporciona, possibilitando, por exemplo, a alteração do número de níveis, da modulação de amplitude, frequência de chaveamento, ou até mesmo da onda senoidal de referência, para subsidiar a escolha correta do conversor com essa estratégia de chaveamento, não havendo a necessidade de modelar em PSCAD® (ou *software* afim) dezenas de conversores com variados níveis. A Figura 4-6 gerada facilmente pelo equacionamento desenvolvido, exhibe um plano com 16.533 pontos de funcionamento de um conversor de 17 níveis formado pela variação do índice de modulação de amplitude (m_a) e a frequência da portadora triangular múltipla da portadora (m_f), sendo o DTT representado no eixo vertical.

Por sua vez, essa topologia de conversores apresenta-se como alternativa multinível bastante favorável, quando utilizando a estratégia *PSCPWM*, atendendo a contento ao rigor dos índices de conteúdo harmônico impostos pela ANEEL sem, entretanto, possuir elevado número de componentes e, conseqüentemente, sem elevar em demasia os custos de sua implementação.

6.1 Propostas de Continuidade

A partir do que foi realizado neste trabalho é possível identificar alguns temas que ainda precisam ser desenvolvidos:

- Utilizar a Transformada Dupla de Fourier para propor novas estratégias de chaveamento;
- Desenvolver análise matemática de outras estratégias de chaveamento;
- Desenvolver análises matemáticas para outros conversores;
- Propor estratégias de controle otimizadas através do desenvolvimento matemático do *MMC-PSCPWM*.

Referências Bibliográficas

- [1] S. Bum-Seok, G. Sinha, M. D. Manjrekar e T. A. Lipo, "Multilevel Power Conversion - An Overview Of Topologies And Modulation Strategies," em *Proceedings of the 6th International Conference on Optimization of Electrical and Electronic Equipments*, v.2, 1998.
- [2] M. Hagiwara e H. Akagi, "PWM Control and Experiment of Modular Multilevel Converters," em *IEEE Power Electronics Specialists Conference - PESC*, 2008.
- [3] A. Nabae, I. Takahashi e H. Akagi, "A New Neutral-Point Clamped PWM Inverter," *IEEE Transaction on Industry Applications*, v17, pp. 518-523, Setembro/Outubro - 1981.
- [4] T. A. Meynard e H. Foch, "Multilevel Conversion: High Voltage Choppers and Voltage Source Inverters," *Proceedings of the 23rd Annual IEEE Power Electronics Specialists Conference*, v.1, pp. 397-403, Junho 1992.
- [5] F. Z. Peng, J. S. Lai, J. W. Mckeever e J. Vancoevery, "A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation," *IEEE Transactions on Industry Applications*, v. 32, n5, pp. 1130-1138, Setembro - 1996.
- [6] R. S. Camargo, W. T. Nunes e L. F. Encarnação, "Análise Harmônica de PSCPWM Aplicada a MMC Utilizando Transformada Dupla de Fourier," em *IEEE/IAS - INDUSCON*, Juiz de Fora-MG-Brasil, 2014.
- [7] B. P. McGrath, "Topologically independent modulation of multilevel inverters," *Austrália, Ph.D Thesis, Monash University*, 2002.
- [8] D. G. Holmes e T. A. Lipo, *Pulse Width Modulation for Power Converters - Principles and Practice*, New York, NY: John Wiley & Sons, Inc., 2003.
- [9] P. C. Krause e T. A. Lipo, "Analysis and simplified representation of a rectifier-inverter induction motor drive," *IEEE Trans. on Power Apparatus and Systems*, PAS-88, nº no. 5, pp. 55-66, maio 1969.
- [10] D. W. Novotny e T. A. Lipo, "Vector Control and Dynamics os AC Drives," *Oxford University Press*, 1966.
- [11] L. F. Encarnação, "Compensador síncrono estático multinível em média tensão para sistemas de distribuição," *Tese de Doutorado - COPPE/UFRJ*, Agosto 2009.
- [12] J. Rodriguez, J. S. Lai e F. Z. Peng, "Multilevel Inverters: A Survey of Topologies, Control and Applicatons," *IEEE Transactions on Industrial Electronics*, vol. 49, nº no. 4, pp. 724-738, Agosto 2002.

- [13] J. S. Lai e F. Z. Peng, "Multilevel Converters - A New Breed o Power Converters," *IEEE Transactions on Industry Applications*, vol. 32, nº no. 3, pp. 509-517, maio/junho 1996.
- [14] R. H. Baker e L. H. Bannister, "Electric Power Converters". U.S. Patente 3 867 643, February 1975.
- [15] Y. Chen, B. Mwiinyiwiwa, Z. Wolanski e B. T. Ooi, "Regulating and Equalizing DC Capacitance Voltages in Multilevel STATCOM," *IEEE Transactions in Power Delivery*, vol. 12, pp. 901-907, 1997.
- [16] Y. Chen, B. Mwinyiwiwa, Z. Wolanski e B. T. Ooi, "Unified Power Flow Controller (UPFC) Based on Chopper Stabilized Diode-Clamped Multilevel Converters," *IEEE Transactions in Power Electronics*, vol. 15, nº no.2, pp. 258-267, março 2000.
- [17] F. Z. Peng, J. S. Lai, J. W. McKeever e J. Vancoevring, "A Multilevel Voltage-Source Converter System with Balanced DC Voltages," em *Proceedings of the 26th Annual IEEE Power Electronics Specialists Conference*, 1995.
- [18] T. A. Meynard, M. Fadel e N. Aouda, "Modeling of Multilvel Converters," *IEEE Transactions os Industrial Electronics*, vol. 44, pp. 356-364, Junho 1997.
- [19] F. Z. Peng, J. S. Lai, J. W. McKeever e J. Vancoevering, "A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation," *IEEE Transactions os Industrial Electronics*, vol. 32, pp. 1130-1138, Setembro 1996.
- [20] B. M. Han e P. Mattavelli, "Operation Analysis of Novel UPFC Based on 3-Level Half-Bridge Modules," em *Proceedings of te IEEE Bologna Power Tech Conference*, 2003.
- [21] R. H. Baker, "Switching Circuit". U.S. Patente 4 210 826, Julho 1980.
- [22] H. Akagi, S. Inoue e T. Yoshii, "Control and Performance of Transformerless Cascade PWM STATCOM with Star Configurations," *IEEE Transactions os Industrial Electronics*, vol. 43, pp. 1041-1049, Julho/Agosto 2007.
- [23] B. R. Baroni, *Aplicação do Conversor Multinível Modular dm Transmissão HVDC com Eliminação Seletiva de Harmônicos*, Belo Horizonte: UFMG, 2012.
- [24] M. G. Lopez, L. T. Moran, J. C. Espinoza e J. R. Dixon, "Performance Analysis of a Hybrid Asymmetric Multilevel Inverter for High Voltage Active Power Filter Applications," em *Proceeding of the 29th Annual Conference of the IEEE Industrial Electronic Society*, 2003.
- [25] R. Cassiano, H. A. Grundling, L. H. Hélio, H. Pinheiro e J. R. Pinheiro, "A Generalized Design Methodology for Hybrid Multilevels Inverters," em *Proceeding of the 28th Annual Conference of Industrial Electronic Society - IECON*, 2002.

- [26] A. Leniscar e R. Marquard, “An Innovative Modular Multilevel Converter Topology Suitable for a Wide Power Range,” em *IEEE Bologna PowerTech Conference*, Bologna, 2002.
- [27] B. C. Paucar, SISTEMA HVDC BASEADO EM CONVERSORES MULTINÍVEL, Rio de Janeiro: COPPE-UFRJ - Tese de Doutorado, 2014.
- [28] M. Davies, M. Dommaschk, J. Dorn e et al, “HVDC PLUS: Basics and Principle of Operation,” *Technical article SIEMENS*, pp. 1-24, 2008.
- [29] A. Hassanpoor, K. Ilves, a. tt. e a. et., “Tolerance Band Modulation Methods for Modular Multilevel Converters,” *EPE*, pp. 1-10, 2013.
- [30] D. G. Holmes e B. P. McGrath, “Opportunities for Harmonic Cancellation with Carrier-Based PWM for a Two-Level and Multilevel Cascaded Inverters,” *IEEE Transactions on Industry Applications*, vol. 3, pp. 574-582, março/abril 2001.
- [31] B. P. McGrath e D. G. Holmes, “A Comparison of Multicarrier PWM Strategies for Cascaded and Neutral Point Clamped Multilevel Inverters,” *Power Electronics Specialists Conference*, vol. 2, pp. 674-679, 2000.
- [32] “IEEE Std 519 Recommended Practices and Requirements for Harmônic Control in Electrical Power Systems”.
- [33] Agência Nacional de Energia Elétrica- ANEEL, “Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional – PRODIST - Módulo 8 – Qualidade da Energia Elétrica,” Brasília, 2014.
- [34] L. G. O. Gonçalves, *Projeto de um Inversor Multiníveis Híbrido para Média Tensão Industrial*, Belo Horizonte: UFMG, 2011.
- [35] K. Yamanaka , K. Yamada, A. Kumagae e T. Terada, “Three-Level Neutral Point Clamping Type Inverter Circuit”. Patente U.S. patent number 06.226.192, assigned to Kabushiki Kaisha Yaskawa Denki, may 2001.
- [36] S. Benet, T. Bruckner e P. Stiemer, “Three-Point Converter and Method for its Operation”. Patente U.S. patent number 06.219.265, assigned to ABB Research Limited, april 2001.
- [37] N. Celanovic e D. Boroyevich, “A Comprehensive Study of Neutral-Point Voltage Balancing Problem in Three-Level Neutral-Point-Clamped Voltage Source PWM Inverters,” *IEEE Transactions on Power Electronics*, vol. 15, pp. 242-249, 2000.
- [38] I. Colak, E. Kabalci e R. Bayindi, “Review of multilevel voltage source inverter topologies and control schemes,” *Energy Conversion and Management*, vol. 52, p. 1114–1128, 2011.

- [39] K. Friedrich, "Modern HVDC PLUS application of VSC in Modular Multilevel Converter topology," em *Industrial Electronics (ISIE), 2010 IEEE International Symposium on*, Bari, 2010.
- [40] R. Grünbaum, B. Halvarsson e A. Wilk-Wilczynski, "FACTS AND HVDC LIGHT FOR POWER SYSTEM INTERCONNECTIONS," em *PowerDelivery Conference*, Madrid, 1999.
- [41] N. Celanovic e D. Boroyevich, "A Fast Space-Vector Modulation Algorithm for Multilevel Three-Phase Converters," *IEEE Transactions on Industrial Electronics Applications*, vol. 37, pp. 637-641, Março/Abril 2001.
- [42] J. Rodriguez, L. Moran, P. Correa e C. Silva, "A Vector Control Technique for Medium-Voltage Multilevel Inverters," *IEEE Transactions on Industrial Electronics Applications*, vol. 49, pp. 882-888, Agosto 2002.
- [43] P. W. Hammond, "A New Approach to Enhance Power Quality for Medium Voltage AC Drives," *IEEE Transactions for Industry Applications*, vol. 33, pp. 202-208, Janeiro/Fevereiro 1997.
- [44] Y. Liang e C. O. Nwankpa, "A New Type of STATCOM Based on Cascading Voltage-Source Inverters with Phase-Shifted Unipolar SPWM," *IEEE Transactions on Industrial Electronics Applications*, vol. 35, pp. 1118-1123, Setembro/Outubro 1999.
- [45] L. Li, D. Czarkowsky, L. Yaguang e P. Pillay, "Multilevel Selective Harmonic Elimination Technique in Series-Connected Voltage Inverter," *IEEE Transactions on Industrial Electronics Applications*, vol. 36, pp. 160-170, Janeiro/Fevereiro 2000.
- [46] S. Sirisukprasert, L. Jih-Sheng e L. Tian-Hua, "Optimum Harmonic Reduction with a Wide Range of Modulation Indexes for Multilevel Converters," *IEEE Transactions on Industrial Electronics Applications*, vol. 49, pp. 875-881, Agosto 2002.
- [47] S. Bowes, "New Sinusoidal Pulse Width Modulation Inverter," *IEEE proceedings*, vol. 122, nº 11, pp. 507-513, novembro 1975.
- [48] S. Bowes e B. M. Bird, "Novel Approach to the Analysis and Synthesis of Modulation Processes in Power Converters," *IEEE proceedings*, vol. 122, nº 5, pp. 507-513, Maio 1975.
- [49] B. P. McGrath e D. G. Holmes, "An analytical technique for the determination of spectral components of multilevel carrier based PWM methods," *IEEE Trans. on Industrial Electronics*, vol. 49, nº 4, pp. 724-738, agosto 2002.
- [50] D. Simonetti, E. Pena e F. Rodriguez, "Mínimo de Módulos MMC em Micro e Minigeração para Atendimento a Restrições de Harmônicos," em *Conferência Brasileira sobre Qualidade da Energia Elétrica (CBQEE)*, Araxá, 2013.

- [51] G. N. Watson, "Theory of Bessel Functions," *Cambridge University Press*, 1944.
- [52] G. Carrara, D. Casini, S. Gardella e R. Salutati, "Optimal PWM for the control of multilevel voltage source inverter," em *Conf. Rec. European Power Electronics Conf (EPE)*, Brighton, 1993.
- [53] G. Carrara, S. Gardella, M. Marchesoni, R. Salutati e G. Sciutto, "A New Multilevel PWM Method: A Theoretical Analysis," *IEEE Transactions on Power Electronics*, vol. 7, nº 3, pp. 407-505, julho 1992.
- [54] Y. H. Lee, R. Y. Kim e D. S. Hyun, "A Novel SVPWM Strategy Considering DC-Link Balancing for a Multi-Level Voltage Source Inverter," *Applied Power Electronics Conference and Exposition*, vol. 1, nº 4, pp. 509-514, março 1999.
- [55] B. P. McGrath, D. G. Holmes e T. Lipo, "Optimized Space Vector Switching Sequences for Multilevel Inverters," *IEEE Transactions on Power Electronics*, vol. 18, pp. 1293-1301, Novembro 2003.
- [56] G. J. Walkileh, "Harmonics in Rotating Machines," Kentucky, Elsevir, 2003, pp. 31-37.
- [57] W. R. Bennet, "New Results in the Calculation of Modulation Products," *The Bell System Technical Journal*, vol. 12, 1933.
- [58] P. Barbosa, *Compensador Série Síncrono Estático Baseado em Conversores VSI Multipulso*, Tese de Doutorado- COPPE/UFRJ, 2000.
- [59] F. Z. Peng, J. S. Lai, J. W. McKeever e J. A. Donald, "A Power Line Conditioner Using Cascaded Multilevel Inverters for Distribution Systems," *IEEE Transactions on Industrial Electronics*, vol. 34, pp. 1293-1298, Novembro/Dezembro 1998.
- [60] F. Z. Peng, J. W. McKeever e D. J. Adams, "Cascade Multilevel Inverters for Utility Applications," em *Proceedings of the 23rd IEEE International Conference on Industrial Electronics, Control, and Instrumentation*, New Orleans, 1997.
- [61] M. D. Manjrekar, P. K. Steimer e T. A. Lipo, "Hybrid Multilevel Power Conversion System: A Competitive Solution for High-Power Applications," *IEEE Transactions on Industrial Electronics*, vol. 36, pp. 834-841, Maio/Junho 2000.
- [62] L. A. Silva, S. P. Pimentel e J. A. Pomilio, "Nineteen-level Active Filter System using Asymmetrical Cascaded Converter with DC Voltages Control," em *Proceedings of the 36th Annual IEEE Power Electronic Specialists Conference*, 2002.
- [63] F. Z. Peng, J. S. Lai, J. McKeever e J. Vancoevering, "A Hybrid Multilevel Inverter Topology for Drive Applications," em *Proceeding of the 30th Annual Applied Power Electronics Conference and Exposition*, 1998.

- [64] A. A. Luiz e J. C. F. Braz, "Assessment of Low Frequency Modulation for Multilevel Inverters," em *VII Conferência Internacional de Aplicações Industriais - IINDUSCON*, Recife-PE-Brasil, 2006.
- [65] A. A. Luiz e J. C. F. Braz, "A Low Frequency Modulation Strategy: Analysis and Design," em *VII Conferência Internacional de Aplicações Industriais - Induscon*, Recife-PE-Brasil, 2006.
- [66] L. M. Tolbert e T. G. Habetler, "Novel Multilevel Inverter Carrier-Based PWM Method," *IEEE Transactions on Industrial Electronics Applications*, vol. 35, pp. 1098-1107, Setembro/Outubro 1999.
- [67] R. Cassiano e J. R. Pinheiro, "Impacto da Estratégia de Modulação de Conversores Multiníveis Híbridos no Conteúdo Harmônico das Correntes de Entrada," em *XV Congresso Brasileiro de Automática*, Gramado-RS-Brasil, 2004.
- [68] S. J. Mesquita, "Uma Proposta de Projeto para Inversor Multinível em Cascata Assimétrico com 63 Níveis de Tensão na Saída," *Dissertação de Mestrado*, 2011.
- [69] H. Akagi, H. Fujita, S. Yonetani e Y. Kondo, "A 6.6kV transformerless STATCOM based on a five level diode-clamped PWM converter: system design and experimentation of a 200V 10kVA laboratory model," *IEEE Trans. Ind. Appl.*, v.44, n2, pp. 672-680, Março/Abril -2008.
- [70] Y. H. Lee, R. Y. Kim e D. S. Hyun, "A Novel SVPWM Strategy Considering DC-Link Balancing for a Multilevel Voltage-Source Inverter," em *Applied Power Electronics Conference and Exposition -1999 -APEC'99 Fourteenth Annual*, 1999.

Apêndice 1: Representação de uma Forma de Onda de Dupla Variável Através de Séries de Fourier

O princípio da decomposição de Fourier atesta que qualquer forma de onda regular $f(t)$ pode ser expressa por uma série infinita de harmônicos senoidais conforme:

$$f(t) = \frac{a_0}{2} + \sum_{m=1}^{\infty} (a_m \cos m\omega t + b_m \sin m\omega t) \quad (\text{A1.1})$$

Onde:

$$a_m = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \cos m\omega t d(\omega t) \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.2})$$

$$b_m = \frac{1}{\pi} \int_{-\pi}^{\pi} f(t) \sin m\omega t d(\omega t) \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.3})$$

Para uma forma de onda $f(x,y)$ com duas variáveis simultâneas:

$$x(t) = \omega_c t + \theta_c \quad (\text{A1.4})$$

$$y(t) = \omega_0 t + \theta_0 \quad (\text{A1.5})$$

Sua série de Fourier para um valor particular de $y = y_1$ pode ser escrita como:

$$f(x, y_1) = \frac{a_0(y_1)}{2} + \sum_{m=1}^{\infty} (a_m(y_1) \cos m\omega t + b_m(y_1) \sin m\omega t) \quad (\text{A1.6})$$

Onde:

$$a_m(y_1) = \frac{1}{\pi} \int_{-\pi}^{\pi} f(x, y_1) \cos m\omega t d(\omega t) \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.7})$$

$$b_m(y_1) = \frac{1}{\pi} \int_{-\pi}^{\pi} f(x, y_1) \sin m\omega t d(\omega t) \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.8})$$

Os coeficientes $a_m(y_1)$ e $b_m(y_1)$ são claramente valores particulares das duas funções $a_m(y)$ e $b_m(y)$ que variam ciclicamente sobre toda a escala de y . Uma vez que são cíclicas, estas funções podem ser expressas também como séries de Fourier:

$$a_m(y) = \frac{c_{m0}}{2} + \sum_{n=1}^{\infty} [c_{mn} \cos ny + d_{mn} \sin ny] \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.9})$$

$$b_m(y) = \frac{e_{m0}}{2} + \sum_{n=1}^{\infty} [e_{mn} \cos ny + f_{mn} \sin ny] \quad m = 0, 1, 2, \dots, \infty \quad (\text{A1.10})$$

Onde:

$$c_{mn} = \frac{1}{\pi} \int_{-\pi}^{\pi} a_m(y) \cos ny \, dy = \frac{1}{\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos mx \cos ny \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.11})$$

$$d_{mn} = \frac{1}{\pi} \int_{-\pi}^{\pi} a_m(y) \sin ny \, dy = \frac{1}{\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos mx \sin ny \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.12})$$

$$e_{mn} = \frac{1}{\pi} \int_{-\pi}^{\pi} b_m(y) \cos ny \, dy = \frac{1}{\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin mx \cos ny \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.13})$$

$$f_{mn} = \frac{1}{\pi} \int_{-\pi}^{\pi} b_m(y) \sin ny \, dy = \frac{1}{\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin mx \sin ny \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.14})$$

Examinando essas equações observa-se que a solução obtida é geral para qualquer tempo t uma vez que x e y são periódicos.

Expandindo as equações de (A1.11) à (A1.14) utilizando identidades trigonométricas, tem-se:

$$c_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx + ny) \, dx \, dy + \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx - ny) \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.15})$$

$$d_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx + ny) \, dx \, dy - \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx - ny) \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.16})$$

$$e_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx + ny) \, dx \, dy + \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx - ny) \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.17})$$

$$f_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx - ny) \, dx \, dy - \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx + ny) \, dx \, dy$$

$$m = 0, 1, 2, \dots, \infty \quad n = 1, 2, \dots, \infty \quad (\text{A1.18})$$

A componente geral de Fourier para $f(x, y)$ agora pode ser escrita como:

$$f(x, y) = \frac{c_{00}}{4} + \frac{1}{2} \sum_{n=1}^{\infty} [c_{0n} \cos ny + d_{0n} \sin ny]$$

$$+ \frac{1}{2} \sum_{m=1}^{\infty} [c_{m0} \cos mx + e_{m0} \sin mx] \quad (\text{A1.19})$$

$$+ \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} [(c_{mn} \cos ny + d_{mn} \sin ny) \cos mx$$

$$+ (e_{mn} \cos ny + f_{mn} \sin ny) \sin mx]$$

Fazendo-se uso novamente de identidades trigonométricas, a equação (A1.19) pode ser arranjada para:

$$\begin{aligned}
 f(x, y) = & \frac{c_{00}}{4} + \frac{1}{2} \sum_{n=1}^{\infty} [c_{0n} \cos ny + d_{0n} \sin ny] \\
 & + \frac{1}{2} \sum_{m=1}^{\infty} [c_{m0} \cos mx + e_{m0} \sin mx] \\
 & + \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} \left[\frac{1}{2} [c_{mn} \cos(mx + ny) + c_{mn} \cos(mx - ny)] \right. \\
 & + \frac{1}{2} [d_{mn} \sin(mx + ny) - d_{mn} \sin(mx - ny)] \\
 & + \frac{1}{2} [e_{mn} \sin(mx + ny) + e_{mn} \sin(mx - ny)] \\
 & \left. + \frac{1}{2} [f_{mn} \cos(mx - ny) - f_{mn} \cos(mx - ny)] \right]
 \end{aligned} \tag{A1.20}$$

Que pode ser combinada para a forma:

$$\begin{aligned}
 f(x, y) = & \frac{c_{00}}{4} + \frac{1}{2} \sum_{n=1}^{\infty} [c_{0n} \cos ny + d_{0n} \sin ny] \\
 & + \frac{1}{2} \sum_{m=1}^{\infty} [c_{m0} \cos mx + e_{m0} \sin mx] \\
 & + \frac{1}{2} \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} [(c_{mn} - f_{mn}) \cos(mx + ny) \\
 & + (e_{mn} + d_{mn}) \sin(mx + ny) + (c_{mn} + f_{mn}) \cos(mx - ny) \\
 & + (e_{mn} - d_{mn}) \sin(mx - ny)]
 \end{aligned} \tag{A1.21}$$

Das equações (A1.15) a (A1.18) os coeficientes da última parte da equação (A1.21) para $m = 1, 2, \dots, \infty$, $n = 1, 2, \dots, \infty$ são:

$$\frac{1}{2} (c_{mn} - f_{mn}) = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx + ny) \, dx \, dy \tag{A1.22}$$

$$\frac{1}{2}(c_{mn} + f_{mn}) = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \cos(mx - ny) dx dy \quad (\text{A1.23})$$

$$\frac{1}{2}(e_{mn} + d_{mn}) = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx + ny) dx dy \quad (\text{A1.24})$$

$$\frac{1}{2}(e_{mn} - d_{mn}) = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) \sin(mx - ny) dx dy \quad (\text{A1.25})$$

Finalmente, pode ser observado da equação (A1.12) e da equação (A1.14) que para qualquer valor de n , $d_{mn} = -d_{m(-n)}$ e $f_{mn} = -f_{m(-n)}$ de modo que os termos $(mx - ny)$ da equação (A1.21) podem ser alternativamente obtidos pela soma dos termos $(mx + ny)$ sobre n negativo.

Assim a solução completa para $f(x, y)$ torna-se:

$$\begin{aligned} f(x, y) = & \frac{c_{00}}{4} + \frac{1}{2} \sum_{n=1}^{\infty} [c_{0n} \cos ny + d_{0n} \sin ny] \\ & + \frac{1}{2} \sum_{m=1}^{\infty} [c_{m0} \cos mx + e_{m0} \sin mx] \\ & + \frac{1}{2} \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} [(c_{mn} - f_{mn}) \cos(mx + ny) \\ & + (d_{mn} + e_{mn}) \sin(mx + ny)] \end{aligned} \quad (\text{A1.26})$$

Este resultado pode ser alcançado através de multiplicação complexa da equação (A1.24) por j e adicionada à equação (A1.22), para definir o coeficiente resultante como:

$$\overline{c_{mn}} = A_{mn} + jB_{mn} = \frac{(c_{mn} - f_{mn})}{2} + j \frac{(d_{mn} + e_{mn})}{2} \quad (\text{A1.27})$$

Onde

$$A_{mn} + jB_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) [\cos(mx + ny) + j\sin(mx + ny)] dx dy$$

$$A_{mn} + jB_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) e^{j(mx+ny)} dx dy \quad (A1.28)$$

Agora a equação (A1.26) pode ser expressa em termos desses coeficientes alternativos como:

$$f(x, y) = \frac{A_{00}}{2} + \sum_{n=1}^{\infty} [A_{0n} \cos ny + B_{0n} \sin ny]$$

$$+ \sum_{m=1}^{\infty} [A_{m0} \cos mx + B_{m0} \sin mx] \quad (A1.29)$$

$$+ \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} [A_{mn} \cos(mx + ny) + B_{mn} \sin(mx + ny)]$$

Finalmente, a equação (A1.29) pode ser expressa em função do tempo substituindo-se junto às equações (A1.4) e (A1.5), se tornando:

$$f(x, y) = \frac{A_{00}}{2} + \sum_{n=1}^{\infty} [A_{0n} \cos(n[\omega_o t + \theta_0]) + B_{0n} \sin(n[\omega_o t + \theta_0])]$$

$$+ \sum_{m=1}^{\infty} [A_{m0} \cos(m[\omega_c t + \theta_c]) + B_{m0} \sin(m[\omega_c t + \theta_c])] \quad (A1.30)$$

$$+ \sum_{m=1}^{\infty} \sum_{n=1}^{\infty} [A_{mn} \cos(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_0])$$

$$+ B_{mn} \sin(m[\omega_c t + \theta_c] + n[\omega_o t + \theta_0])]$$

A equação (A1.30) está na forma normalmente utilizada pela literatura. A primeira linha define a componente CC, a componente fundamental (quando $n = 1$) e de diversos subharmônicos, que são múltiplos inteiros da componente fundamental. A segunda linha define os componentes harmônicas da portadora como múltiplos da frequência de modulação. A

terceira linha define combinação de diversos harmônicos deslocados dos principais harmônicos da portadora por múltiplos do componente da frequência fundamental.

Nota-se que na forma geral da equação (A1.30), a relação angular entre os subharmônicos incluindo a fundamental, e a portadora e a combinação de diversos harmônicos é arbitrária em virtude do deslocamento dos ângulos de fase θ_c e θ_0 definidos nas equações (A1.4) e (A1.5) [47].

Apêndice 2: Relações entre as Funções de Jacobi-Anger e a Função de Bessel

A4.1 Expansões de Jacobi-Anger

Uma expressão comum que aparece no desenvolvimento da solução analítica de Fourier de uma forma de onda PWM sob várias estratégias de modulação é $e^{\pm j\xi \cos \theta}$, isto é, uma senóide que tem como argumento outra senoide. No desenvolvimento de soluções analíticas para PWM, esta expressão pode ser multiplicada pelo termo $\cos n\theta$ e integrado sobre alguma fração de 2π . Tal operação é facilitada pela expansão de $e^{\pm j\xi \cos \theta}$ em uma série de Bessel utilizando a expansão de Jacobi-Anger de:

$$e^{\pm j\xi \cos \theta} = J_0(\xi) + 2 \sum_{k=1}^{\infty} j^{\pm k} J_k(\xi) \cos k\theta \quad (\text{A2.1})$$

A equação (A2.1) pode ser reescrita da sua forma complexa como:

$$\begin{aligned} \cos(\xi \cos \theta) &= J_0(\xi) + 2 \sum_{k=1}^{\infty} \cos k \frac{\pi}{2} J_k(\xi) \cos k\theta \\ &= J_0(\xi) + 2 \sum_{k=1}^{\infty} \cos k\pi J_{2k}(\xi) \cos 2k\theta \end{aligned} \quad (\text{A2.2})$$

E

$$\begin{aligned} \sin(\xi \cos \theta) &= 2 \sum_{k=1}^{\infty} \sin k \frac{\pi}{2} J_k(\xi) \cos k\theta \\ &= 2 \sum_{k=1}^{\infty} \cos k\pi J_{2k+1}(\xi) \cos([2k+1]\theta) \end{aligned} \quad (\text{A2.3})$$

Adicionalmente, utilizando a substituição de $\theta = \theta' - \frac{\pi}{2}$, as equações (A2.2) e (A2.3) podem ser conduzidas para seguirem relações de:

$$\cos(\xi \sin \theta') = J_0(\xi) + 2 \sum_{k=1}^{\infty} J_{2k}(\xi) \cos 2k\theta' \quad (\text{A2.4})$$

E

$$\sin(\xi \sin \theta') = 2 \sum_{k=1}^{\infty} J_{2k+1}(\xi) \sin([2k+1]\theta') \quad (\text{A2.5})$$

Um outro resultado útil é a expansão da expressão $\cos(\delta + \xi \sin \theta)$, que se procede conforme se segue:

$$\cos(\delta + \xi \sin \theta) = \cos \delta \cos(\xi \sin \theta) - \sin \delta \sin(\xi \sin \theta) \quad (\text{A2.6})$$

Substituindo as equações (A2.4) e (A2.5) na equação (A2.6) tem-se:

$$\begin{aligned} & \cos(\delta + \xi \sin \theta) \\ &= \cos \delta \left[J_0(\xi) + 2 \sum_{k=1}^{\infty} J_{2k}(\xi) \cos 2k\theta \right] \\ & \quad - \sin \delta 2 \sum_{k=1}^{\infty} J_{2k+1}(\xi) \sin([2k+1]\theta) \\ &= J_0(\xi) \cos \delta + \sum_{k=1}^{\infty} J_{2k}(\xi) \{ \cos(\delta + 2k\theta) + \cos(\delta - 2k\theta) \} \\ & \quad + \sum_{k=0}^{\infty} J_{2k+1}(\xi) \{ \cos(\delta + [2k+1]\theta) - \cos(\delta - [2k+1]\theta) \} \end{aligned} \quad (\text{A2.7})$$

Agrupando como senóides e depois de alguma manipulação simplificando como a forma final de:

$$\cos(\delta + \xi \sin \theta) = \sum_{k=-\infty}^{\infty} J_k(\xi) \cos(\delta + k\theta) \quad (\text{A2.8})$$

A4.2 Relação entre a Função Integral de Bessel

O produto de $e^{j\xi \cos \theta}$ e $\cos(n\theta)$ integrado sobre um intervalo de 2π é:

$$\int_{-\pi}^{\pi} e^{\pm j\xi \cos \theta} \cos n\theta \, d\theta = \int_{-\pi}^{\pi} \left[J_0(\xi) + 2 \sum_{k=1}^{\infty} j^{\pm k} J_k(\xi) \cos k\theta \right] \cos n\theta \, d\theta \quad (\text{A2.9})$$

Que torna-se:

$$\begin{aligned} \int_{-\pi}^{\pi} e^{\pm j\xi \cos \theta} \cos n\theta \, d\theta &= \int_{-\pi}^{\pi} J_0(\xi) \cos n\theta \, d\theta \\ &+ \int_{-\pi}^{\pi} 2 \sum_{k=1}^{\infty} j^{\pm k} J_k(\xi) \cos k\theta \cos n\theta \, d\theta \end{aligned} \quad (\text{A2.10})$$

O único termo do lado direito da equação (A2.10) não integra de zero a 2π está presente quando $k = n$, desta maneira a equação (A2.10) torna-se:

$$\int_{-\pi}^{\pi} e^{\pm j\xi \cos \theta} \cos n\theta \, d\theta = \int_{-\pi}^{\pi} 2j^{\pm n} J_n(\xi) \cos n\theta \, d\theta \quad (\text{A2.11})$$

Que simplificada origina:

$$\int_{-\pi}^{\pi} e^{\pm j\xi \cos \theta} \cos n\theta \, d\theta = 2\pi j^{\pm n} J_n(\xi) \quad (\text{A2.12})$$

Usando um desenvolvimento similar, $e^{\pm j\xi \cos \theta}$ multiplicado por $\sin n\theta$ e integrado sobre 2π , tem-se:

$$\int_{-\pi}^{\pi} e^{\pm j\xi \cos \theta} \sin n\theta \, d\theta = 0 \quad (\text{A2.13})$$

Daqui, pela equação (A2.12), para qualquer valor de n e expoente positivo do logarítimo natural:

$$\int_{-\pi}^{\pi} e^{j\xi \cos \theta} e^{jn\theta} d\theta = 2\pi j^n J_n(\xi) \quad (\text{A2.14})$$

Em particular, quando $n = 0$, tem-se:

$$\int_{-\pi}^{\pi} e^{j\xi \cos \theta} d\theta = 2\pi J_0(\xi) \quad (\text{A2.15})$$

Uma identidade útil adicional pode ser desenvolvida para n tendo um valor negativo. Retornando à equação (A2.10), o único termo que não é zero no lado direito da integração sobre 2π ocorrerá quando $k = |n|$ independente do sinal de n . Daqui, da equação (A2.12), para n negativo:

$$\int_{-\pi}^{\pi} e^{j\xi \cos \theta} \cos(-n\theta) d\theta = 2\pi j^{|n|} J_{|n|}(\xi) = 2\pi j^{-n} J_{-n}(\xi) \quad (\text{A2.16})$$

Da equação (A2.16), a identidade a seguir pode ser estabelecida:

$$J_{-n}(\xi) = (-1)^n J_n(\xi) \quad (\text{A2.17})$$

Outra importante identidade pode ser derivada para o caso onde o expoente do logarítimo natural é negativo, podendo se levar a este caso da equação (A2.12):

$$\int_{-\pi}^{\pi} e^{-j\xi \cos \theta} \cos(n\theta) d\theta = 2\pi j^{-n} J_n(\xi) \quad (\text{A2.18})$$

A equação (A2.18) pode ser escrita de forma alternativa como:

$$\int_{-\pi}^{\pi} e^{-j\xi \cos \theta} \cos(n\theta) d\theta = 2\pi j^n J_n(-\xi) = 2\pi j^{-n} J_n(\xi) \quad (\text{A2.19})$$

A identidade a seguir pode ser considerada:

$$J_n(-\xi) = (-1)^n J_n(\xi) \quad (\text{A2.20})$$

Em particular, quando $n = 0$,

$$J_0(-\xi) = J_0(\xi) \quad (\text{A2.21})$$

A Figura A2-1 mostra o contorno das primeiras sete funções de Bessel para argumentos até 10. Nota-se que somente a primeira função de Bessel $J_0(\xi)$ possui um valor não nulo para o argumento de zero [51].

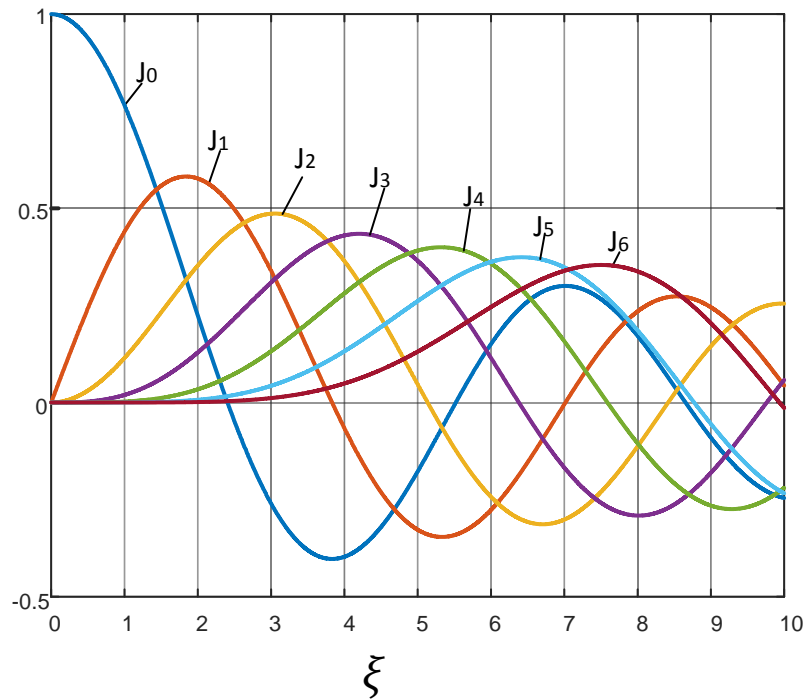
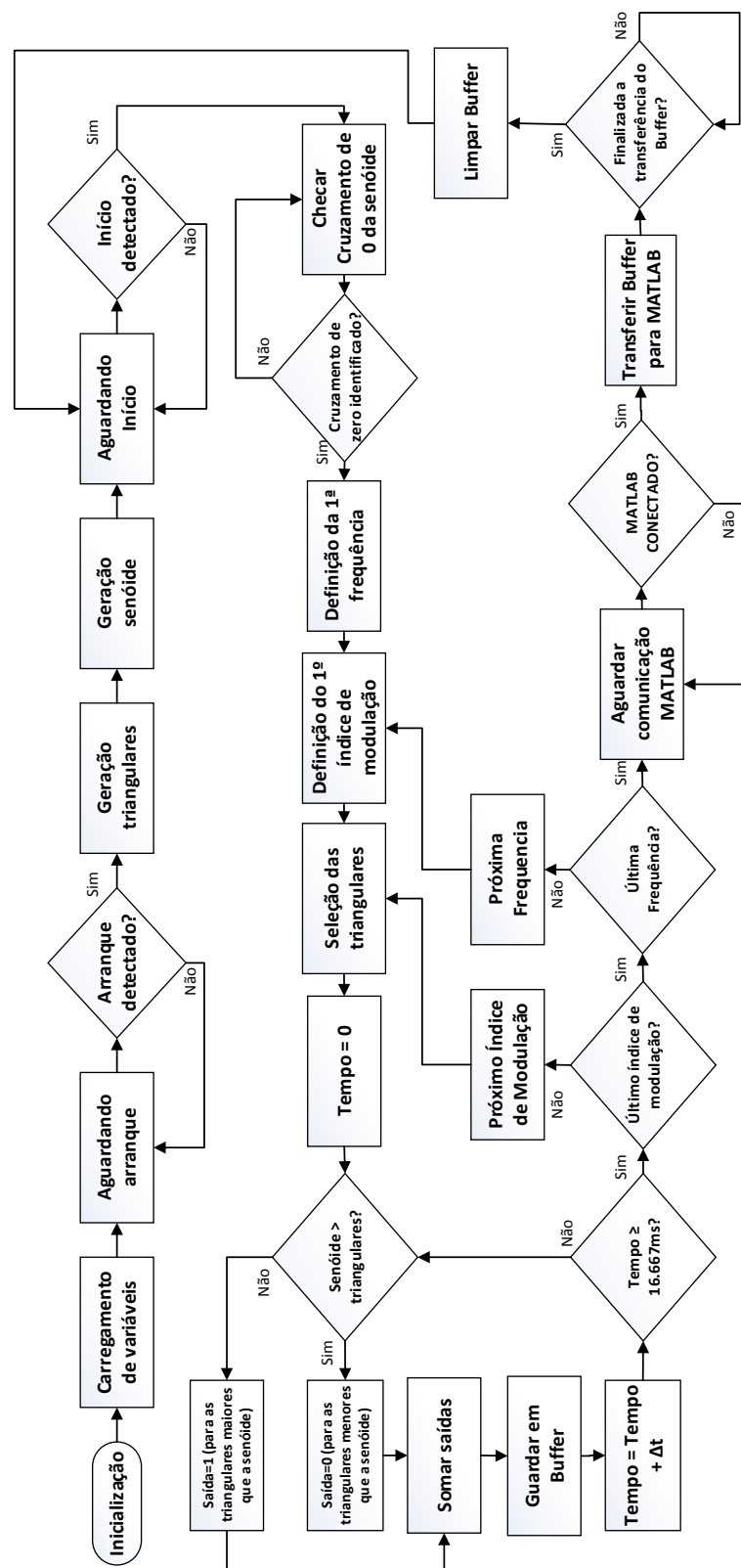


Figura A2-1 - Funções de Bessel $J_n(\xi)$ para $n = 0, 1, \dots, 6$.

Apêndice 3: Fluxograma do programa para *FPGA*



Apêndice 4: Técnicas de Chaveamento

O conteúdo deste Apêndice tem por intuito apresentar de forma simplificada os tipos de técnicas de chaveamento mais difundidos na literatura, conforme ilustrado na Figura 3-1.

A4.1 Modulação por Degrau

No princípio, os sistemas de potência apenas utilizavam a modulação por degraus como estratégia multinível, uma vez que neste caso o sinal de referência é aproximado pelos níveis de tensão dos capacitores dos elos CC. A forma de onda característica de um conversor com modulação por degraus está exibida na Figura A4-1 [11].

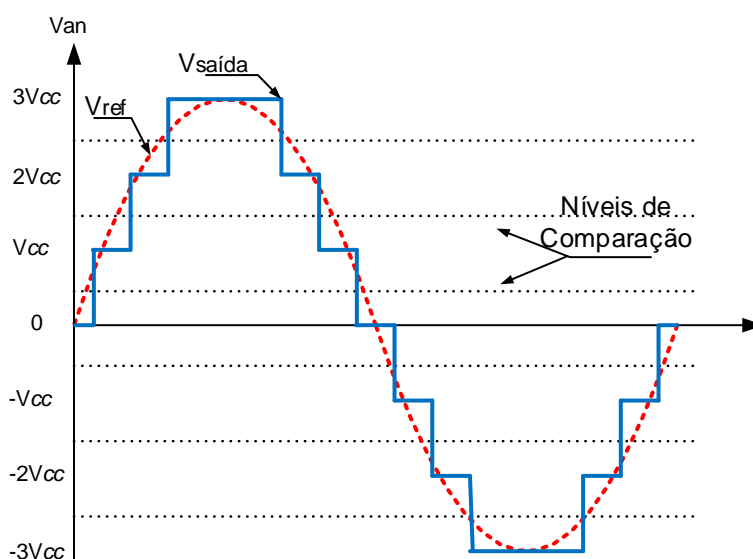


Figura A4-1 – Forma de onda característica de um conversor com modulação por degrau [11].

Esta família de modulação apresenta poucos chaveamentos nas chaves semicondutoras para cada ciclo de onda, o que facilita o uso de dispositivos como o GTO. Alia-se a essa característica a pouca complexidade do circuito de potência e controle. Contudo, como desvantagem, resalta-se o elevado conteúdo harmônico da tensão na saída do conversor, fato que dificulta a sua utilização em aplicações em alta potência [1].

Obviamente existem soluções para minimizar o problema da distorção harmônica, como, por exemplo, a utilização de transformadores com conexão em zigzag, porém estes

dispositivos aumentam o custo total inviabilizando a aplicação no que depender do nível de potência.

A4.2 Eliminação Seletiva de Harmônicos

Esta família de modulação para conversores multiníveis consiste, como a própria denominação, na eliminação de determinadas ordens de harmônicos, podendo ser desenvolvida através de algumas estratégias usuais.

Estas estratégias consistem em produzir “entalhes” na saída do conversor em tempos previamente estabelecidos e com o intuito de eliminar harmônicos específicos. De forma geral, os ângulos de disparo das chaves semicondutoras são armazenados em uma tabela a fim de balizar o comando do conversor. Esta estratégia de chaveamento é limitada pela capacidade de armazenamento e de esforço computacional do microprocessador do conversor no qual será utilizada [1].

Comumente, para este tipo de modulação, são eleitos os harmônicos de menor frequência, e que geralmente são mais significantes, a fim de serem eliminados, enquanto os harmônicos de maior frequência são preteridos a fim de serem eliminados através de filtros passivos adicionais [12].

A base matemática para eliminação seletiva de harmônicos está focada na função analítica dos harmônicos da tensão na saída do conversor e que, de forma simplória, pode ser desenvolvida através da série de Fourier, como demonstrado em (A4.1) [11].

$$\begin{aligned}
 v(t) &= \sum_{n=1}^{\infty} [a_n \cos(n\omega t) + b_n \sin(n\omega t)] \\
 a_n &= \frac{1}{\pi} \int_0^{2\pi} [v(t) \cos(n\omega t) d\omega t] \\
 b_n &= \frac{1}{\pi} \int_0^{2\pi} [v(t) \sin(n\omega t) d\omega t]
 \end{aligned} \tag{A4.1}$$

A série de Fourier permite, conforme a simetria da onda gerada, algumas simplificações, como, por exemplo, ao adotar uma referência senoidal uma simetria ímpar pode ser percebida, desta maneira os termos dependentes da série de cossenos podem ser anulados ($a_n = 0$). Outra simplificação pode ser adotada ao ajustar os disparos das chaves semicondutoras a fim de que

a tensão de saída tenha simetria de meia-onda. Assim, a transformada de Fourier pode ser reduzida a (A4.2).

$$v(t) = \sum_{n=1}^{\infty} [b_n \sin(n\omega t)] \quad (A4.2)$$

$$b_n = \frac{4}{\pi} \int_0^{\frac{\pi}{2}} [v(t) \sin(n\omega t) d\omega t]$$

Utilizando (A4.2), para um MMC com k módulos por braço, a amplitude das componentes harmônicas ímpares pode ser apresentada por (14), de forma que α_k significa os momentos de disparo de cada chave semicondutora, V_k a variação dos níveis de tensão do conversor, n o índice da componente harmônica e m o número total de ângulos de disparo [11].

$$h_n = \frac{4}{n\pi} \sum_{k=1}^m [V_k \cos(n \alpha_k)] \quad (A4.3)$$

A quantidade de disparos a serem controlados é proporcional à quantidade de níveis do conversor. Como exemplo, determinado conversor genérico de sete níveis possui três ângulos de disparo, possibilitando a eliminação de dois componentes harmônicos quaisquer.

Demonstra-se em (A4.4) o desenvolvimento necessário para obtenção dos ângulos de disparo a fim de se eliminar as harmônicas de 5ª e 7ª ordem (em aplicações trifásicas, a 3ª harmônica é eliminada junto à linha, portanto faz-se desnecessária a sua eliminação por este método) [11].

$$\left[\begin{array}{l} \frac{4V_{CC}}{\pi} [\cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3)] = 3 \\ \frac{4V_{CC}}{5\pi} [\cos(5 \alpha_1) + \cos(5 \alpha_2) + \cos(5 \alpha_3)] = 0 \\ \frac{4V_{CC}}{7\pi} [\cos(7 \alpha_1) + \cos(7 \alpha_2) + \cos(7 \alpha_3)] = 0 \end{array} \right] \rightarrow \left[\begin{array}{l} \alpha_1 = 11,68^\circ \\ \alpha_2 = 31,18^\circ \\ \alpha_3 = 58,58^\circ \end{array} \right] \quad (A4.4)$$

A Figura A4-2 ilustra uma forma de onda característica de um conversor de sete níveis sob modulação de eliminação seletiva de harmônicos demonstrada em (15).

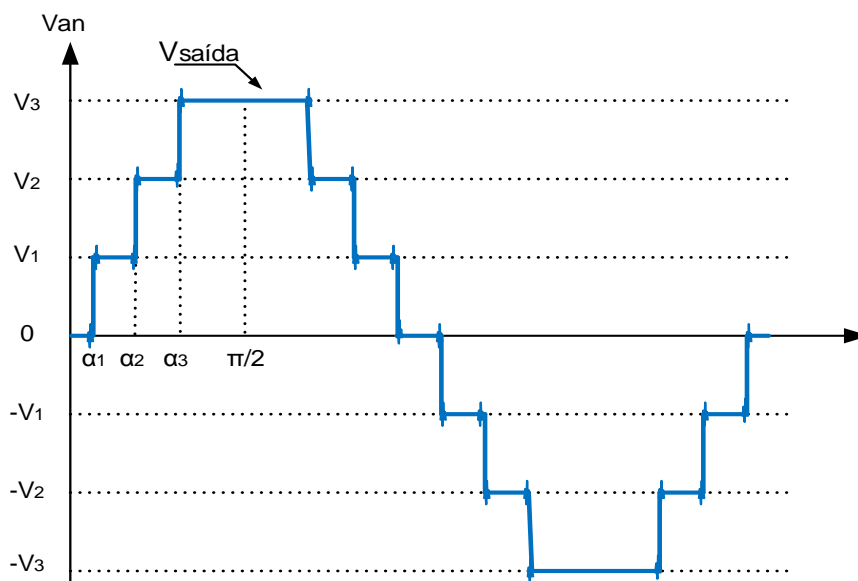


Figura A4-2 – Forma de onda de saída típica de um conversor genérico de sete níveis com eliminação seletiva dos harmônicos de 5ª e 7ª ordens.

A4.3 *Pulse Width Modulation (PWM)*

Uma das estratégias mais amplamente utilizadas para controlar a saída CA dos conversores eletrônicos é a técnica conhecida como modulação de largura de pulso (*Pulse Width Modulation - PWM*), que varia o ciclo de trabalho das chaves dos conversores para um alto valor de frequência de comutação para atingir uma tensão média da saída de referência em baixa frequência. A teoria *PWM* tem sido uma das principais áreas de pesquisa em eletrônica de potência por mais de três décadas e continua a atrair a atenção e interesse. Isso não é surpreendente, uma vez que a modulação é o cerne de quase todos os conversores eletrônicos de potência [8].

Desde a década de 1970 tem havido uma série de tendências claras para o desenvolvimento de conceitos e estratégias *PWM*, tendo como principais objetivos a redução da distorção harmônica e maiores valores de tensão de saída para determinada frequência de chaveamento, além do desenvolvimento de estratégias de modulação para se adequarem a diferentes topologias de conversor [1].

Embora tenha havido um grande número de pesquisas e investigação da modulação de controle de conversores CC/CC de baixa potência, o processo real de *PWM* para estes conversores é geralmente uma simples comparação entre uma forma de onda de referência e um dente de serra ou uma portadora com forma de onda triangular.

Resumidamente, a *PWM* se desenvolve como a comparação de um sinal de referência, que geralmente é uma onda senoidal, e uma onda portadora triangular, de frequência elevada. Nos pontos em que há o cruzamento entre o sinal de referência e a portadora triangular fazem-se os instantes de chaveamento dos dispositivos semicondutores [52], [53]. De forma básica, a Figura A4-3 apresenta o funcionamento da modulação *PWM*.

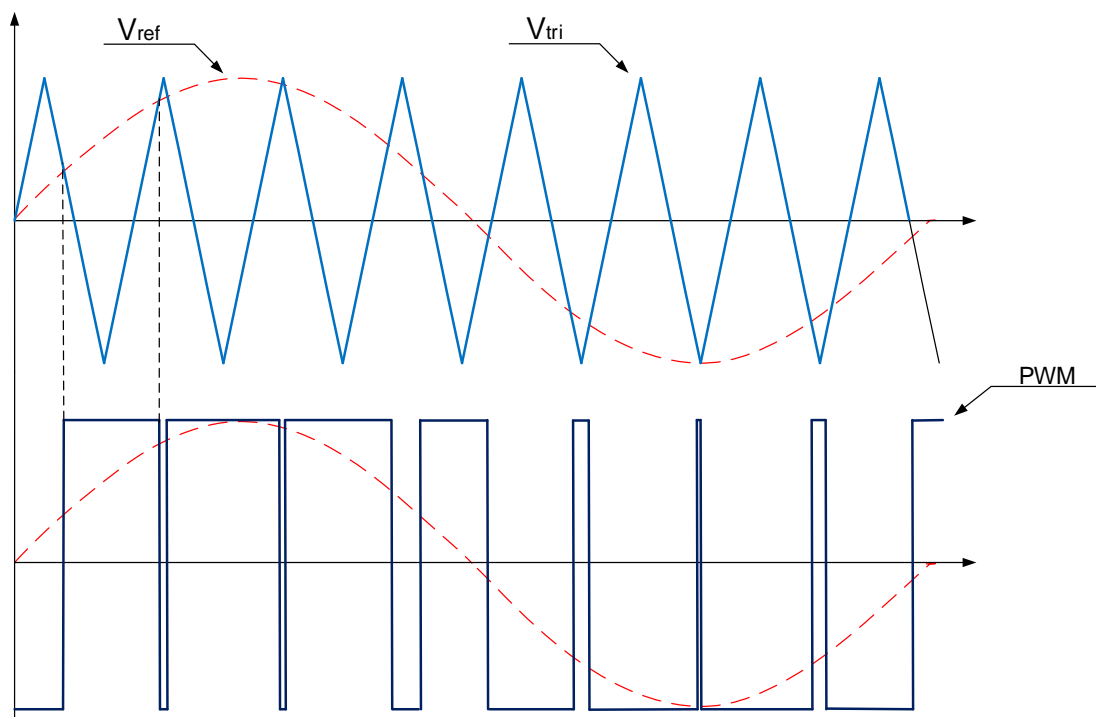


Figura A4-3 – Tensão de saída utilizando PWM como estratégia de chaveamento [6].

A princípio, todos os esquemas de modulação têm o objetivo de criar trens de pulsos de chaveamento, que têm a média de tensão da onda fundamental da referência em qualquer instante (isto é, a integral da forma de onda de tensão ao longo do tempo se aproxima da forma de onda da referência). A maior dificuldade com esses trens de pulsos nas chaves é que eles também contêm componentes harmônicos indesejados que deveriam ser minimizados. Dessa maneira, para qualquer esquema de *PWM*, o objetivo primário é calcular quanto tempo a chave do conversor tem que estar ligada (ON) para criar a desejada forma de onda, de tensão ou corrente, de referência (em baixa frequência).

Tendo cumprido este objetivo principal, o objetivo secundário de uma estratégia *PWM* é determinar a forma mais eficaz de organizar os processos de chaveamento para minimizar a

distorção harmônica indesejada, perdas de comutação, ou qualquer outro critério de desempenho especificado.

Basicamente a estratégia *PWM* pode ser dividida em dois grupos distintos: a estratégia de modulação baseada em múltiplas portadoras e a estratégia de modulação baseada em múltiplas referências. Entretanto, as modulações baseadas em múltiplas portadoras são mais indicadas para o uso em conversores multiníveis, uma vez que se necessita apenas de um sinal de referência, simplificando, assim, a lógica de controle, podendo-se manipular de forma independente cada portadora, alterando sua amplitude, defasagem e inclusive a sua frequência.

Salienta-se o fato de que os microcontroladores atuais não possuem uma grande quantidade de ondas triangulares, necessitando, desta maneira, a implementação e criação dessas via *software*, o que dificulta a sua aplicabilidade. Assim, recomenda-se a utilização de circuito lógico programável (*FPGA*) a fim de solucionar esta limitação existente nos microcontroladores convencionais e possibilitar a geração de tantas ondas triangulares quanto necessário.

Quanto às técnicas de manipulação de ondas portadoras, as mais comumente utilizadas na literatura são as *POD* (*phase opposition disposition*), *APOD* (*alternative phase opposition disposition*), *PD* (*phase disposition*) e *PSCPWM* (*phase shift carrier pulse width modulation*). Dessas, as três primeiras são mais utilizadas em conversores grampeados a diodos e a capacitores e a última é mais usual em conversores em cascata, incluindo nestes o *MMC* [6] [11].

Simplificadamente, a modulação *PD* utiliza todas as portadoras com a mesma fase. A modulação *APOD* apresenta cada portadora, em sequência, defasadas 180° uma em relação à outra. A modulação tipo *POD* apresenta as portadoras triangulares do plano positivo em fase e as portadoras triangulares do plano negativo com defasamento de 180° em relação às aquelas.

A característica em comum desses tipos de modulação é que todas utilizam o deslocamento no eixo das ordenadas para diferir cada portadora, sendo por esta razão chamadas de modulação por deslocamento de nível.

Por sua vez, a modulação *PSCPWM* faz uso do defasamento temporal de uma portadora em relação às outras, isto é, no eixo das abscissas. Todas as portadoras possuem o mesmo nível e diferem entre si apenas em suas fases, apresentando maior homogeneidade na distribuição da tensão sobre os módulos de um conversor modular multinível, por exemplo. Entretanto, esse tipo de modulação apresenta maior número de chaveamento do que a modulação por deslocamento de nível.

A Figura A4-4 apresenta graficamente a diferença entre as técnicas de manipulação de portadoras para um conversor de cinco níveis qualquer.

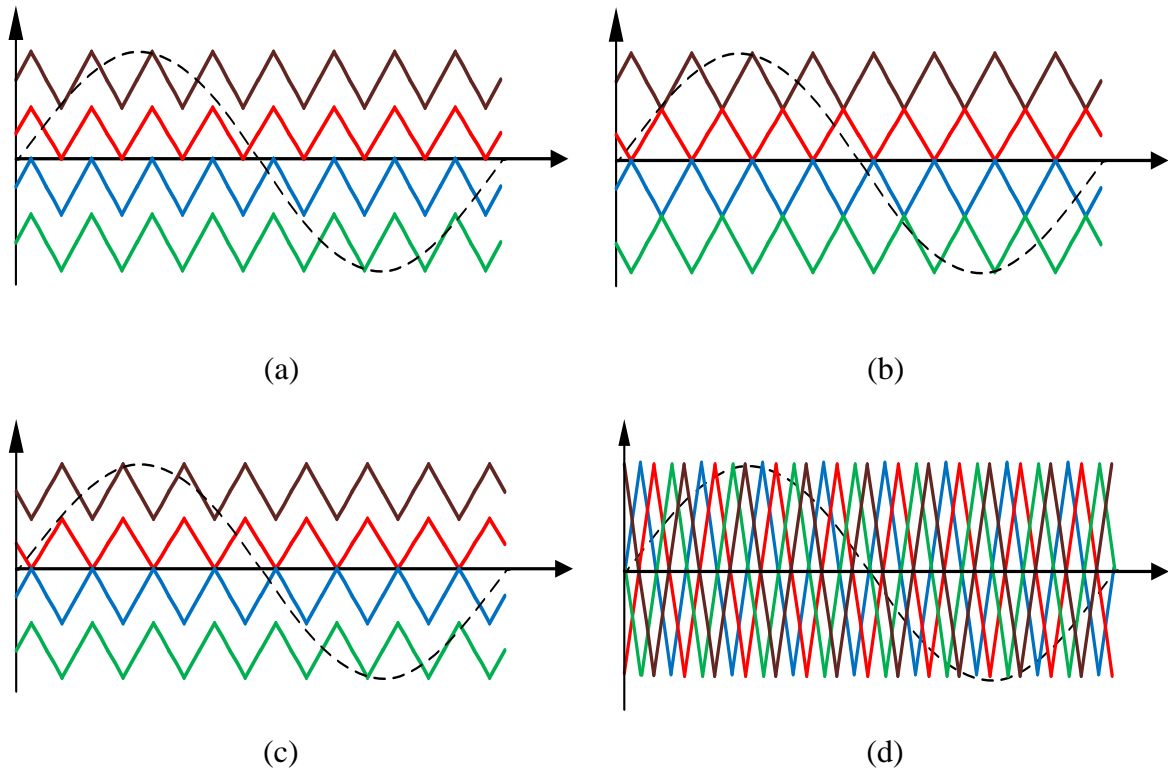


Figura A4-4 – Estratégias de chaveamento *PD* (a), *APOD* (b), *POD* (c) e *PSCPWM* (d).

A4.4 *Space Vector Pulse Width Modulation (SVPWM)*

A técnica de chaveamento chamada de *SVPWM* (*space vector pulse width modulation*), ou modulação por largura de pulso com vetor espacial, é comumente utilizada em conversores multinível em padrão industrial. Seu funcionamento se baseia em vetores de tensão, os quais correspondem a uma possível combinação de chaveamento, que está ligada aos níveis de tensão da saída do conversor [11] [54] [55].

Ao se tomar como exemplo um conversor de cinco níveis, tem-se na Figura A4-5 a exibição do diagrama referente.

Definido o período de chaveamento, a tensão de referência V^* é sintetizada a partir de combinação adequada de vetores próximos. No exemplo da Figura A4-5, V^* resultará da combinação dos vetores $[2\ 1\ 0]$, $[2\ 1\ 1]$ e $[2\ 2\ 1]$.

Como vantagem, estes conversores possuem boa redução das perdas por chaveamento devido à baixa frequência com a qual trabalham, contudo, este tipo de modulação se torna

bastante complexo com o acréscimo de níveis e tensão de saída, produzindo diagramas pouco usuais e de difícil implementação.

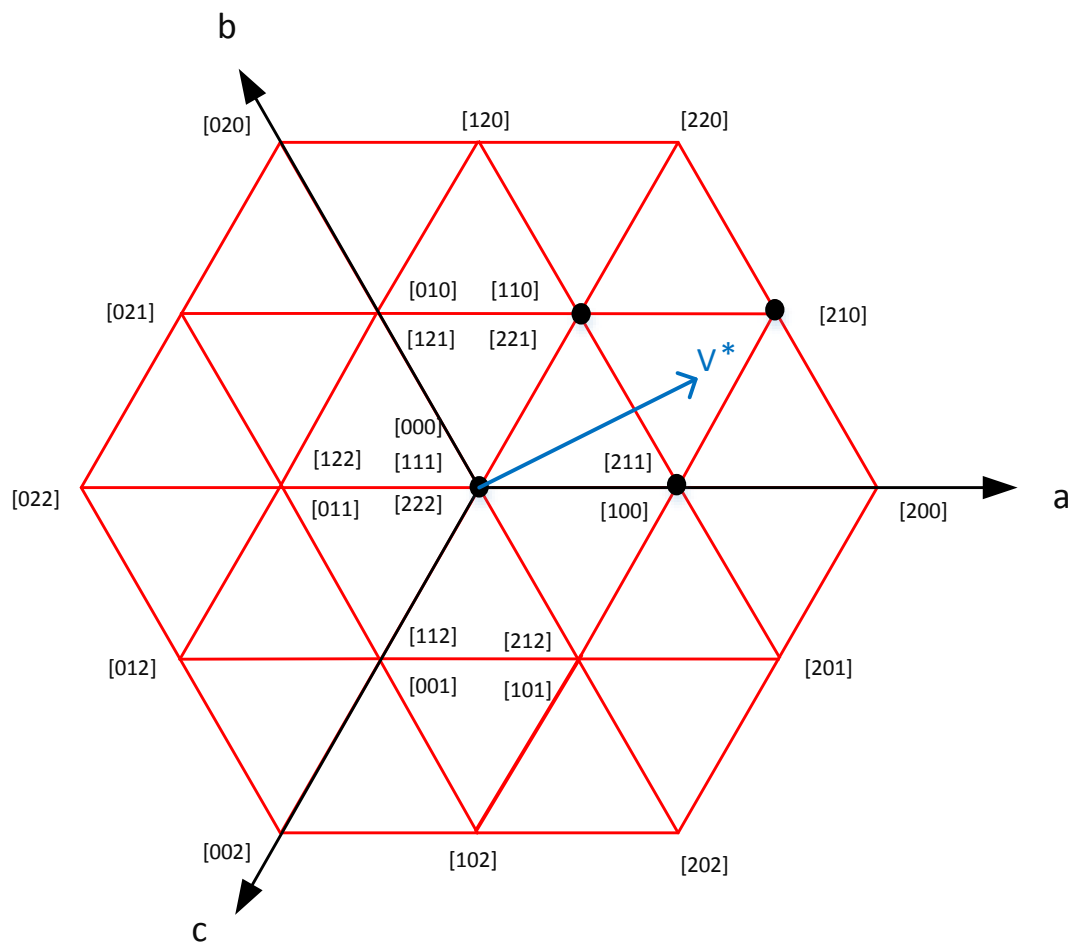


Figura A4-5 – Diagrama dos vetores de tensão *SVPWM* para um conversor de cinco níveis [11].

Apêndice 5: Artigo INDUSCON/2014 - Análise Harmônica de PSCPWM Aplicada a MMC Utilizando Transformada Dupla de Fourier

Análise Harmônica de PSCPWM Aplicada a MMC Utilizando Transformada Dupla de Fourier

Renner Sartório Camargo
Departamento de Engenharia Elétrica
Universidade Federal do Espírito Santo
Vitória/ES, Brasil
rsartorio@gmail.com

Weder Tótola Nunes
Instituto Federal de Educação
Tecnológica do Espírito Santo
Vitória/ES, Brasil
wtunes@yahoo.com.br

Lucas Frizera Encarnação
Departamento de Engenharia Elétrica
Universidade Federal do Espírito Santo
Vitória/ES, Brasil
lucas@ele.ufes.br

Resumo - Este trabalho apresenta um estudo matemático acerca da performance harmônica de um Conversor Modular Multinível - (*Modular Multilevel Converter – MMC*) com modulação por largura de pulso com portadoras defasadas (*Phased Shifted Carrier Pulse Width Modulation – PSCPWM*). Somente com o uso da Transformada Dupla de Fourier como ferramenta é possível a obtenção analítica do conteúdo harmônico da tensão de saída do MMC, permitindo a sua emulação por software matemático e demonstrando as vantagens deste equacionamento contra a modelagem comum. A fim de provar o desenvolvimento matemático, os resultados foram confrontados com simulações do MMC em software específico - PSCAD / EMTDC.

I. INTRODUÇÃO

Ultimamente a utilização de equipamentos de alta potência como acionamento de motores, laminadores, bombas, ventiladores, compressores, entre outros, vem crescendo nos parques industriais chegando à ordem dos megawatts. Devido aos altos níveis de potência, é necessária a elevação dos níveis de tensão envolvidos, atingindo, assim, o limite físico das chaves semicondutoras, dificultando o acionamento destes equipamentos com um único dispositivo (ou conversores convencionais) conectado diretamente à média tensão.

Devido a essa barreira tecnológica, diversos estudos foram realizados objetivando o desenvolvimento de conversores específicos para atender à crescente demanda dos equipamentos de alta potência. Esse déficit tecnológico despertou o interesse da comunidade de eletrônica de potência, que identificou nos conversores multiníveis uma grande potencialidade para o rompimento da barreira tecnológica dos semicondutores na utilização em equipamentos chaveados diretamente na média tensão [1].

Os conversores multiníveis apresentam inúmeras vantagens sobre os conversores convencionais, tais como: capacidade de sintetizar níveis de tensões de saída maiores, utilização de dispositivos semicondutores de menor potência, apresentação de maior número de níveis na tensão de saída resultando assim numa forma de onda com um conteúdo harmônico reduzido, redução do estresse de tensão nas chaves semicondutoras e redução de frequência de chaveamento em cada componente [2].

Entre as topologias de conversores multiníveis mais difundidas na literatura estão os conversores grampeados a diodo (*diode clamped multilevel converter - DCMC*) [3], os conversores grampeados a capacitor (*capacitor clamped*

multilevel converter - CCMC) [4] e os conversores multiníveis em cascata ou modulares (*modular multilevel converter - MMC*) [5].

Os conversores multiníveis modulares apresentam uma estrutura monofásica baseada em células independentes que, teoricamente, não apresentam limites de modularização, podendo atingir altos níveis de tensão e potência sem a necessidade da utilização dos transformadores de acoplamento. Uma grande vantagem deste tipo de conversor é o crescimento adequado da quantidade de componentes em detrimento ao que ocorre nas outras topologias citadas anteriormente. Desta maneira, o número de componentes do circuito aumenta linearmente com o número de níveis desejados na saída do conversor, sendo vantajoso perante as outras topologias, as quais têm um aumento exponencial do número de chaves. De forma geral, o MMC de m níveis de tensão é composto por $2(m-1)$ chaves semicondutoras, $2(m-1)$ diodos principais e $(m-1)$ capacitores do elo de corrente contínua [6].

O conversor modular multinível é composto por células monofásicas *chopper* associadas em séries de meia ponte. A fim de ilustrar a construção deste tipo de conversor, a Figura 1 apresenta uma célula básica que compõe tal conversor.

A. Objetivos do Trabalho

A maioria das dificuldades frequentemente presentes nos conversores multiníveis está ligada ao dimensionamento de suas estruturas, principalmente no que se refere à decisão sobre a quantidade de níveis, e por consequência no número de chaves a ser utilizado, sobre a frequência de chaveamento e sobre o valor do índice de modulação de amplitude que melhor se adequa à aplicação desejada.

Usualmente, o dimensionamento dos conversores é, primeiramente, realizado por intermédio de softwares de simulação para, por exemplo, determinação do conteúdo harmônico da tensão de saída do conversor, demandando considerável tempo e, portanto, dificultando qualquer alteração de parâmetro, para efeitos de simulação.

Desta forma, este estudo se dedica a equacionar o conversor modular multinível em função da estratégia de chaveamento (a qual também afeta o conteúdo de distorção harmônica), número de níveis, nível de tensão e nível de distorção harmônica que se deseja atender. O objetivo principal é obter as equações inerentes ao conversor a fim facilitar a manipulação do número de níveis, da frequência de chaveamento e do índice de modulação de amplitude, a fim de subsidiar a escolha do

projetista sem a necessidade da modelagem de diversos conversores.

A ferramenta escolhida para a modelagem matemática foi a transformada dupla de Fourier, pois diferente da transformada rápida de Fourier, essa permite simultaneamente a variação dos índices da portadora e da onda fundamental, possibilitando análises de harmônicos de alta e baixa frequência múltiplos da portadora de forma simultânea e com boa precisão, facilitando a obtenção dos parâmetros ótimos do conversor.

II. METODOLOGIA

Inicialmente escolheu-se a estratégia de chaveamento a ser utilizada no conversor, a qual está intrinsecamente ligada à topologia escolhida (MMC). Para este caso decidiu-se pela estratégia de modulação por largura de pulso baseada em múltiplas portadoras defasadas (*phase shifted carrier pulse width modulation - PSCPWM*), pois esta é mais adequada para aplicações de conversores multiníveis, uma vez que este método necessita de apenas um sinal de referência, simplificando, assim, a lógica de controle. Esta estratégia facilita o manuseio de cada portadora de forma independente, permitindo criar defasagens, frequências e amplitudes diferentes entre si, além de possuir menores níveis de DTT (distorção harmônica total de tensão) em comparação aos chaveamentos deslocados por nível, como por exemplo *POD* (*phase opposition disposition*), *APOD* (*alternative phase opposition disposition*) e *PD* (*phase disposition*) [7].

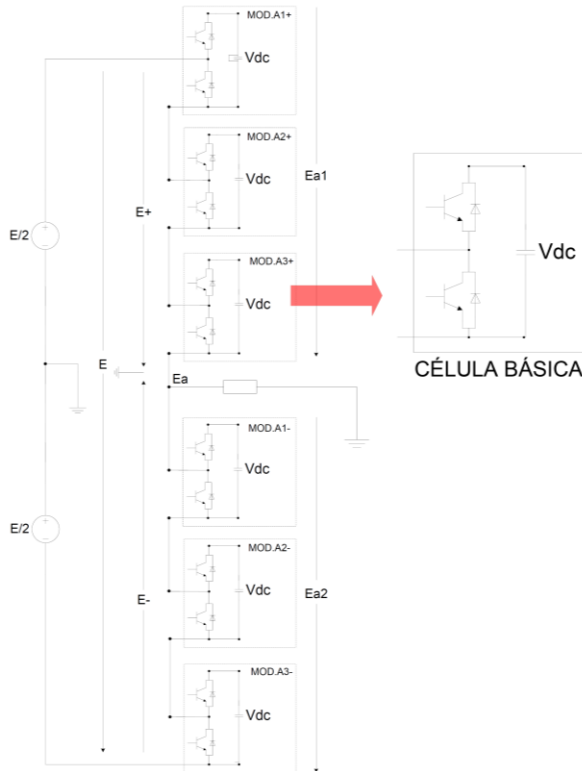


Figura 1 - MMC de sete níveis com destaque para célula básica.

A fim de determinar um conversor MMC com o menor número de níveis que atenda a determinados parâmetros, foi desenvolvido um modelo matemático tendo como ferramenta principal a transformada dupla de Fourier. O equacionamento foi emulado em software matemático específico (MATLAB) e os resultados confrontados em software de transientes eletromagnéticos (PSCAD/EMTDC) a fim de garantir a veracidade e robustez do trabalho.

III. CONVERSOR MULTINÍVEL MODULAR

A Figura 1 apresenta uma fase de um conversor MMC de 7 níveis composto pela conexão em série de 6 células *chopper*. Cada módulo pode ser interpretado como uma célula independente, podendo chavear tensões com valores $+V_{DC}$ e 0 ou 0 e $-V_{DC}$, dependendo do ramo em que se encontra (positivo ou negativo). A tensão de saída, para o MMC de 7 níveis, sintetiza um vetor de saída $[-3V_{DC}, -2V_{DC}, 0, +2V_{DC}, +3V_{DC}]$ isto é, a soma de cada módulo por ramo.

Usualmente um conversor de N pares de módulos conectados em série, pode gerar $(N + 1)$ níveis por fase [8], [9], [10].

Ao efetuar a análise da Figura 2, aplicando-se a lei de Kirchhoff para tensão ao conversor MMC, obtém-se:

$$E_{a1} = E_+ - E_a \quad (1)$$

$$E_{a2} = E_- - E_a \quad (2)$$

$$E = E_+ + E_- \quad (3)$$

$$E_a = \frac{E_{a2} - E_{a1}}{2} - \frac{E_- - E_+}{2} \quad (4)$$

A tensão do link CC para terra (ou referência) pode ser expressa por:

$$E_+ = E_- = \frac{E}{2} \quad (5)$$

Substituindo (5) em (4), a tensão de fase de saída do conversor MMC pode ser reescrita como:

$$E_a = \frac{E_- - E_+}{2} \quad (6)$$

O conversor MMC apresentado na Figura 1 possui uma tensão de saída típica com sete níveis de tensão, conforme ilustrada na Figura 2.

A. Modulação por Largura de Pulso (PWM)

Uma das formas de chaveamento para controle de saída CA em conversores de potência é a técnica conhecida por Modulação por Largura de Pulso (*Pulse Width Modulation - PWM*), a qual varia o ciclo de trabalho das chaves do conversor a fim de sintetizar uma forma de onda de menor frequência.

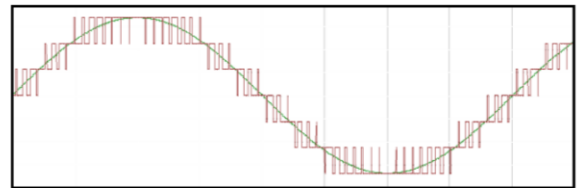


Figura 2 - Onda gerada por um MMC de sete níveis.

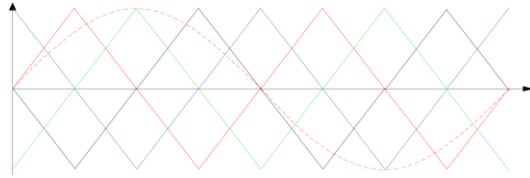


Figura 3 - Exemplo de PWM utilizando a estratégia PSCPWM com 4 diferentes portadoras.

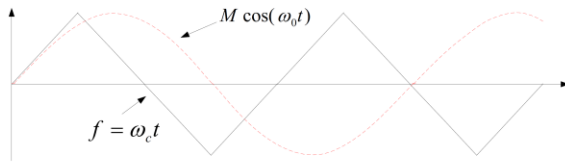


Figura 4 - Formas de onda senoidal (referência) e triangular (portadora).

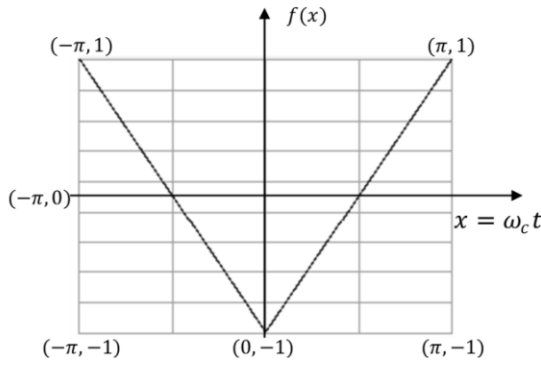


Figura 5 - Equação do sinal triangular de portadora.

A modulação por largura de pulso – PWM, é um dos ramos da eletrônica de potência mais estudados da atualidade devido sua importância para a área de energia elétrica nos dias atuais. Como consequência de inúmeras publicações acerca deste assunto, existem diversas estratégias de chaveamento utilizando a PWM, em que o objetivo principal é a redução da quantidade de harmônicas e, conseqüentemente, a melhora na qualidade da energia.

Resumidamente, a PWM se desenvolve como a comparação de um sinal de referência, que geralmente é uma onda senoidal e uma onda portadora triangular, de frequência elevada. Nos pontos em que há o cruzamento entre o sinal de referência e a portadora triangular fazem-se os instantes de chaveamento dos dispositivos semicondutores [11], [12].

Para os MMCs, a modulação mais utilizada nas aplicações industriais e a escolhida para compor este trabalho, é a PSCPWM (phase-shifted cascaded PWM), que consiste em uma referência senoidal que é comparada com portadoras

triangulares defasadas no tempo, conforme demonstrado na Figura 3 [13].

O defasamento é calculado dividindo-se 360° pelo número de módulos *chopper* por fase conforme (7).

$$\theta_{tri} = \frac{360}{(m-1)} \quad (7)$$

Para o conversor de 7 níveis ($m = 7$), e que contém 6 módulos por fase, tem-se defasamento de 60° entre as portadoras.

B. Transformada dupla de Fourier

Para que se determine todo espectro de frequência e do conteúdo harmônico total de um determinado sinal gerado a partir de alguma estratégia PWM, é necessário que se utilize um processo complexo e demorado. A ferramenta mais utilizada para determinar a equação analítica do conteúdo harmônico de uma modulação PWM é a transformada dupla de Fourier. Esta técnica foi proposta inicialmente por Bennet e Black, para aplicações em sistemas de comunicações e posteriormente adequada aos sistemas de potência por Bowes e Bird [14], [15].

Os coeficientes da transformada dupla de Fourier podem ser observados em (8), onde as variáveis m e n são os índices da portadora e da onda fundamental respectivamente. Os índices m e n definem a frequência dos componentes harmônicos na forma de onda da tensão de saída, como $(m\omega_c + n\omega_0)$, onde ω_c é a frequência da portadora triangular e ω_0 é a frequência da onda de referência.

C. Análise matemática do PSCPWM

A forma mais simples de definir um aspecto harmônico de um conversor PWM é o cruzamento de uma onda senoidal de referência com uma portadora triangular conforme ilustrado nas Figuras 4 e 5

Desta forma, têm-se por (9), (10) e (11) as equações que determinam os sinais de referência e da onda portadora:

$$Ref = M \cdot \cos(\omega_0 t) = M \cdot \cos(y) \quad (9)$$

Onde:

ω_0 = frequência da onda de referência;

M = índice de modulação;

$y = \omega_0 t$.

Conforme a Figura 5:

$$f(x) = \gamma \cdot x + t$$

$$\gamma = \frac{(y_1 - y_2)}{(x_1 - x_2)}$$

Dessa forma, para os intervalos da onda triangular onde a mesma cresce e decresce, têm-se (10) e (11), respectivamente.

$$f(t) = \frac{A_{00}}{2} + \sum_{n=1}^{\infty} [A_{0n} \cos(n[\omega_0 t + \theta_0]) + B_{0n} \sin(n[\omega_0 t + \theta_0])] + \sum_{m=1}^{\infty} [A_{m0} \cos(m[\omega_c t + \theta_c]) + B_{m0} \sin(m[\omega_c t + \theta_c])] + \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} [A_{mn} \cos(m[\omega_c t + \theta_c] + n[\omega_0 t + \theta_0]) + B_{mn} \sin(m[\omega_c t + \theta_c] + n[\omega_0 t + \theta_0])] \quad (8)$$

Para $-\pi \leq x < 0$:

$$f(x) = \left(\frac{1 - (-1)}{-\pi - 0} \right) \cdot x - 1$$

$$f(x) = \frac{-2}{\pi} \cdot x - 1 \quad (10)$$

Para $0 \leq x < \pi$:

$$f(x) = \frac{2}{\pi} \cdot x - 1 \quad (11)$$

D. Lógica de chaveamento

Devido a cada célula *chopper* estar associada a uma meia ponte, sua saída será um vetor do tipo $[0, +V_{dc}]$. Desta forma, tem-se que, para cada módulo *chopper*, no momento em que o sinal de referência for maior que o sinal da portadora, a saída será $+V_{dc}$, caso contrário será 0.

Com o objetivo de construir a região de limites para atuação de uma célula *chopper*, é necessário o desenvolvimento para os intervalos de chaveamento da onda portadora por intermédio de (12) e (13). Os limites de atuação para cada célula estão ilustrados na Tabela 01.

Para $-\pi \leq x < 0$:

$$M \cdot \cos(y) > \frac{-2}{\pi} \cdot x - 1$$

$$x > \frac{-\pi}{2} \cdot (1 + M \cdot \cos(y)) \quad (12)$$

Para $0 \leq x < \pi$:

$$M \cdot \cos(y) > \frac{2}{\pi} \cdot x - 1$$

$$x < \frac{\pi}{2} \cdot (1 + M \cdot \cos(y)) \quad (13)$$

Portanto, em regime permanente, pode-se afirmar de forma analítica que, para cada módulo *chopper*, os instantes de chaveamento são definidos por (14) e (15), respectivamente.

TABELA 1 - Regiões limite para chaveamento de uma célula.

$f(x, y)$	$-\pi \leq x < 0$	$0 \leq x < \pi$
$+V_{dc}$	$M \cdot \cos(y) > \frac{-2}{\pi} \cdot x - 1$	$M \cdot \cos(y) > \frac{2}{\pi} \cdot x - 1$
0	$M \cdot \cos(y) < \frac{-2}{\pi} \cdot x - 1$	$M \cdot \cos(y) < \frac{2}{\pi} \cdot x - 1$

$f(x, y)$ de 0 a $+V_{dc}$:

$$x = 2\pi p - \frac{\pi}{2} (1 + M \cos \omega_0 t) \quad (14)$$

$$p = 0, 1, 2, \dots, \infty$$

$f(x, y)$ de $+V_{dc}$ a 0:

$$x = 2\pi p + \frac{\pi}{2} (1 + M \cos \omega_0 t) \quad (15)$$

$$p = 0, 1, 2, \dots, \infty$$

Aplicando-se a Transformada Dupla de Fourier [8], [16].

$$C_{mn} = A_{mn} + jB_{mn}$$

$$C_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\pi}^{\pi} f(x, y) e^{j(mx+ny)} dx dy$$

$$C_{mn} = \frac{1}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+M\cos y)}^{\frac{\pi}{2}(1+M\cos y)} V_{dc} e^{j(mx+ny)} dx dy \quad (16)$$

De forma genérica, (16) demonstra a forma de onda em função dos coeficientes m e n .

E. DC - Offset

A solução de (16) para o nível médio, dá-se pelos valores $m = 0$ e $n = 0$, assim:

$$A_{00} + jB_{00} = \frac{V_{dc}}{2\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+M\cos y)}^{\frac{\pi}{2}(1+M\cos y)} dx dy$$

$$A_{00} + jB_{00} = \frac{V_{dc}}{2\pi^2} \int_{-\pi}^{\pi} [\pi(1 + M\cos y)] dy = V_{dc}$$

$$A_{00} = V_{dc} \text{ e } B_{00} = 0 \therefore C_{00} = V_{dc} \quad (17)$$

Este valor calculado refere-se a apenas uma célula *chopper*, porém tal conversor trabalha com células em pares, cada uma em um semiplano (positivo e negativo), com sinais alternados entre si. Desta forma, ao acrescentar a célula do semiplano contrário à (17), o resultado de A_{00} será igual a $-V_{dc}$. Portanto, o nível médio da tensão de saída será nulo, conforme esperado.

F. Componente fundamental e harmônicos de baixa frequência

Para obtenção da componente fundamental faz-se $m = 0$ e $n = 1$, portanto, basta solucionar a equação (16) para $m = 0$ e $n > 0$.

$$A_{0n} + jB_{0n} = \frac{V_{dc}}{\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+M\cos y)}^{\frac{\pi}{2}(1+M\cos y)} e^{jny} dx dy$$

$$A_{0n} + jB_{0n} = \frac{V_{dc}}{\pi^2} \int_{-\pi}^{\pi} [\pi(1 + M\cos y) e^{jny}] dy$$

$$A_{0n} + jB_{0n} = \frac{V_{dc}}{\pi} \int_{-\pi}^{\pi} \left[e^{jny} + \frac{M}{2} (e^{j[n+1]y} + e^{j[n-1]y}) \right] dy$$

Porém,

$$\int_{-\pi}^{\pi} e^{jny} dy = 0$$

Assim, para $m = 0$ e $n = 1$:

$$A_{01} + jB_{01} = \frac{V_{dc}}{\pi} \int_{-\pi}^{\pi} \frac{M}{2} dy = M \cdot V_{dc}$$

Isto é:

$$A_{01} = M V_{dc} \text{ e } B_{01} = 0 \therefore C_{01} = 2M V_{dc} \cdot \cos(\omega_0 t) \quad (18)$$

E para $m = 0$ e $n > 1$:

$$A_{0n} + jB_{0n} = 0$$

Isto é:

$$A_{0n} = 0 \text{ e } B_{0n} = 0 \therefore C_{01} = 0; n > 1 \quad (19)$$

Analisando os valores obtidos em (18) e (19), depreende-se que no caso da componente fundamental ($m = 0$ e $n = 1$), o valor de saída é exatamente o sinal de referência do conversor, que é o valor esperado.

Quando a mesma análise é feita para as componentes harmônicas de baixa frequência ($m = 0$ e $n > 1$), nota-se que são todas nulas, o que é esperado em modulação PWM.

G. Harmônicos de alta frequência múltiplos da portadora

A solução para harmônicos de alta frequência e múltiplos da portadora ($m > 0$ e $n = 0$) está demonstrada a seguir:

$$A_{m0} + jB_{m0} = \frac{V_{dc}}{\pi^2} \int_{-\pi}^{\pi} \int_{-\frac{\pi}{2}(1+M\cos y)}^{\frac{\pi}{2}(1+M\cos y)} e^{jmx} dx dy$$

$$A_{m0} + jB_{m0} = \frac{V_{dc}}{jm\pi} \int_{-\pi}^{\pi} \left[e^{jm\frac{\pi}{2}(1+M\cos y)} - e^{-jm\frac{\pi}{2}(1+M\cos y)} \right] dy$$

$$A_{m0} + jB_{m0} = \frac{2V_{dc}}{jm\pi} \left[e^{jm\frac{\pi}{2}J_0\left(m\frac{\pi}{2}M\right)} - e^{-jm\frac{\pi}{2}J_0\left(-m\frac{\pi}{2}M\right)} \right]$$

Onde:

$$J_0(-\xi) = J_0(\xi)$$

Então:

$$A_{m0} + jB_{m0} = \frac{4V_{dc}}{m\pi} J_0\left(m\frac{\pi}{2}M\right) \text{sen}\left(m\frac{\pi}{2}\right)$$

No desenvolvimento da solução para os harmônicos de alta frequência foi necessário realizar duas integrações em cada termo, visto que para esta opção o coeficiente m não possui valor nulo. A solução da segunda integral resultou numa função de Bessel conforme mostrado em (20).

H. Combinações de harmônicos

A solução para combinação entre os harmônicos de baixa frequência da fundamental com os harmônicos de alta frequência da portadora podem ser obtidos quando utiliza-se o coeficiente m por qualquer número inteiro maior do que um e quando utiliza-se qualquer valor de n diferente de zero ($m > 0, -\infty < n < +\infty$ e $n \neq 0$), e está demonstrada a seguir até (21).

I. Função analítica completa

A função analítica completa dá-se utilizando os índices das equações (18) a (21), e representa um módulo do ramo positivo do conversor monofásico multinível (Mod A1+ da Figura 2, por exemplo), resultando em (22). Assim, deverá ser adicionado um segundo módulo em série, conectado ao ramo negativo do conversor. Para tanto basta atrasar o seu sinal de referência em 180°, isto é, π (Mod A1- da Figura 2, por exemplo). Assim, obtém-se (23).

$$C_{m0} = \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0\left(m\frac{\pi}{2}M\right) \text{sen}\left(m\frac{\pi}{2}\right) \cdot \cos(m[\omega_c t]) \quad (20)$$

$$A_{mn} + jB_{mn} = \frac{V_{dc}}{jm\pi^2} \int_{-\pi}^{\pi} e^{jny} \left[e^{jm\frac{\pi}{2}(1+M\cos y)} - e^{-jm\frac{\pi}{2}(1+M\cos y)} \right] dy$$

$$A_{mn} + jB_{mn} = \frac{V_{dc}}{jm\pi^2} \int_{-\pi}^{\pi} e^{jm\frac{\pi}{2}} e^{jny} e^{jm\frac{\pi}{2}M\cos y} - e^{-jm\frac{\pi}{2}} e^{jny} e^{-jm\frac{\pi}{2}M\cos y} dy$$

$$A_{mn} + jB_{mn} = \frac{2V_{dc}}{jm\pi} \left[e^{jm\frac{\pi}{2}J_n\left(m\frac{\pi}{2}M\right)} - e^{-jm\frac{\pi}{2}J_n\left(m\frac{\pi}{2}M\right)} \right]$$

$$A_{mn} + jB_{mn} = \frac{2V_{dc}}{jm\pi} J_n\left(m\frac{\pi}{2}M\right) \left[e^{jm\frac{\pi}{2}} e^{jn\frac{\pi}{2}} - e^{-jm\frac{\pi}{2}} e^{-jn\frac{\pi}{2}} \right]$$

$$A_{mn} + jB_{mn} = \frac{4V_{dc}}{m\pi} J_n\left(m\frac{\pi}{2}M\right) \text{sen}\left([m+n]\frac{\pi}{2}\right)$$

$$C_{mn} = \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n\left(m\frac{\pi}{2}M\right) \text{sen}\left([m+n]\frac{\pi}{2}\right) \cdot \cos(m[\omega_c t] + n[\omega_0 t]) \quad (21)$$

$$v_{modA1+}(t) = 2MV_{dc} \cos(\omega_0 t)$$

$$+ \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0\left(m\frac{\pi}{2}M\right) \text{sen}\left(m\frac{\pi}{2}\right) \cos(m[\omega_c t])$$

$$+ \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n\left(m\frac{\pi}{2}M\right) \text{sen}\left([m+n]\frac{\pi}{2}\right) \cos(m[\omega_c t] + n[\omega_0 t]) \quad (22)$$

$$v_{modA1-}(t) = 2MV_{dc} \cos(\omega_0 t - \pi)$$

$$+ \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \frac{1}{m} J_0\left(m\frac{\pi}{2}M\right) \text{sen}\left(m\frac{\pi}{2}\right) \cos(m[\omega_c t])$$

$$+ \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{\substack{n=-\infty \\ (n \neq 0)}}^{\infty} \frac{1}{m} J_n\left(m\frac{\pi}{2}M\right) \text{sen}\left([m+n]\frac{\pi}{2}\right) \cos(m[\omega_c t] + n[\omega_0 t - \pi]) \quad (23)$$

A função analítica dos harmônicos da tensão de fase do conversor é obtida diminuindo-se as funções construídas no ramo negativo (E_-) e positivo (E_+), conforme Figura 2.

Na configuração proposta neste estudo, para um conversor com a configuração mínima de um par de módulos *chopper*, aplicando-se por analogia a equação (06), tem-se como resultado a tensão de fase em (24):

$$v_{fase_A}(t) = \frac{E_- - E_+}{2} = \frac{v_{modA1-} - v_{modA1+}}{2} \quad (24)$$

O desenvolvimento de (24) resulta na tensão de fase do conversor MMC, expressa em (25).

Observando-se as equações (23) e (25), nota-se que os harmônicos em torno da frequência da portadora, presentes em cada módulo, foram cancelados na tensão de fase. Em função disso os harmônicos são deslocados para o dobro da frequência da portadora. Assim, havendo a intenção de adicionar ou retirar módulos e aumentar ou diminuir os níveis do conversor, basta obedecer à defasagem angular de cada portadora.

Desta forma, para N pares de módulos MMC, tem-se (26).

Porém,

$$\sum_{i=1}^N \cos\left(2m\omega_c t + [2n-1]\omega_0 t + \frac{2m[i-1]\pi}{N}\right) = 0$$

Desta maneira, para todo $m \neq kN$, para $k = 1, 2, 3, \dots$, os únicos harmônicos restantes serão componentes da ordem de $2N$ vezes a portadora, obtendo (27) e para a tensão de linha, obtém-se (28):

IV. RELAÇÃO DO ÍNDICE DE MODULAÇÃO COM O DTT

O índice de modulação por amplitude considerado para efeitos de estudos em conversores multiníveis está associado às amplitudes das ondas de referência e dos sinais das portadoras, assim, o índice de modulação é dado por:

$$m_a = \left\| \frac{V_{ref}}{V_{tri}} \right\| \quad (29)$$

Onde,

V_{ref} = amplitude da onda de referência;

V_{tri} = amplitude da onda portadora.

De forma a validar o desenvolvimento matemático proposto, as equações desenvolvidas foram utilizadas no software MATLAB e confrontados às saídas dos MMC's

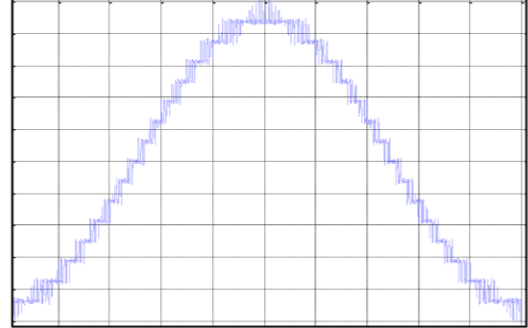


Figura 6 – Equacionamento em MATLAB de tensão de fase para conversor de dezessete níveis.

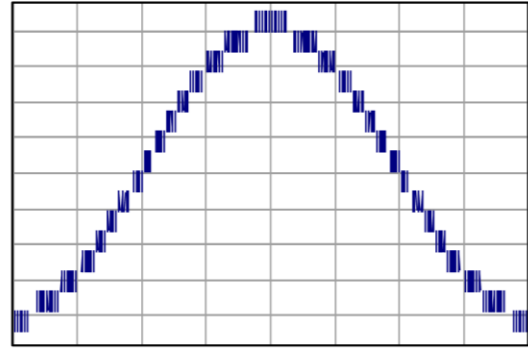


Figura 7 – Simulação no PSCAD de tensão de fase para conversor de dezessete níveis.

modelados no software PSCAD/EMDTC. Desta maneira foram geradas as formas de onda ilustradas nas Figuras 6 e 7, respectivamente, correspondente a um conversor de 17 níveis. Observou-se, desta maneira, grande robustez do equacionamento proposto dada a semelhança entre as formas de onda gerada.

Foram levantados, inclusive, via MATLAB e PSCAD, os valores de DTT de MMC's de 11, 13, 15 e 17 níveis, de forma a se confirmar o desempenho do trabalho desenvolvido. Os resultados estão demonstrados nas Figuras 8 e 9.

Pode-se observar que os pontos escolhidos para modelagem em PSCAD se aproximaram da curva oriunda do equacionamento proposto para todos os níveis simulados.

$$v_{fase_A}(t) = -V_{dc}M\cos(\omega_0 t) - \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(m\pi M) \cos([m+n-1]\pi) \times \cos(2m\omega_c t + [2n-1]\omega_0 t) \quad (25)$$

$$v_{fase}(t) = -NV_{dc}M\cos(\omega_0 t) - \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(m\pi M) \cos([m+n-1]\pi) \sum_{i=1}^N \cos\left\{2m\left(\omega_c t + \frac{[i-1]\pi}{N}\right) + [2n-1]\omega_0 t\right\} \quad (26)$$

$$v_{fase}(t) = -NV_{dc}M\cos(\omega_0 t) - \frac{4V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(Nm\pi M) \cos([Nm+n-1]\pi) \times \cos(2Nm\omega_c t + [2n-1]\omega_0 t) \quad (27)$$

$$v_{linha}(t) = \sqrt{3}NV_{dc}M\cos\left(\omega_0 t + \frac{\pi}{6}\right) + \frac{8V_{dc}}{\pi} \sum_{m=1}^{\infty} \sum_{n=-\infty}^{\infty} \frac{1}{2m} J_{2n-1}(Nm\pi M) \cos([Nm+n]\pi) \sin\left([2n-1]\frac{\pi}{3}\right) \sin\left(2Nm\omega_c t + [2n-1]\left[\omega_0 t - \frac{\pi}{3}\right]\right) \quad (28)$$

TABELA 2 – Comparativo entre DTT Emulado no MATLAB e o DTT Simulado no PSCAD (17 níveis).

Índice de Modulação (M)	DTT Emulado MATLAB [%]	DTT Simulado PSCAD [%]	Diferença
1.0	5,3990	5,3635	0,0355%
0.9	5,9121	5,9180	0,0059%
0.8	7,1013	7,0566	0,0447%
0.7	8,5556	8,6043	0,0487%

TABELA 3 – Valores de referência globais das distorções harmônicas totais [17].

Tensão Nomina do Barramento	Distorção Harmônica Total [%]
$V_N \leq 1kV$	10,0
$1kV < V_N \leq 13,8kV$	8,0
$13,8kV < V_N \leq 69kV$	6,0
$69kV < V_N \leq 230kV$	3,0

TABELA 4 – Comparativo entre DIT PRODIST e DIT de um conversor de 15 níveis equacionado em MATLAB.

Ordem Harmônica		DIT [%] PRODIST	DIT [%] 17 NÍVEIS MATLAB
		$1kV < V_N \leq 13,8kV$	
Ímpares não múltiplas de 3	5ª	6,0	$5,1 \cdot 10^{-90}$
	7ª	5,0	$7,5 \cdot 10^{-88}$
	11ª	3,5	$1,5 \cdot 10^{-83}$
	13ª	3,0	$2,0 \cdot 10^{-81}$
	17ª	2,0	$3,3 \cdot 10^{-77}$
	19ª	1,5	$4,0 \cdot 10^{-75}$
	23ª	1,5	$5,4 \cdot 10^{-71}$
	25ª	1,5	$6,0 \cdot 10^{-69}$
	>25ª	1,0	0,8
Ímpares múltipla de 3	3ª	5,0	$3,3 \cdot 10^{-92}$
	9ª	1,5	$1,1 \cdot 10^{-85}$
	15ª	0,5	$2,6 \cdot 10^{-79}$
	21ª	0,5	$4,8 \cdot 10^{-73}$
	>21ª	0,5	0,3
	2ª	2,0	0,0
Pares	4ª	1,0	0,0
	6ª	0,5	0,0
	8ª	0,5	0,0
	10ª	0,5	0,0
	12ª	0,5	0,0
	>12ª	0,5	0,0

Ao analisar, por exemplo, o conversor de 17 níveis, a diferença entre os valores é inferior a 1%, se repetindo para os demais níveis, validando assim, o trabalho desenvolvido. Os dados estão expostos na Tabela 2.

Para fim de exemplificação prática, utilizou-se da condição limite dos parâmetros exigidos pela Agência Nacional de Energia Elétrica (ANEEL) em seus Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST – Módulo 8), que indica um $DTT \leq 8\%$ pra média tensão (entre 1kV e 13,8kV), demonstrado na Tabela 3 e representado nas Figuras 8 e 9, anteriormente citadas. Com base nessas ilustrações, para faixa de trabalho com índice de modulação de amplitude superior a 0.9, possibilita-se de forma simples a escolha do MMC composto por 15 níveis de tensão (ou 7 pares de módulos).

Na observação dos harmônicos individuais para o conversor de 15 níveis percebe-se que a grande maioria das frequências múltiplas da portadora possuem valores ínfimos ou zero, principalmente quando comparados aos valores na Tabela 3, que contém dados com as máximas distorções

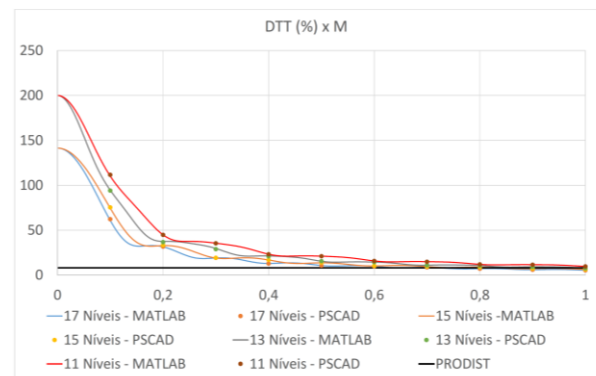


Figura 8 - DTT versus m_a (Inversores de vários níveis – Equação no MATLAB).

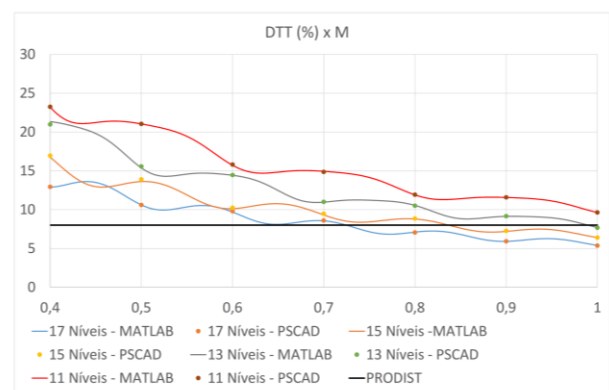


Figura 9 - DTT versus m_a (Figura 7 ampliada).

harmônicas individuais de tensão – DIT, admitidas pela ANEEL.

Quanto ao DIT, nota-se que todos os valores atendem ao PRODIST, apresentando resultados mínimos ou até nulos de distorção harmônica individual, confirmando a escolha acertada do conversor e com agilidade adquirida devido ao equacionamento matemático com fácil manipulação dos parâmetros em MATLAB.

V. CONCLUSÃO

Com base nos resultados obtidos por emulação via software MATLAB e confirmados pelo software PSCAD/EMTDC, pode-se atestar que a análise do conteúdo harmônico utilizando transformada dupla de Fourier atingiu ótima precisão, com pequeno nível de erro, e apresenta-se como ferramenta confiável para elaboração de projetos e dimensionamentos acerca de MMCs.

Além da precisão desta modelagem, salienta-se a facilidade na manipulação de variáveis que este proporciona, possibilitando, por exemplo, a alteração do número de níveis, da modulação de amplitude, frequência de chaveamento, ou até mesmo da onda senoidal de referência, para subsidiar a escolha correta do conversor com essa estratégia de chaveamento, não havendo a necessidade de modelar em PSCAD (ou software afim) dezenas de conversores com variados níveis. A Figura 10, gerada facilmente pelo

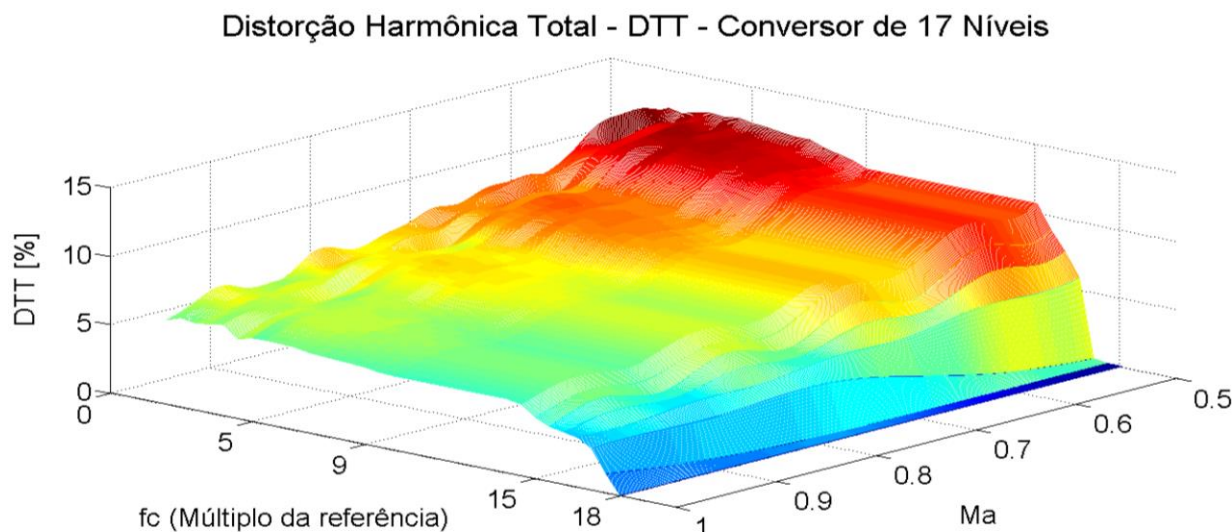


Figura 10 - DTT versus Índice de Modulação (M_a) versus Frequência de Portadora (f_c) - Conversor de 17 níveis - MATLAB.

equacionamento desenvolvido, demonstra um plano com 16.533 pontos de funcionamento de um conversor de 17 níveis formado pela variação do índice de modulação de amplitude (m_a) e a frequência da portadora triangular múltipla da portadora (f_c), sendo o DTT representado no eixo vertical.

Por sua vez, essa topologia de conversores apresenta-se como alternativa multinível bastante favorável, quando utilizando a estratégia *PSCPWM*, atendendo a contento ao rigor dos índices de conteúdo harmônico impostos pela ANEEL sem, entretanto, possuir elevado número de componentes e, consequentemente, sem elevar em demasia os custos de sua implementação.

REFERENCIAS

- [1] BUM-SEOK, S. et al. Multilevel Power Conversion - An Overview Of Topologies And Modulation Strategies. Proceedings of the 6th International Conference on Optimization of Electrical and Electronic Equipments, v.2. [S.l.]: [s.n.], 1998. p. 11-24.
- [2] HAGIWARA, M.; AKAGI, H. PWM Control and Experiment of Modular Multilevel Converters. IEEE Power Electronics Specialists Conference - PESC. [S.l.]: [s.n.], 2008.
- [3] NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point Clamped PWM Inverter. IEEE Transaction on Industry Applications, v17, p. 518-523, Setembro/Outubro - 1981.
- [4] MEYNARD, T. A.; FOCH, H. Multilevel Conversion: High Voltage Choppers and Voltage Source Inverters. Proceedings of the 23rd Annual IEEE Power Electronics Specialists Conference, v.1, Junho 1992. 397-403.
- [5] PENG, F. Z. et al. A Multilevel Voltage-Source Inverter with Separate DC Sources for Static Var Generation. IEEE Transactions on Industry Applications, v. 32, n5, p. 1130-1138, Setembro - 1996.
- [6] ENCARNAÇÃO, L. F. Compensador síncrono estático multinível em média tensão para sistemas de distribuição. Tese de Doutorado - COPPE/UFRJ, Rio de Janeiro, Agosto 2009.
- [7] MCGRATH, B. P. Topologically independent modulation of multilevel inverters. Austrália, Ph.D Thesis, Monash University, 2002.
- [8] HOLMES, D. G.; LIPO, T. A. Pulse Width Modulation for Power Converters - Principles and Practice. New York: John Wiley & Sons, Inc., 2003.
- [9] HOLMES, D. G.; MCGRATH, B. P. Opportunities for Harmonic Cancellation with Carrier-Based PWM for a Two-Level and Multilevel Cascaded Inverters. IEEE Transactions on Industry Applications, 3, março/abril 2001. 574-582.
- [10] MCGRATH, B. P.; HOLMES, D. G. A Comparison of Multicarrier PWM Strategies for Cascaded and Neutral Point Clamped Multilevel Inverters. Power Electronics Specialists Conference, 2, 2000. 674-679.
- [11] CARRARA, G. et al. Optimal Pwm for the control of multilevel voltage source inverter. Conf. Rec. European Power Electronics Conf (EPE). Brighton: [s.n.], 1993. p. 255-259.
- [12] CARRARA, G. et al. A New Multilevel PWM Method: A Theoretical Analysis. IEEE Transactions on Power Electronics, v. 7, n. 3, p. 407-505, julho 1992.
- [13] LEE, Y. H.; KIM, R. Y.; HYUN, D. S. A Novel SVPWM Strategy Considering DC-Link Balancing for a Multi-Level Voltage Source Inverter. Applied Power Electronics Conference and Exposition, v. 1, n. 4, p. 509-514, março 1999.
- [14] BOWES, S. New Sinusoidal Pulse Width Modulation Inverter. IEEE proceedings, 122, n. 11, novembro 1975. 507-513.
- [15] BOWES, S.; BIRD, B. M. Novel Approach to the Analysis and Synthesis of Modulation Processes in Power Converters. IEEE proceedings, 122, n. 5, Maio 1975. 507-513.
- [16] MCGRATH, B. P.; HOLMES, D. G. An analytical technique for the determination of spectral components of multilevel carrier based PWM methods. IEEE Trans. on Industrial Electronics, v. 49, n. N°4, p. 724-738, agosto 2002.
- [17] AGÊNCIA NACIONAL DE ENERGIA ELÉTRICA- ANEEL. Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional - PRODIST - Módulo 8 - Qualidade da Energia Elétrica. Brasília. 2008.